

目录

第 1 章 总线分析	1
基本操作方式	1
快速新增总线分析	1
通道进阶设定	2
特殊总线分析功能	4
总线设定简介	7
1-Wire	7
3-Wire	9
7-Segment	11
A/D Converter	13
Accelerometer	16
AD-Mux Flash	18
APML	20
BiSS-C	22
BSD	24
BT1120	25
CAN 2.0B/ CAN FD	27
Closed Caption	29
Codec SSI	31
DALI	32
DMX512	34
DP Aux Ch	35
eSPI	38
FlexRay	40
HD Audio	44

HDMI-CEC	46
HDMI-DDC(EDID)	48
HDLC	50
HDQ	51
HID Over I ² C	53
I ² C	55
I2C User Defined	57
I ² S	65
I80	67
IDE	69
IrDA	73
ITU656(CCIR656)	75
JTAG	77
LCD1602	82
LED_Ctrl	84
LIN	86
Line Decoding	88
Line Encoding	92
LPC	97
LPT	99
M-Bus	101
Math	103
Mini / Micro-LED	105
Mobile Display Digital Interface (MDDI)	107
MDIO	109
MHL-CBUS	111

Microwire-----	112
MII/RMII-----	114
MIPI DSI-----	116
MIPI RFFE-----	118
MIPI SPMI-----	119
MMC-----	121
ModBus-----	125
NAND Flash-----	127
NEC IR-----	139
PECI-----	141
PMBus-----	143
Profibus-----	145
PS/2-----	147
PWM-----	149
QI-----	152
QSPI-----	153
RC-5-----	155
RC-6-----	158
RGB Interface-----	161
S/PDIF-----	163
SDIO-----	166
SDR SDRAM-----	170
Serial Flash-----	173
Serial IRQ-----	178
SGPIO-----	181
Smart Card (ISO7816)-----	182

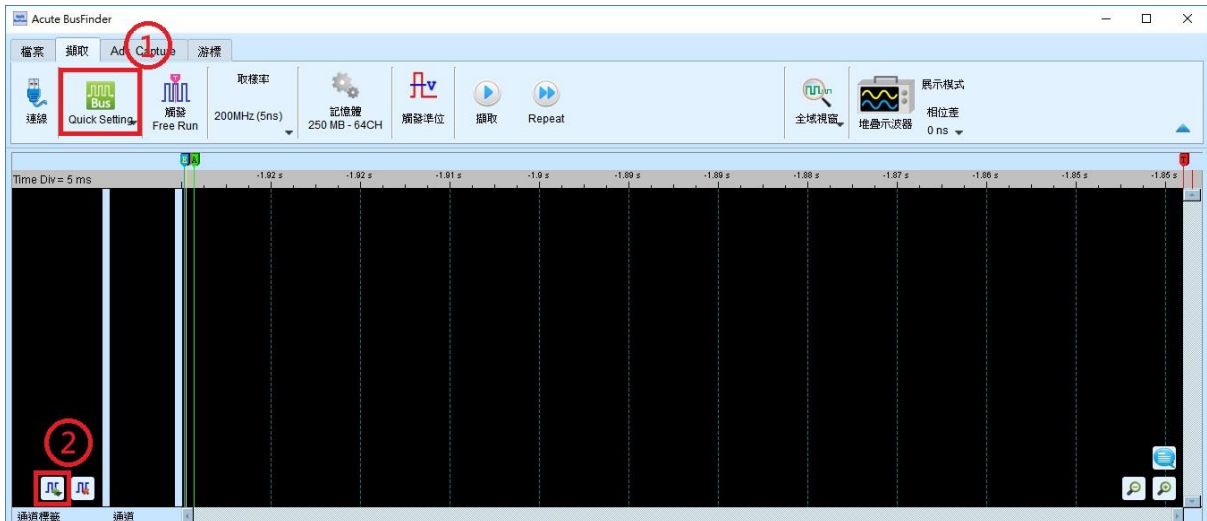
SMBus-----	183
SMI-----	186
SoundWire-----	187
SoundWire-----	191
SPI-----	193
SPI NAND-----	201
SSI-----	203
ST7669-----	205
SVI2-----	207
SVID-----	209
SWD-----	211
SWIM-----	214
SWP-----	216
UART(RS-232,RS-485)-----	218
ULPI-----	221
UNI/O-----	223
USB1.1-----	225
USB4/TBT3 SB-----	227
USB PD 2.0/3.0-----	229
Wiegand-----	233
第 2 章 总线触发 Bus Trigger-----	234
触发基本介绍 Basis of Trigger-----	234
Parallel Clause 触发-----	236
总线协议语句式触发架构-----	240
总线触发-----	244
BiSS-C 触发-----	244

CAN 触发-----	246
DALI 触发-----	247
eSPI 触发-----	248
HID over I ² C 触发-----	250
I ² C 触发-----	251
I3C 触发-----	253
I ² S 触发-----	256
LIN 触发-----	258
LPC 触发-----	259
MDIO 触发-----	260
ModBus 触发-----	261
NAND Flash 触发-----	263
PMBus 触发-----	270
Profibus 触发-----	272
SD/eMMC 触发-----	273
SD/eMMC Data 触发-----	278
Serial Flash / SPI NAND 触发-----	280
SMBus 触发-----	282
SPI 触发-----	284
SVI2 触发-----	286
SVID 触发-----	288
UART 触发-----	290
USB 1.1 触发-----	291
USB PD 3.0 触发-----	293

第1章 总线分析

基本操作方式

快速新增总线分析



方法一：

可使用 Quick Setting (上图数字 1 处)，快速新增标准 LA, SDIO, MMC, NAND 通道。

方法二：

可使用新增协议分析信道(上图数字 2 处)，选取欲分析之协议通道。

通道进阶设定

点击信道卷标即可开启信道进阶设定，



1. **信道卷标:** 显示信道名称及目前使用之总线分析方式。
 点击可设定此信道之选项 (上图 2, 3, 4, 5)。
 點選此标签之左侧三角形可展开并同时显示译码与波形。
2. **通道名称:** 可自定义显示之信道名称。
3. **讯号波形颜色:** 此颜色将会显示于总线之外框线。
4. **讯号种类:** 可选择仅显示讯号(LA, DSO), 总线或者总线分析。
 总线分析列表, 将以英文字母顺序排列, 您可以选择所需之总线。其中, 「--」项目表示不做总线分析。

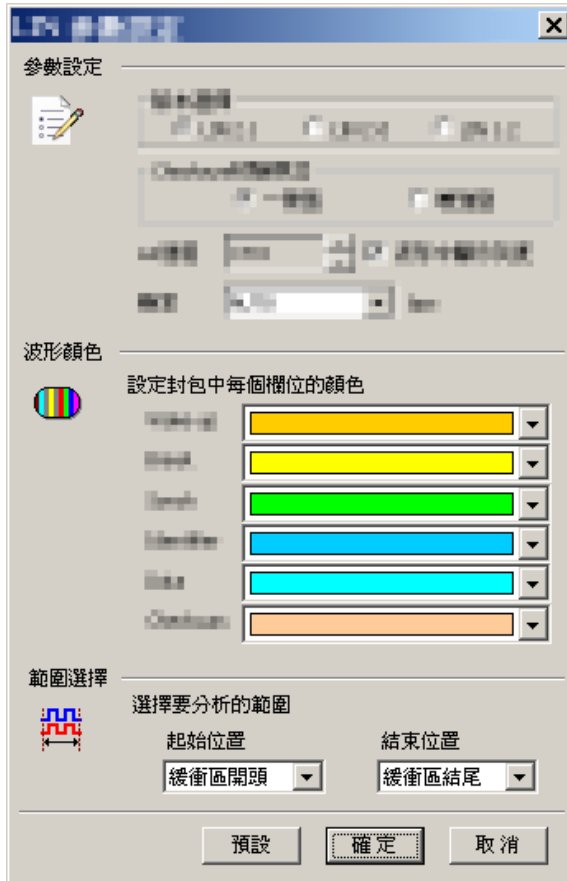
5. 进阶设定:

每个总线分析之参数都有默认值，若想变更总线分析之参数则可以进入进阶设定来做调整。进入之后会开启设定画面，其功能可区分为三个部分。

参数设定: 主要是设定总线分析之信道安排与分析参数。

波形颜色: 设定解码后数据显示表现之颜色。

分析范围: 可使用光标来选择分析的范围。



特殊总线分析功能

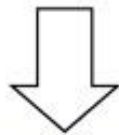
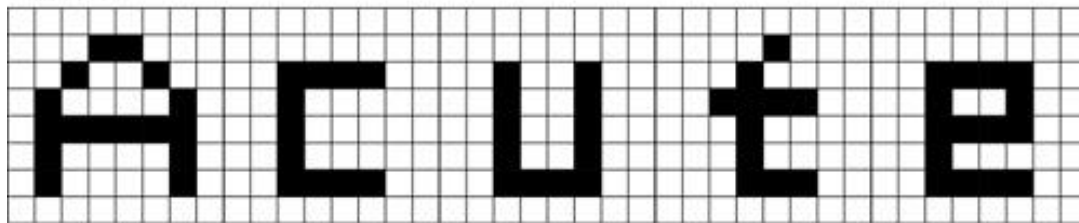
逻辑分析仪在进行总线分析时，可用除了文字以外的方式来呈现，亦可使用传输协议所携带的讯息，还原出其原本型态。例如用来传输声音的总线，可以将声音以波形的方式画出。或者直接在 PC 上播放声音。而传递影像的总线，就可以还原成原来的影像。有些总线，适合将所讯号转换成模拟波形，以电压或百分比的方式呈现。

或者说，逻辑分析仪所截取下来的数字讯号，经由分析后可以采用各种度量衡或声音(单声道或立体声)，影像(平面或立体)呈现。甚至，导入统计功能后，也可以采统计图未来，皇晶科技逻辑分析仪之特殊总线分析将走向更非常广泛应用领域。

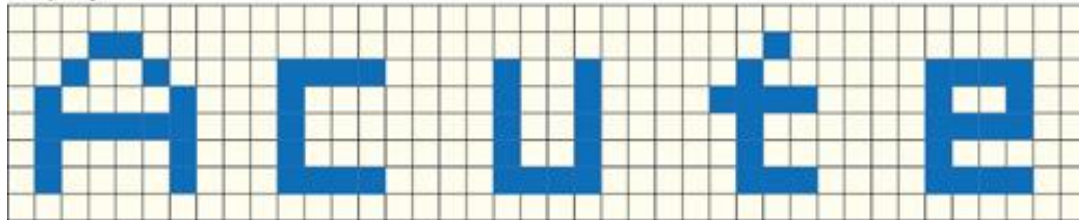
例如：

LCD/CMOS 影像传感器相关的总线分析：

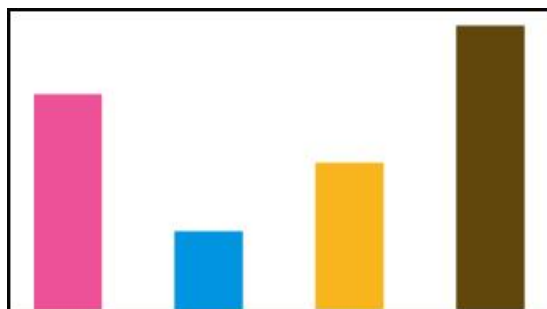
memory



display



数值统计，柱状图：



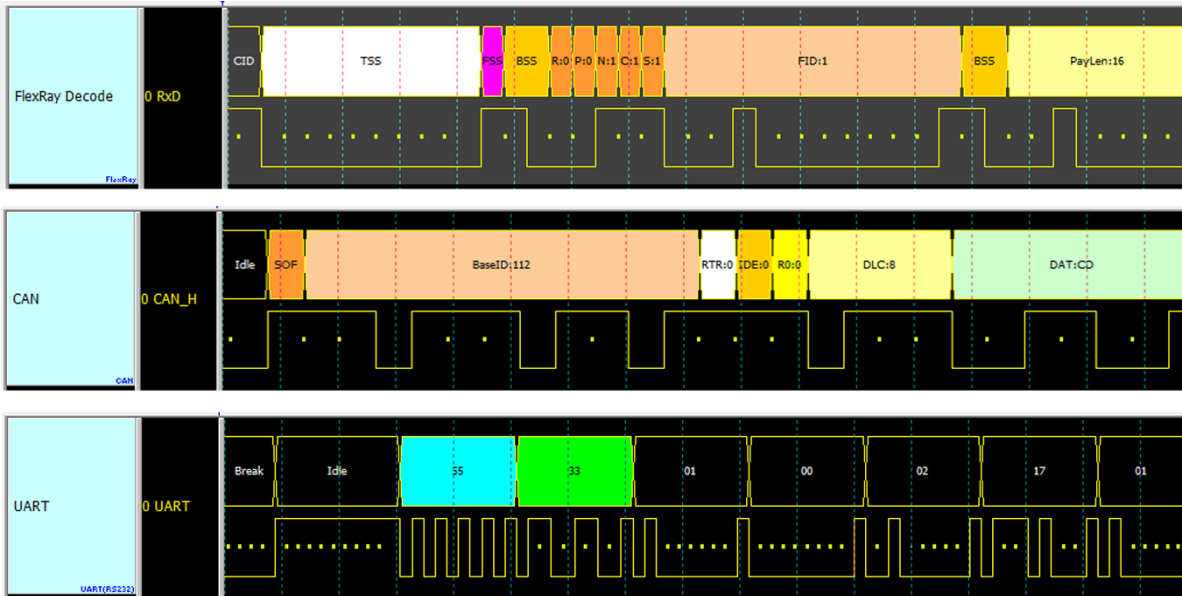
• 转速呈现：



下列总线分析简介即为皇晶科技逻辑分析仪已免费提供之特殊波形分析功能，后续也将会按产业领域的不同，提供所需的功能。

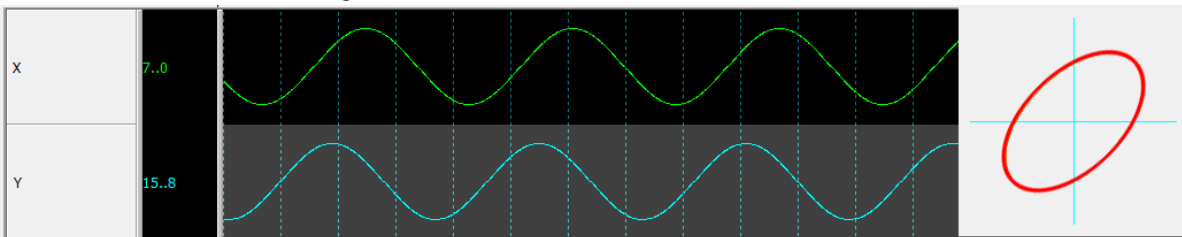
UART/CAN/FlexRay..总线 (2009/9 后陆续发行, LA Viewer Ver 2.0):

在波形中, 以分析计算出来之 Data Rate, 将每个 Bit 以点的方式将刻度标示呈现。这样, 使用者检视时可方便的计算 Bit 数。



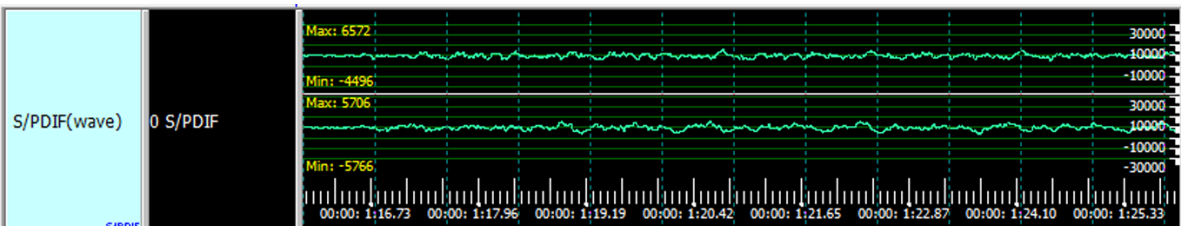
Lissajous 分析(2009/9 发行, LA Viewer Ver2.0)

将输入讯号以 X-Y 或 I-Q 的方式呈现。



S/PDIF 分析(2010/11 发行, LA Viewer Ver2.5)

以声音波形的方式呈现, 并可以把声音播放出来。



參數設定

通道設定 CH 0

自動偵測 Bit Rate
0.0000 Mb/s
(384Kb/s~12.288Mb/s)

畫出聲音波形

區塊(Block)
Frame 數量 192 (32 ~192)

位元方向(Bit Order)
Aux. Data LSB first
Audio Data LSB first

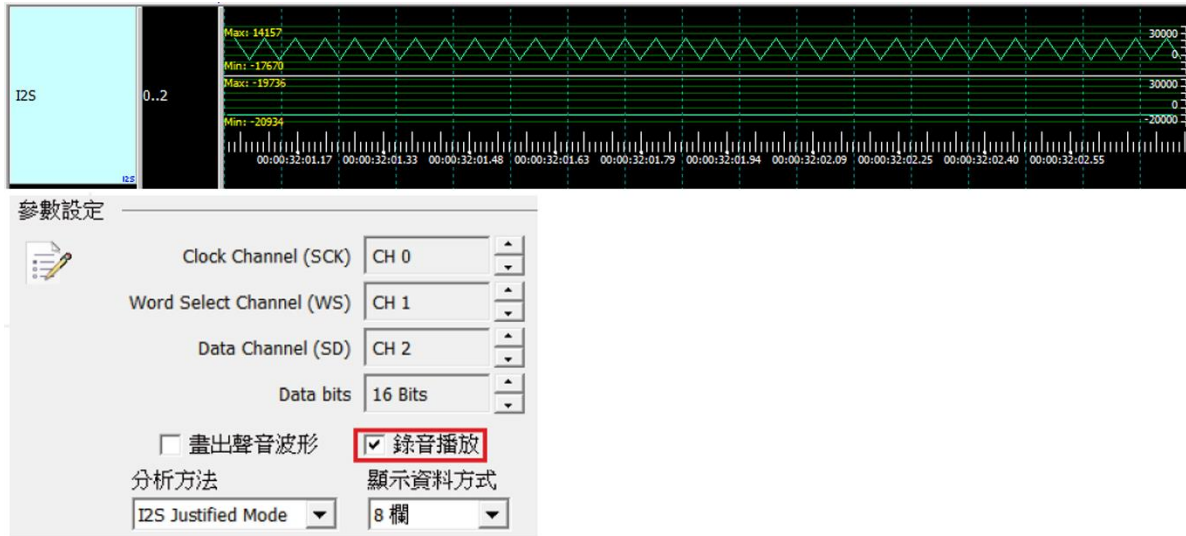
資料格式 16

同位檢查 Even parity

錄音播放

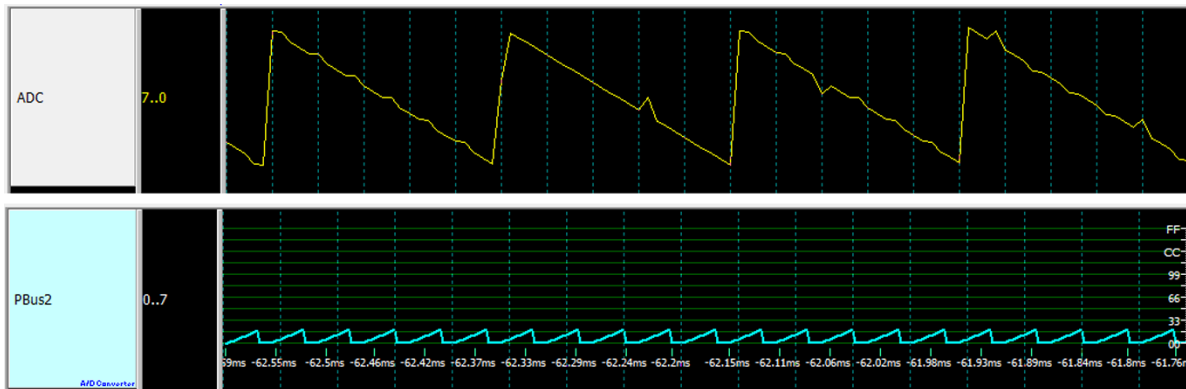
I2S 分析(2011/9 发行, LA Viewer Ver2.6.3)

以声音波形的方式呈现。



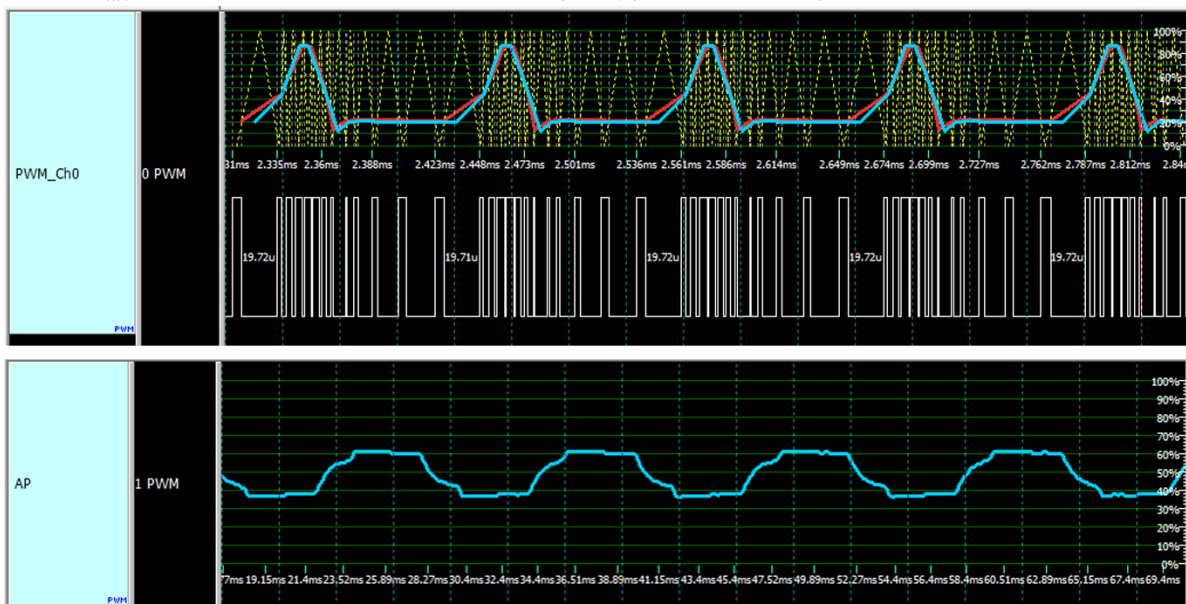
ADC 分析(2012/8 发行, LA Viewer Ver2.7.3)

以图形的方式显示输入的数值。



PWM 分析(2012/8 发行, LA Viewer Ver2.7.3)

可还原输入讯号之波形及以百分比或频率图将画面呈现出来。



总线设定简介

1-Wire

由美国达拉斯公司(Dallas Semiconductor)所制定。1-Wire 协议定义 Reset Pulse、Presence Pulse、Write 1、Write 0、Read 1 及 Read 0 等几种讯号类型,并由这些讯号类型组合成命令序列。传输的方式为 LSB(Least-significant bit)到 MSB(Most-significant bit),传输的速度分为高速(Overdrive speed)和标准(Standard speed)。

参数设定

1-Wire 参数设定

通道设定

传输模式: Standard

位元方向: LSB First

取样位置: 35 us

设定1-wire在LA中的通道: CH 0

波形颜色

设定资料的顏色

Reset Pulse: [Orange]

Presence Pulse: [Green]

Data: [Purple]

范围选择

选择要分析的範圍

起始位置: 缓冲區開頭

结束位置: 缓冲區結尾

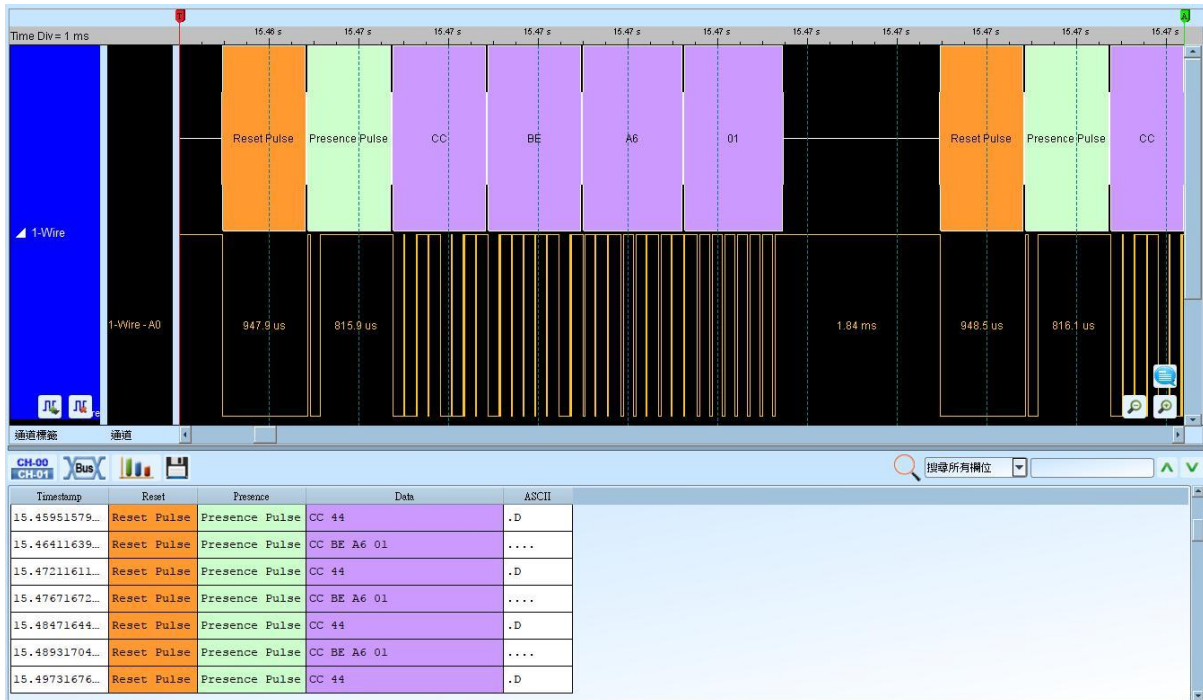
预设 确定 取消

传输模式:根据速度分为标准(Standard)和高速(OverDrive)。

位方向:设定分析的数据是 LSB first 还是 MSB first。

取样位置:输入取样时间位置, 时间单位固定是 us。

分析结果



Reset pulse: 重置脉冲。

Presence pulse: 前置脉冲，后面紧接着数据。

3-Wire

3-Wire 总线通讯协议由盛群半导体(HOLTEK)所制定，主要应用于 LED、LCD 驱动 IC 的控制和 EEPROM 的读写控制。

参数设定

通道设定: 设定待测物上，各个讯号端，接在逻辑分析仪的信道编号。

LED Driver IC: 选择 LED Driver IC 应用

LCD Driver ID: 选择 LCD Driver IC 应用，需选择 IC 种类。

EEPROM: 选择 EEPROM 应用，需选择 IC 种类和数据宽度。

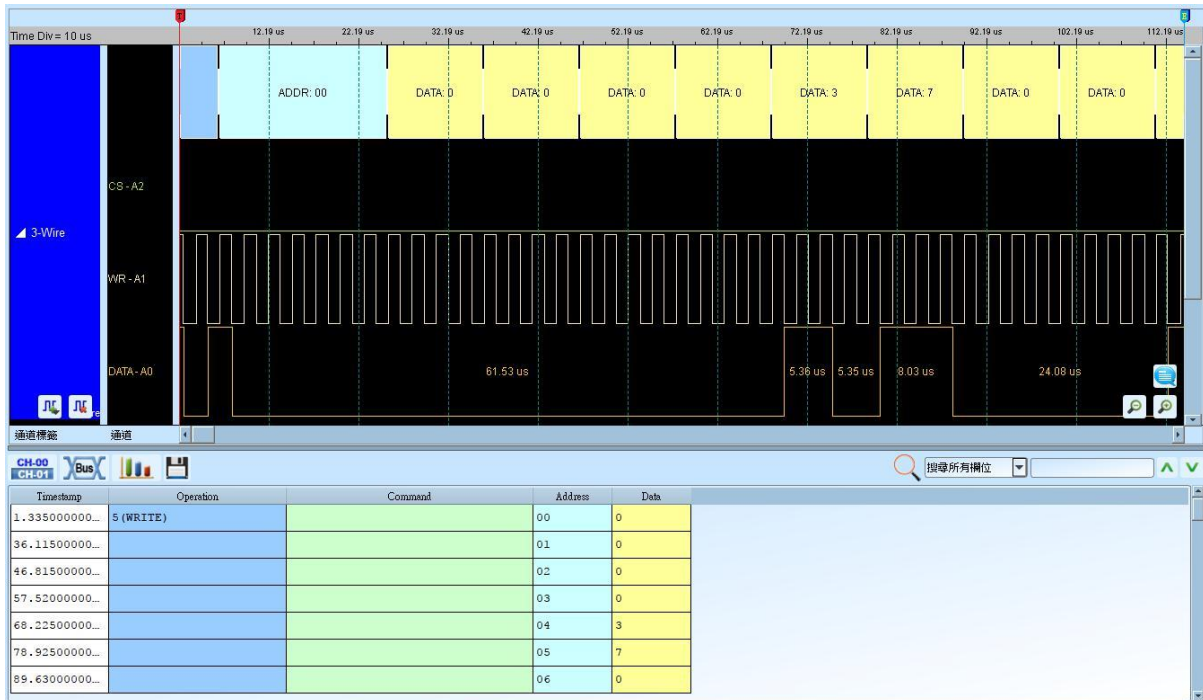
Active High: 选择 Chip Select Edge 为 Active High 时，数据有效。

Active Low: 选择 Chip Select Edge 为 Active Low 时，数据有效。

Rising: 选择 Clock edge 上升缘时取样数据

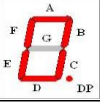
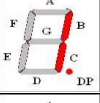
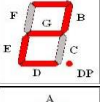
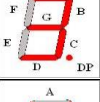
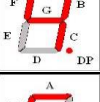
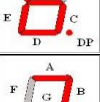
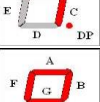
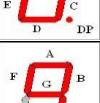
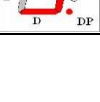
Falling: 选择 Clock edge 下降缘时取样数据

分析结果

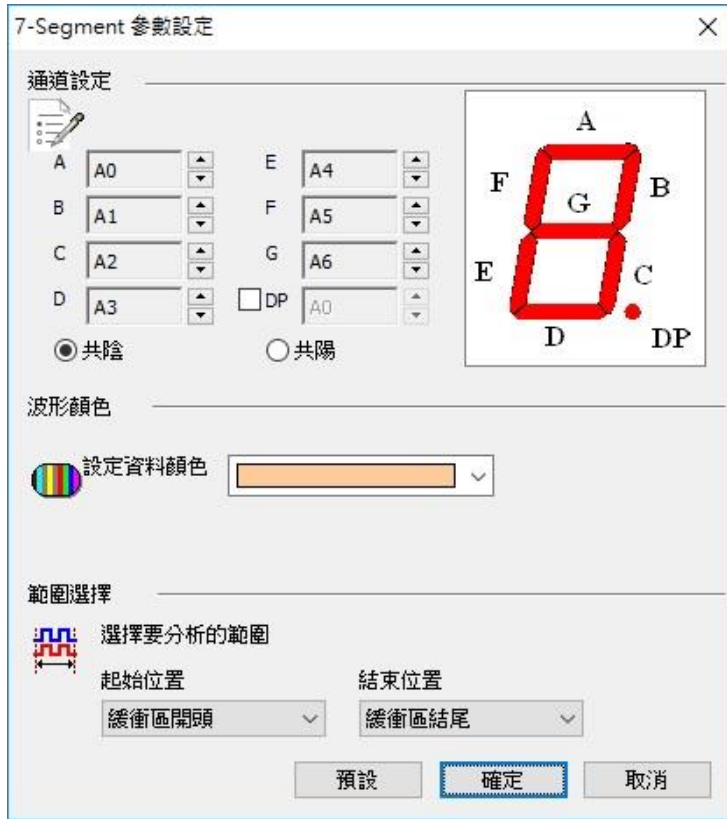


7-Segment

七段显示器(Seven-segment display)为常用显示数字的电子组件。因为藉由七个发光二极管以不同组合来显示 10 进制阿拉伯数字，所以称为七段显示器，而七划旁的点为它的「小数点」。

Digit	LED	A	B	C	D	E	F	G
0		ON	ON	ON	ON	ON	ON	OFF
1		OFF	ON	ON	OFF	OFF	OFF	OFF
2		ON	ON	OFF	ON	ON	OFF	ON
3		ON	ON	ON	ON	OFF	OFF	ON
4		OFF	ON	ON	OFF	OFF	ON	ON
5		ON	OFF	ON	ON	OFF	ON	ON
6		ON	OFF	ON	ON	ON	ON	ON
7		ON	ON	ON	OFF	OFF	OFF	OFF
8		ON	ON	ON	ON	ON	ON	ON
9		ON	ON	ON	ON	OFF	ON	ON

参数设定



通道设定: 设定待测物上, 7-Segment 接在逻辑分析仪的信道编号。

DP: 如需分析小数点(DP decimal point), 请打开设定即可。有相同低电位时称为共阴, 而有相同高电位时则称为共阳。

分析结果



A/D Converter

A/D Converter (Analog-To-Digital Converter), 称为模拟数字转换器。

参数设定

Data Channel Start From: ADC 数据开始之信道

CLK Channel: ADC 之 CLK IN 通道

CS(OE) Channel: ADC 之 Chip Select 通道

数据宽度: ADC 数据宽度, 可选择范围为 4Bit ~ 32Bit

MSB First: 数据由 MSB 开始, 默认为 LSB

2's Complement: 用二补码结果来表现资料

Chip Select Edge: 设定 Chip Select Edge, 预设为 Active Low

Data Edge: 设定数据之触发源, 预设为 Falling Edge

曲线图: 时间(X)-数据(Y) 显示以时间为 X 轴; 数据为 Y 轴的曲线图

Ramp/Step Function: 设定曲线绘图方式, 默认为 Ramp

颜色: 选择曲线颜色

使用数据最大值和最小值为 Y 轴上下界:

以数据最大值为 Y 轴上界; 最小值为 Y 轴下界, 默认为数据宽度之最大值为 Y 轴上界;

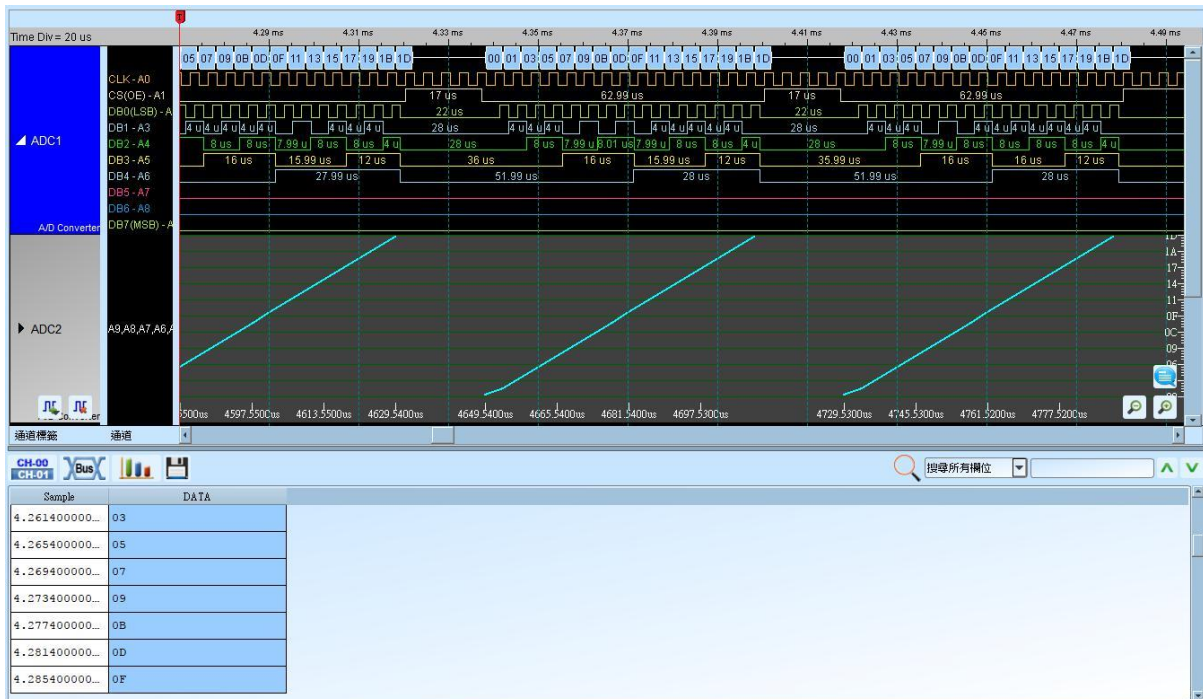
最小值为 Y 轴下界

输入上下界: 可手动输入 Y 轴的上/下界

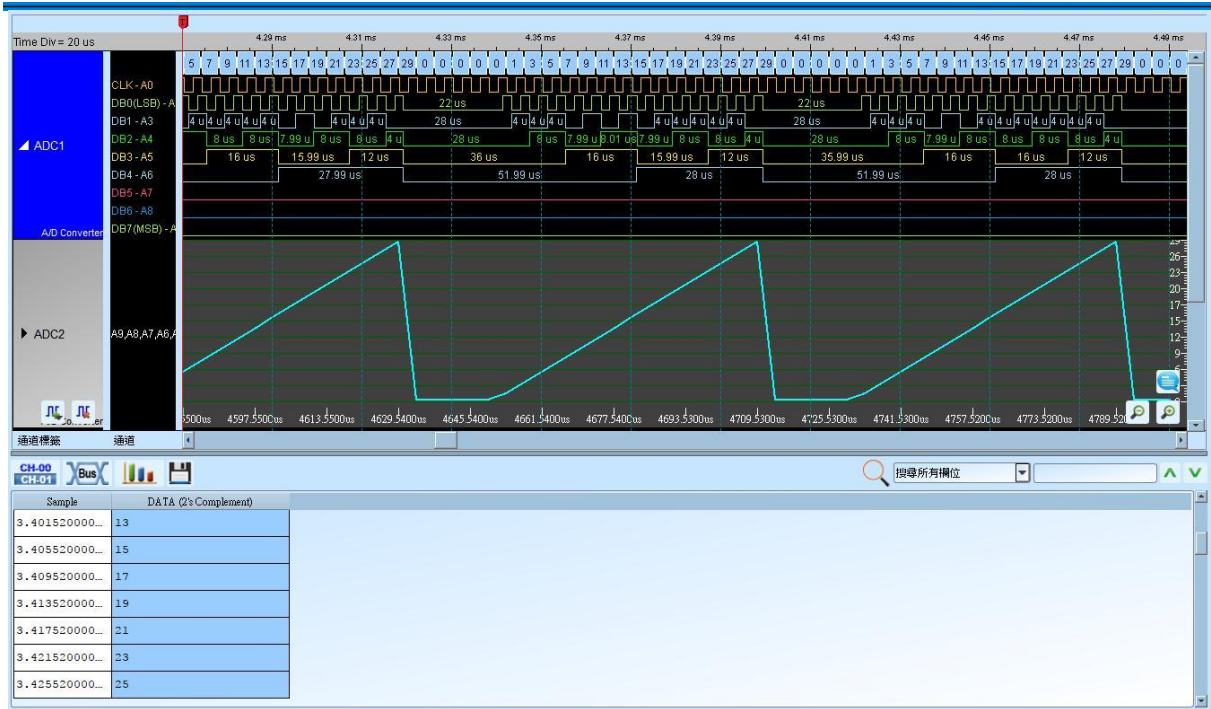
注意事项:当启用输入上下界功能时,会将所输入的上下界值写入档案并存在工作目录下 (ADC.txt),该档案在每次启用输入上下界功能并输入数值且按下确定时都会被覆写,所以存盘时,除了要储存波形档(*.law)之外,还要将 ADC.txt 另外储存一份。开启该波形档时,须先将 ADC.txt 置于工作目录下再开启该波形档即可。

分析结果

设定 8 bit 数据宽度, CLK/CS:



设定 8 bit 数据宽度, CLK:



Accelerometer

Accelerometer(AccMeter)总线分析提供了为 SPI 通讯接口输出的加速度计分析功能，也可以进一步计算平均以及绘制走势曲线图方便观测。

参数设定

通道设定:

CS: Chip Select, 须指定 CS 脚位为 Active High 或 Active Low

CLK: Clock

SDI: Data 输入脚位, 须指定在 Clock 的上升或下降撷取数据

SDO: Data 输出脚位, 须指定在 Clock 的上升或下降撷取数据

型号: 选择加速度计 IC 的型号

初始 Full-Scale: 选择解碼开始时的 Full-Scale

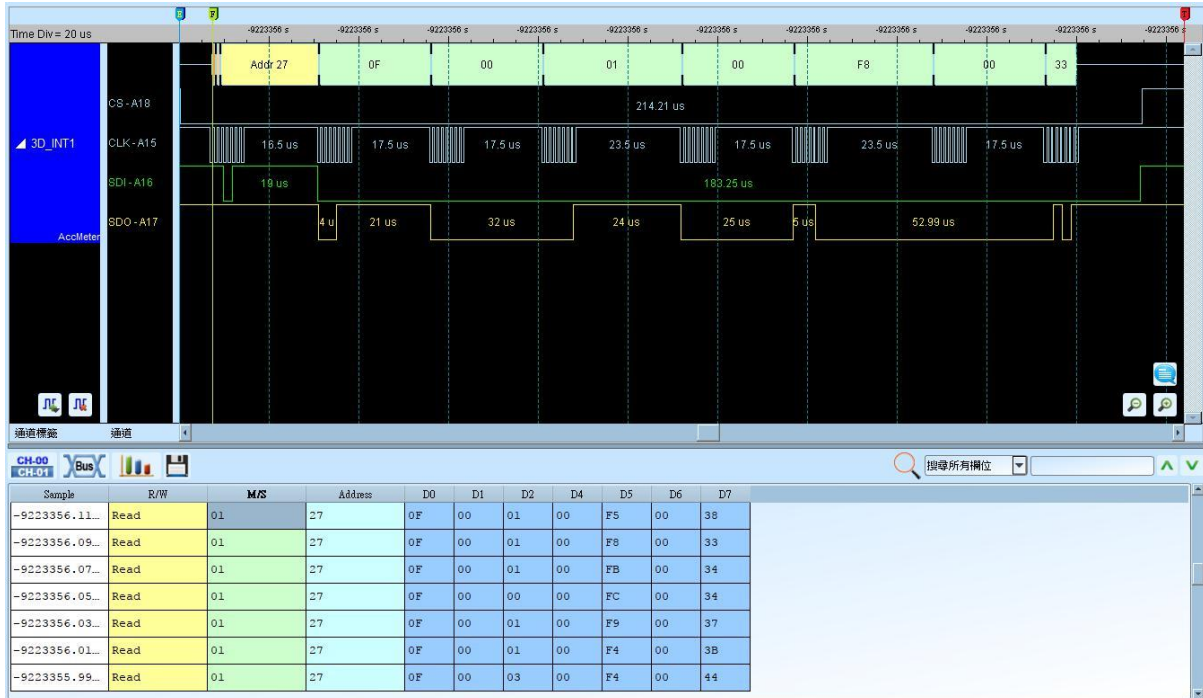
显示设置: 曲线图: 开启/关闭以时间和加速度值作曲线绘图的功能

进阶解碼: 开启/关闭地址、数值换算功能

计算平均值: 开启/关闭平均统计功能, 统计范围为±255 笔资料

分析结果

标准译码功能:



进阶译码功能 + 曲线图绘制:



AD-Mux Flash

闪存传输接口有分为 Parallel(并列)与 Serial(序列), 由于 Parallel 方式的脚位数过多, 因此将 Address 与 Data 脚位共享是降低脚位数的一种做法, 此种界面的闪存即为 AD-Mux Flash。

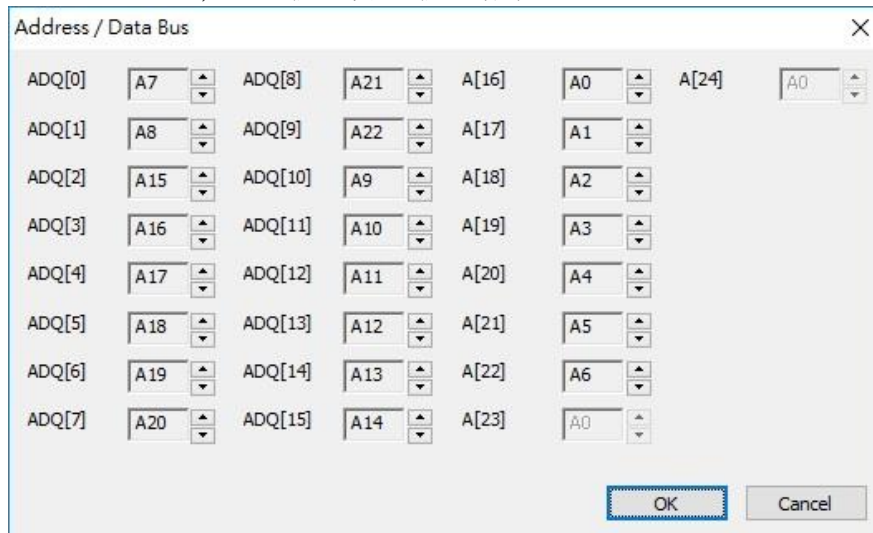
参数设定



Amax: 设定 Address 脚位的数量, 会因为容量而有所不同。

自动递增/自定义: 选择自动递增时, 只需设定 ADQ[0](LSB), 其他信道程序会自动扩增。

若选择自定义, 则需按下旁边按键做信道设定

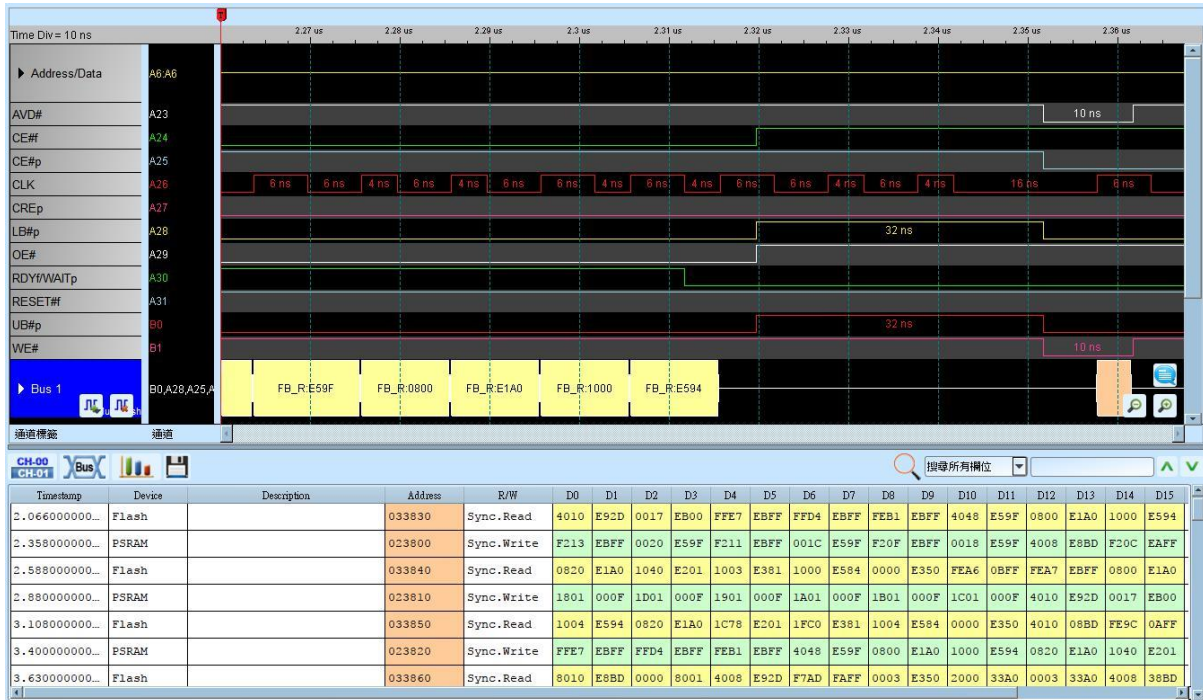


Flash: Flash 使用的控制脚位。

PSRAM: PSRAM 使用的控制脚位。部份 MCP 会同时有 Flash 与 PSRAM, 若勾选 has PSRAM 时可同时对 PSRAM 做分析。

Configuration: 由于 AD-Mux Flash 可以透过命令设定相关参数，逻辑分析仪撷取波形时因为不晓得当时实际的设定，会造成分析上的错误。所以需请使用者在此设定告知。

分析结果



APML

APML (Advanced Platform Management Link) 总线通讯协议由 AMD 所制定, APML 是一种频外 (out-of-band) 的电源管理与提升系统可靠度机制, 这样的技术在 6 核心 Opteron 处理器平台才具备。

参数设定

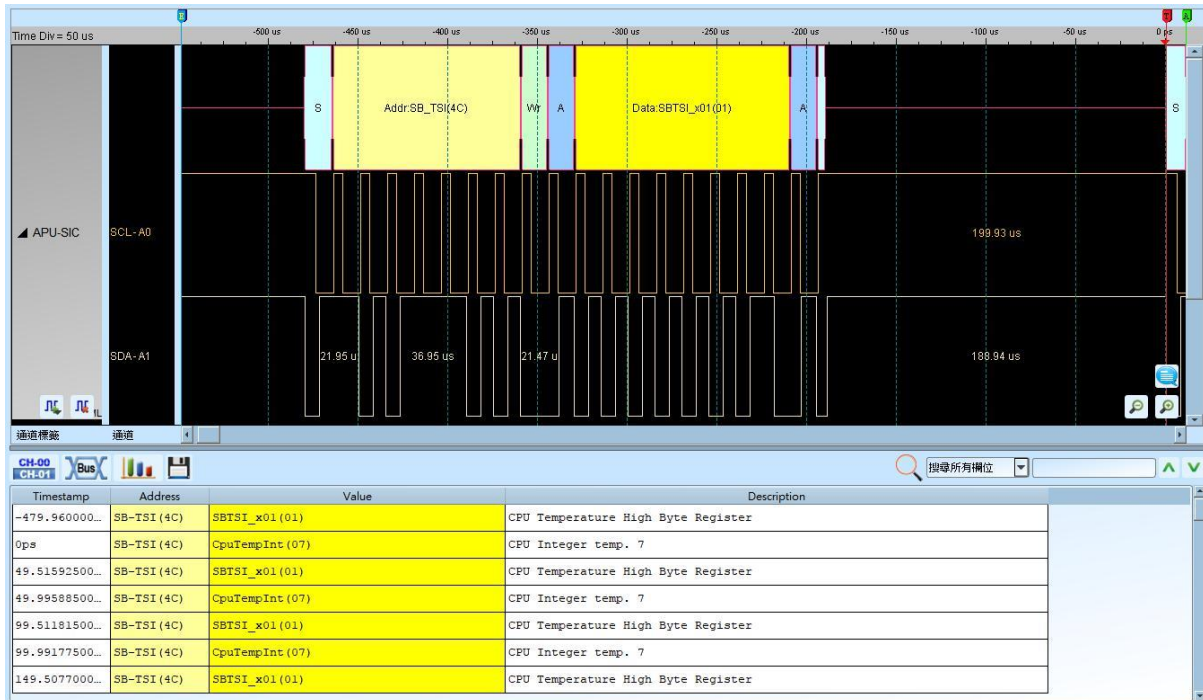
通道设定: 设定待测物上, 各个讯号端, 接在逻辑分析仪的信道编号。

7-bit addressing (Include R/W in Address): 显示 8 位宽度位址(7 位宽度地址加上 1 位 Rd/Wr)。

PEC: 选择 Packet Error Check。

忽略噪声: 分析时忽略因转态过缓所造成的噪声。

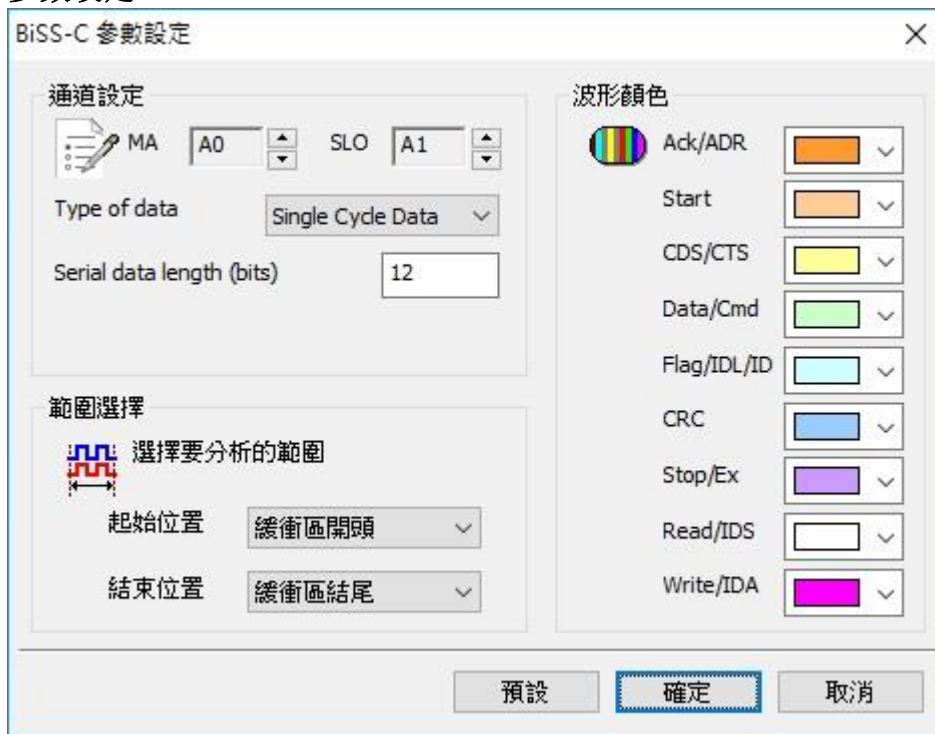
分析结果



BiSS-C

BiSS-C(Bidirectional Synchronous Serial C-mode)通讯协议是一种由德国 Ic-Haus 公司所提出的一种开放式全双工同步串行通讯协议，专门为满足实时，双向，高速的传感器通讯而设计，在硬件上兼容工业标准 SSI 总线协议。现已成为传感器通讯协议的国际化标准。

参数设定

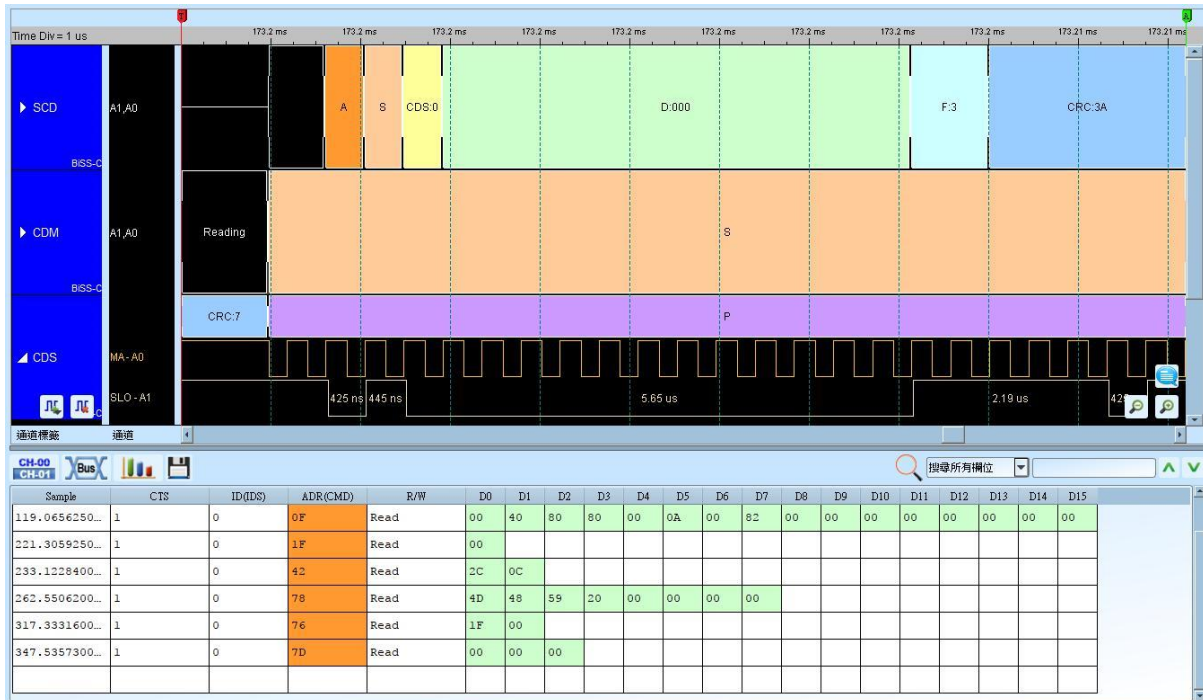


MA/SLO: 设定讯号信道

Type of data: 设定要解碼的类型，有三种选择： Register Data-CDM, Register Data-CDS, Single Cycle Data.

Serial data length(bits): 设定在 Single Cycle Data 时的数据长度。

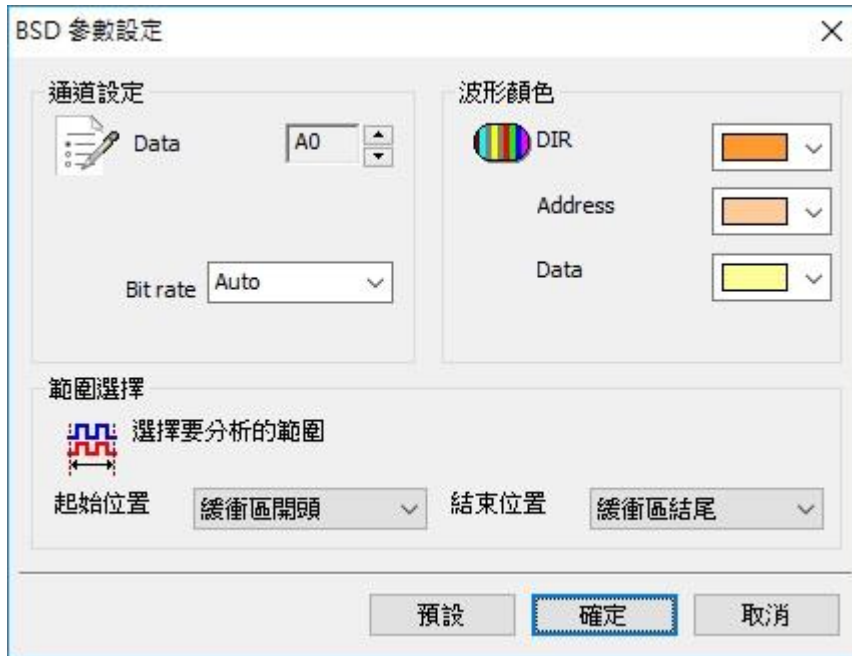
分析结果



BSD

BSD(Bit Serial Device)通讯协议是一种控制接口，主要用在车用的电池系统。

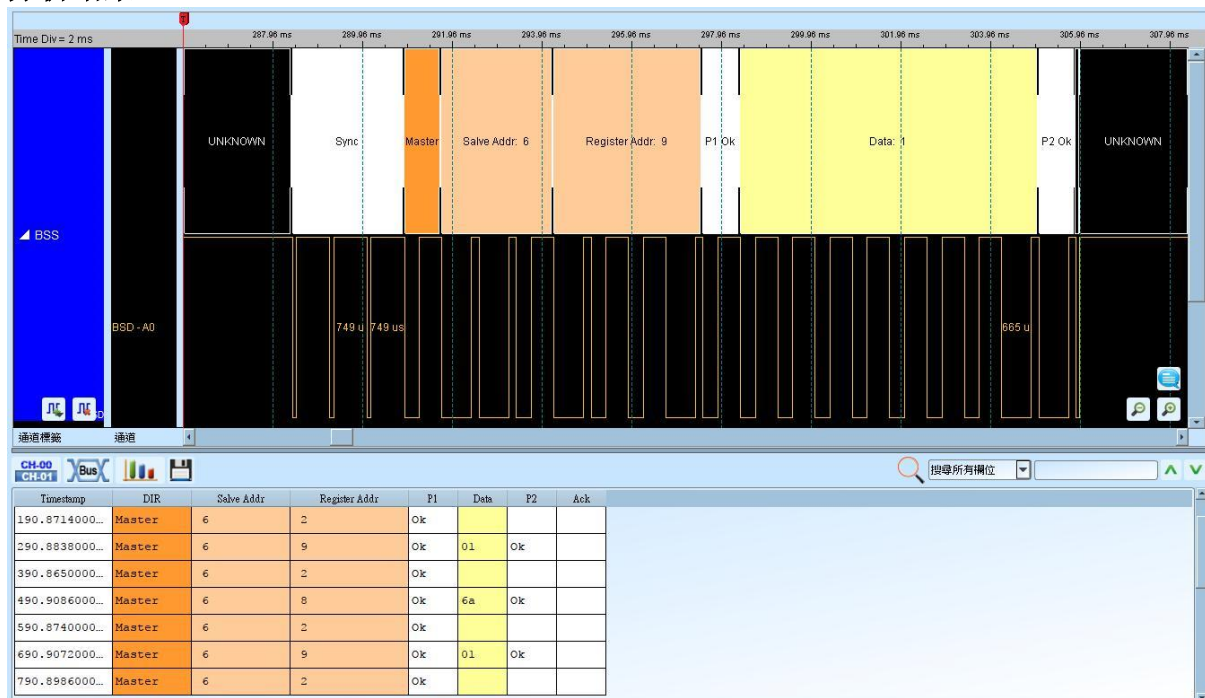
参数设定



Data: 设定讯号信道

Bit rate: 讯号的传输速度

分析结果



BT1120

高分辨率电视信号数字接口

BT1120 用于 HDTV 信号的位串行端口传输，主要为 HDTV 生产以及国际节目交换提供图像格式参数和数据的传输信号，并可向下兼容旧有图像频率为 60, 50, 30, 25, 24Hz(逐行, 隔行, 帧分段)，总行数 1125, 有效行数 1080, 以涵盖市售以及开发中之产品。此接口将包括广播环节和工业场合必需的全部设备。

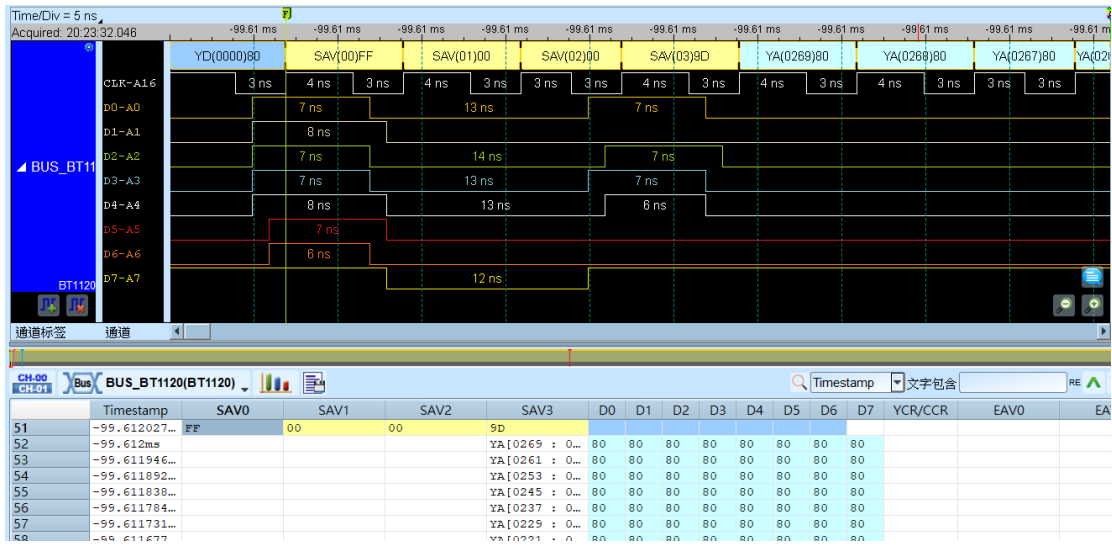


通道设定: 设定待测物上, CLK、各个 Data 0-7, 接在逻辑分析仪的信道编号,

Quick Setting: 勾选后 Data 通道设定会自动递增,

Stream: Y, CB/CR stream

分析結果

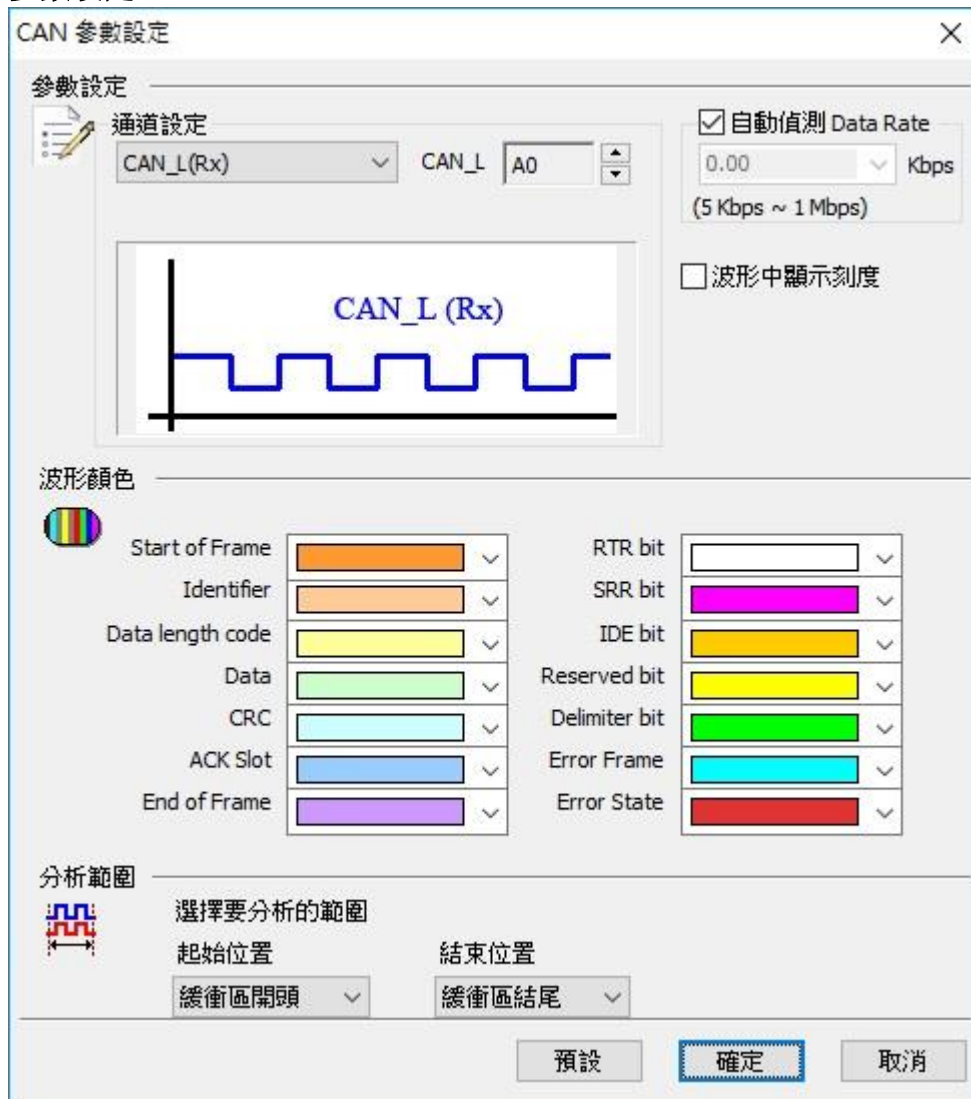


CAN 2.0B/ CAN FD

CAN(Controller Area Network)通讯协议于 80 年代由 Bosch 首先发展，为的是因应使用于新型汽车上不断增加的电子装置，这些装置使汽车增加许多功能与附加价值，也增加控制系统的复杂度。CAN Bus 采用差动讯号传输，有两条所谓的 CAN_H(High)与 CAN_L(Low)的传输线。CAN_H 得到的数据与 CAN_L 得到的数据反向。CAN 主要讯息分为 Data Frame、Remote Frame、Error Frame、Overload Frame。

CAN FD (CAN with Flexible Data-Rate) 在既有的 CAN 规格上增加了弹性数据速率，并扩充每笔数据可传输数据量可达 64 bytes 及 CRC17/CRC21，使得数据传输量提升之外也加强了纠错能力

参数设定



通道设定:

Differential: 物理层讯号量测，讯号来自堆栈示波器，量测 CAN 讯号 CAN_H, CAN_L。可设定的 DSO 通道范围为 1-6。

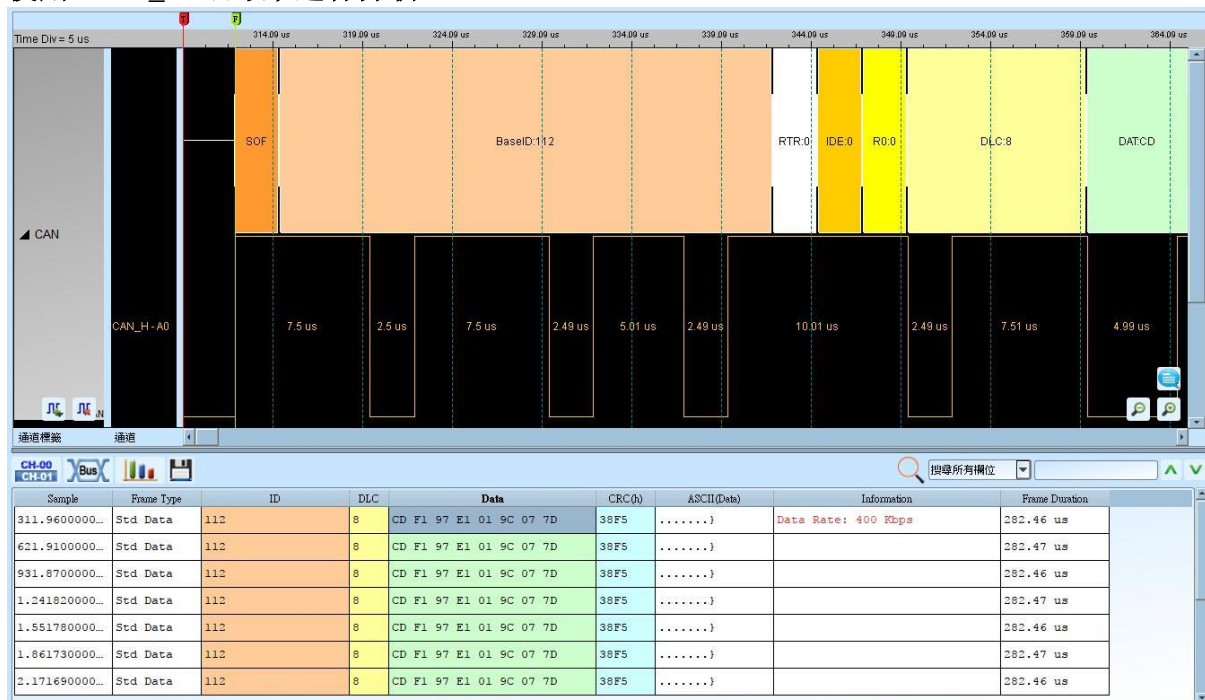
CAN_H/CAN_L: 可直接量测稳定的物理层，或经由收发器(Transceiver)转换过后的逻辑讯号。Tx: 经由收发器(Transceiver)转换过后的 Tx 或 Rx 逻辑讯号。

自动侦测 Data Rate: 打勾的时候，由程序协助侦测 Data Rate。若没打勾时，使用者可以选择内建的 Data Rate 设定，或自行输入 Data Rate。允许的范围为 5Kbps-1Mbps)。若开启 CAN FD 功能后，因 Data Rate 会变动，所以此功能将会自动关闭。

波形中显示刻度: 在波形上面显示刻度，若开启 CAN FD 功能后，因 Data Rate 会变动，所以此功能将会自动关闭。

分析结果

使用 CAN_H 讯号来进行分析。



Closed Caption

Closed Caption 是一种影像视讯的编码方法，可以用来将文字、字幕等数据编码并加入影像中，播放器可以使用 Closed Caption 译码器将隐藏于影像讯号中的文字取出来。

参数设定



通道设定: 设定待测物上的信号端接在逻辑分析仪的信道编号。

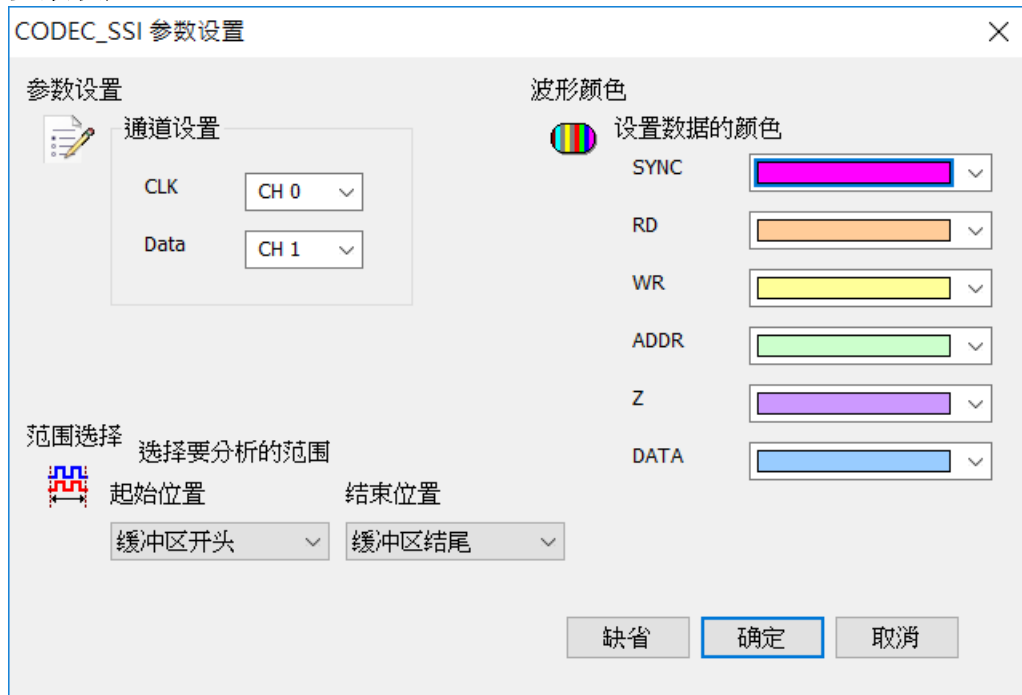
分析结果



Codec SSI

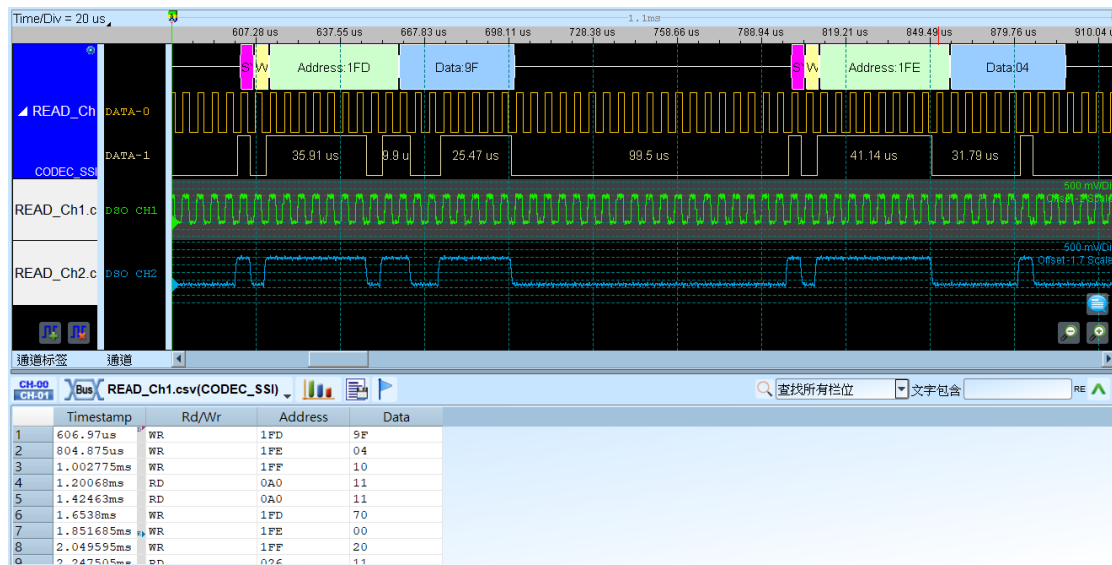
应用于手机内部的编译码器(CODEC)所使用的 Serial Synchronous Interface (SSI) 讯号

参数设定



通道设定: 设定待测物上的信号端接在逻辑分析仪的信道编号。

分析结果



DALI

DALI (Digital Addressable Lighting Interface, 数字可调光接口) 协议是用于满足现代化照明控制需要的非专有标准, 是一种在两线网络上接口照明装置的通信协议和方法。

DALI 协议发送地址为 19bit, 接收地址为 11bit, 最多可支持 64 个安定器位置, 16 群组被广播到整个网络上。DALI 协议推出至今得到了欧洲的灯具制造厂商支持该协议的开发与推广。

参数设定

LA 通道：设定待测物上的信号端接在逻辑分析仪的信道编号。

极性：分 D-, D+, 自动三种格式。

D-：接入端的信号极性为 D-。

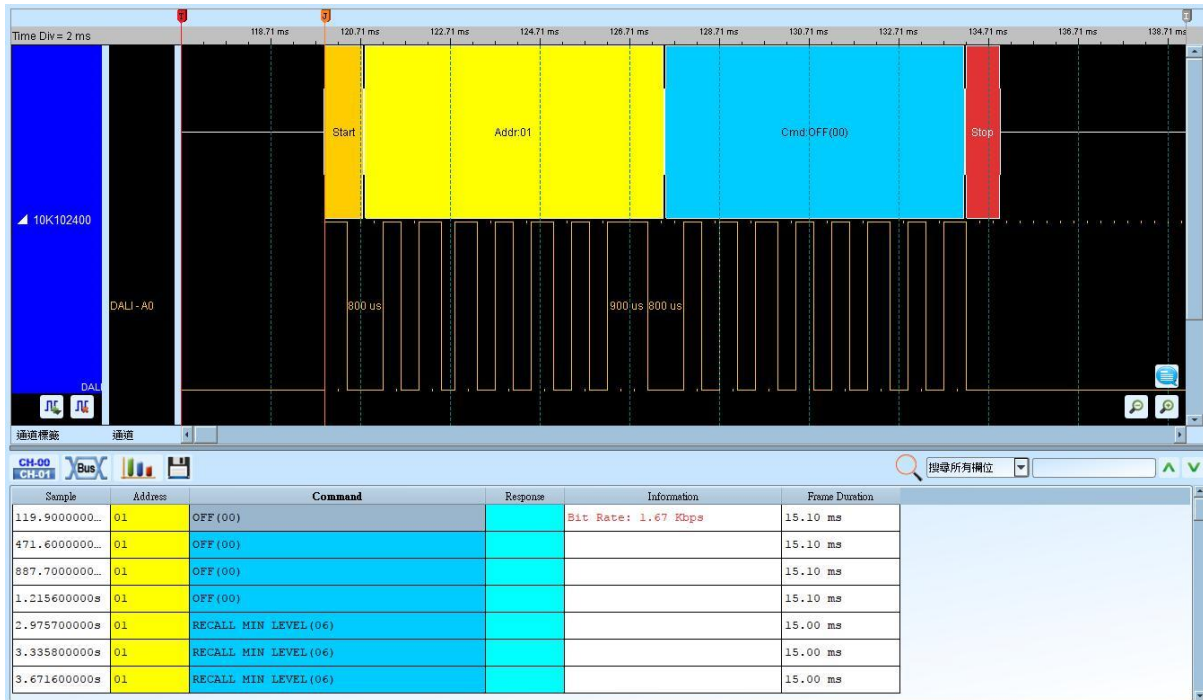
D+：接入端的信号极性为 D+。

自动：自动侦测接入端的信号极性。

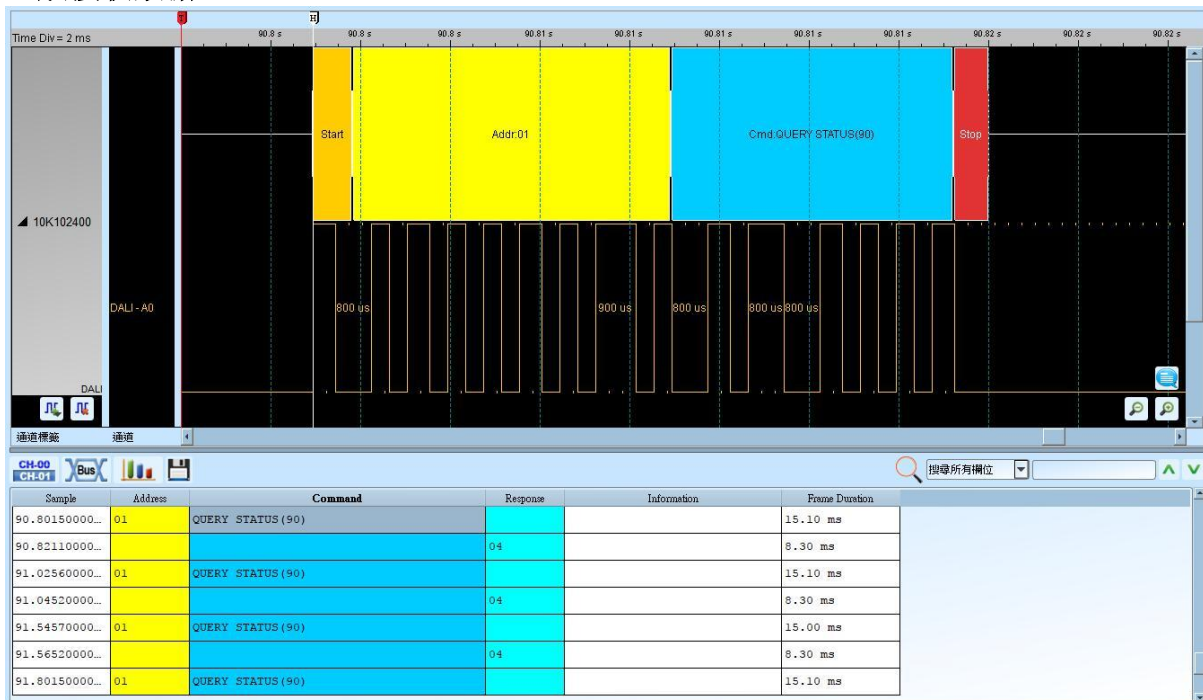
波形中显示刻度：在波形上面显示刻度。

分析结果

一般发送数据



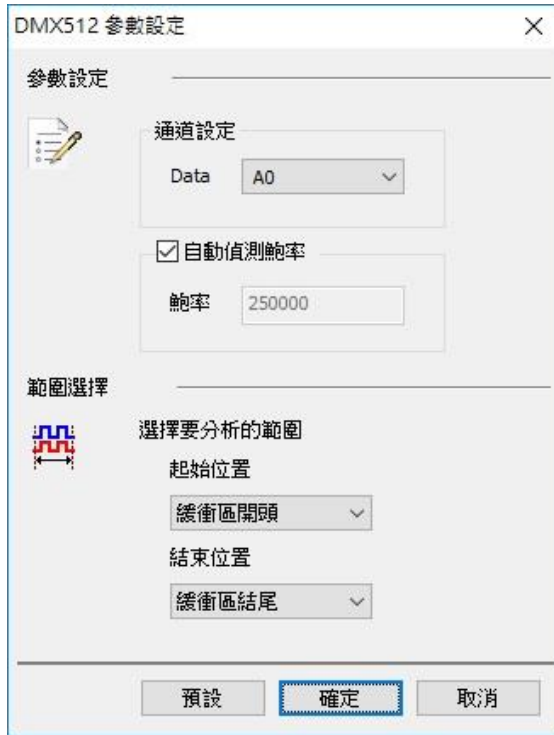
一般接收数据



DMX512

由 USITT（美国剧院技术协会）发展为从控制台控制调光器。根据 EIA/TIA-485 标准来控制舞台灯具。

参数设定



DMX512 参数设定

参数设定

通道设定

Data: A0

自动侦测速率

速率: 250000

范围选择

选择要分析的范围

起始位置

缓冲區開頭

结束位置

缓冲區結尾

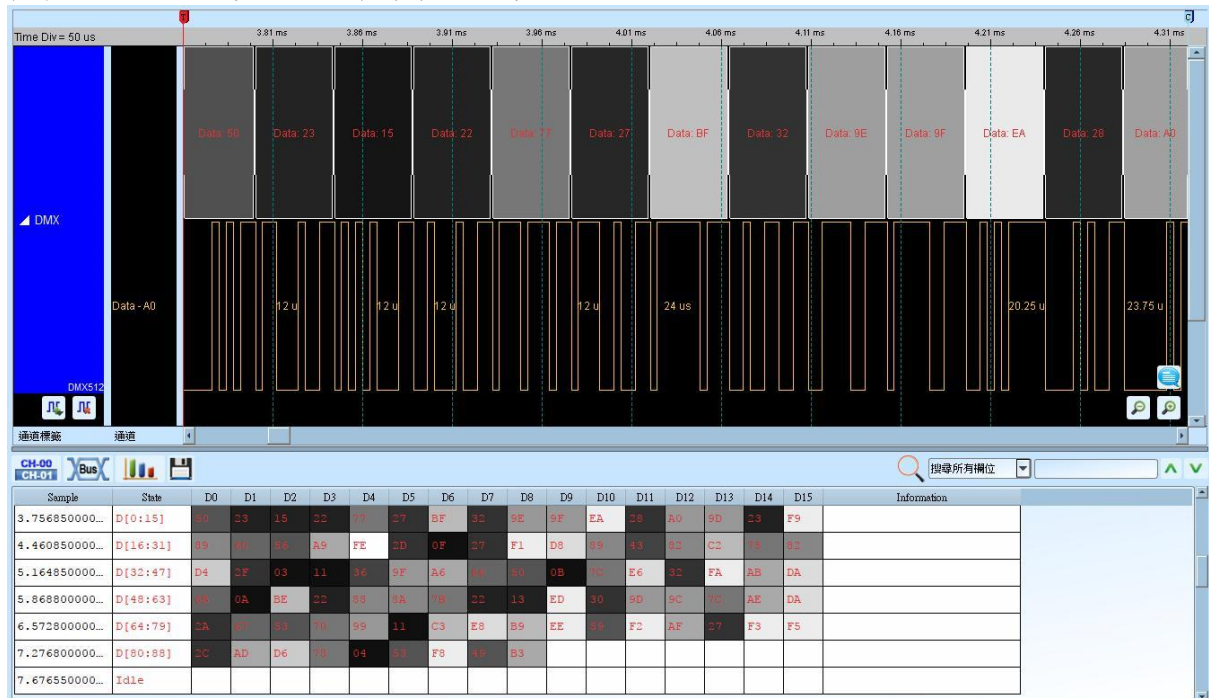
预设 确定 取消

通道设定: Data: DMX512 资料

自动侦测速率: 可选择是否自行设定速率

分析结果

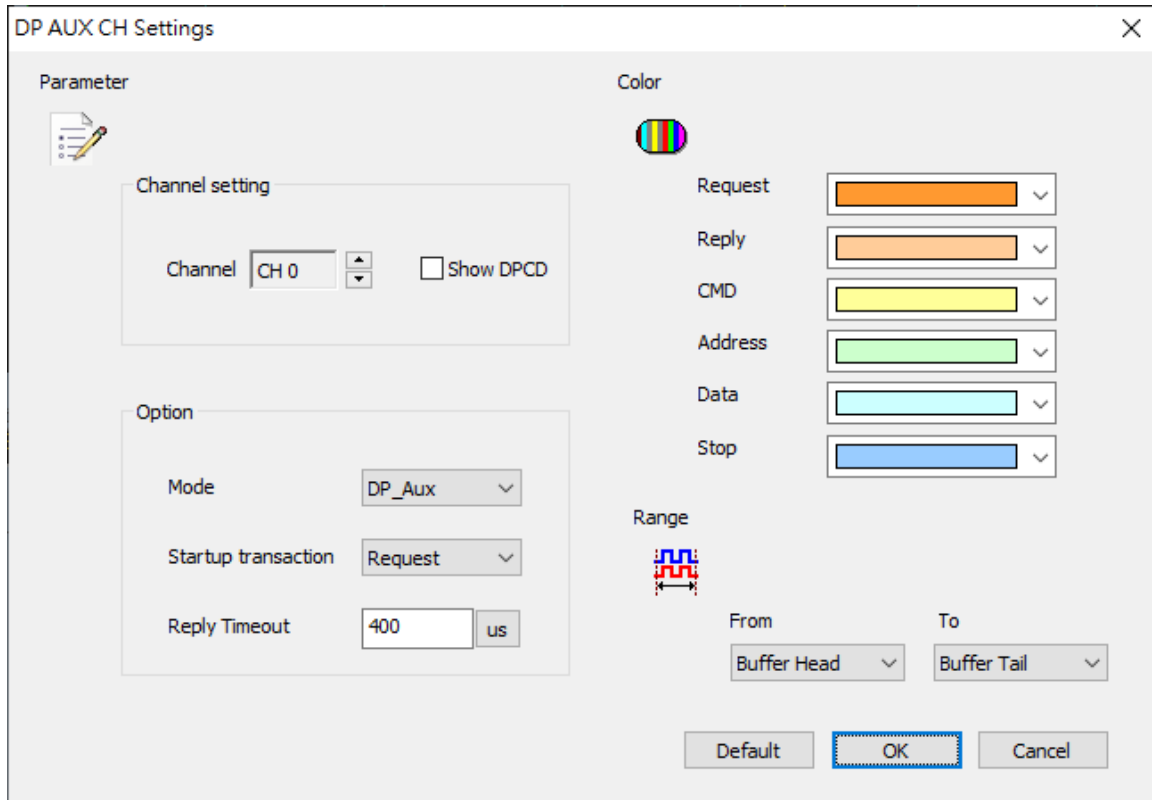
报告区的结果以灰阶显示，数值越大灰阶颜色越浅。



DP Aux Ch

DP AUX CH (DisplayPort Auxiliary Channel), DisplayPort 为数字视频接口的标准, 而 Auxiliary Channel 则是辅助的通道, 用来管理连结、组态和状态。有半双工以及双向传输的特性。支援 DP 1.3, eDP 1.4

参数设定



Channel: 设定通道

Show DPCD: 勾选后显示 DisplayPort Configuration Data 信息

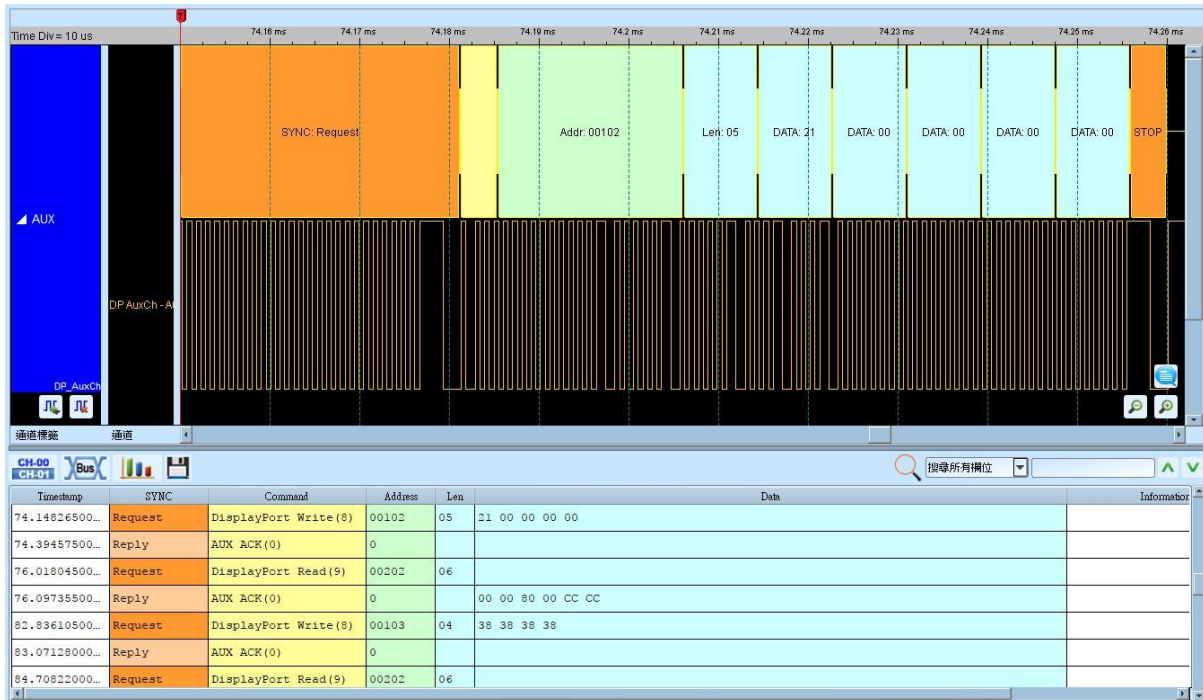
Mode: 选择要译码的模式 DP_Aux/HPD/PWR

Startup transaction: 设定第一笔数据封包的型态

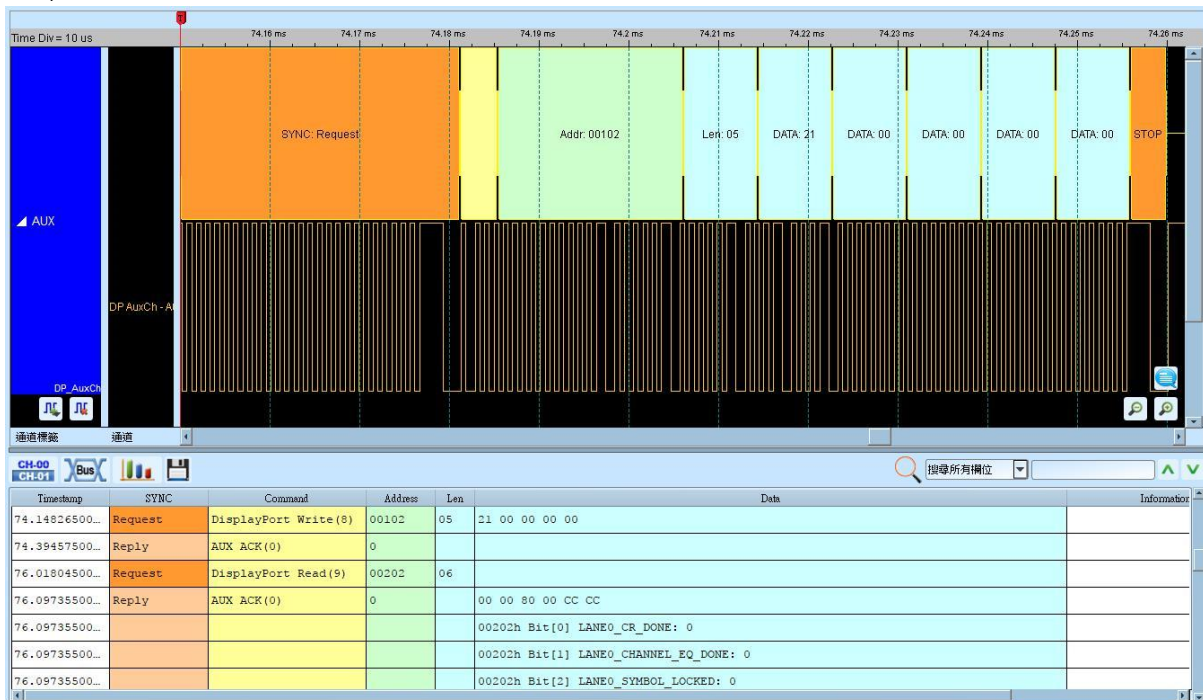
Reply Timeout: 设定 timeout 的时间

分析结果

不显示 DPCD:



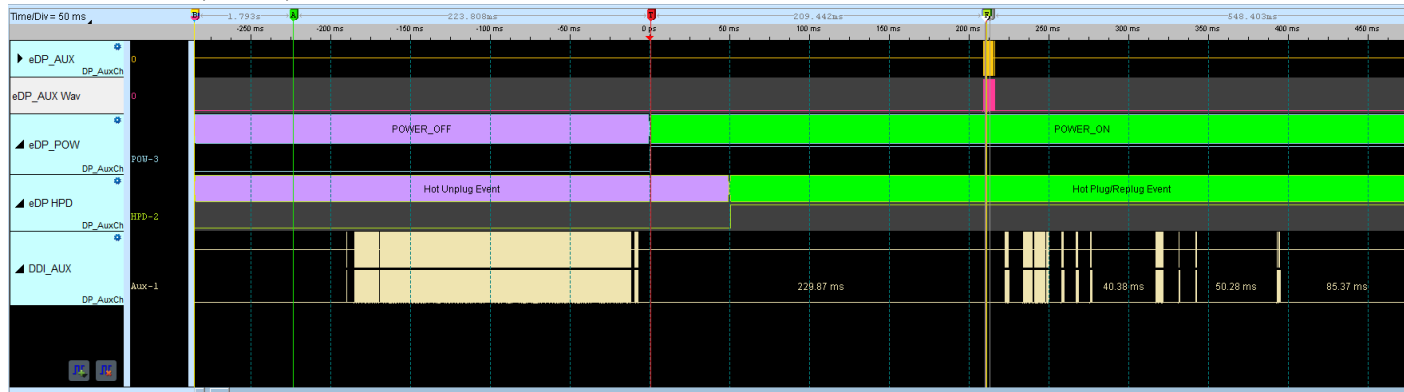
显示 DPCD:



相关转接版/配件:

http://www.acute.com.tw/sc/p3_product_detail.php?cid=13&tid=30

同时分析 Aux, HPD, PWR



CH-00 Customized Report

Timestamp	eDP_POW State	eDP HPD Event	DDI_AUX SYNC	DDI_AUX Command	DDI_AUX Address(h)	DDI_AUX Len	DDI_AUX Data(h)	DDI_AUX Descr
1	-2.01855803s	Power Off						
2	-2.01655803s							
3	-189.897385ms							
4	-189.850845ms							
5	-189.763675ms							
6	-185.179985ms							
7	-185.179985ms							
8	-185.179985ms							[5]SET_DEVICE_DP_FWR_SV: 0
9	-185.179985ms							[6]SET_DEVICE_DP_FWR_L2V: 0
10	-185.179985ms							[7]SET_DEVICE_DP_FWR_L8V: 0
11	-185.043385ms							
12	-184.447065ms							

eSPI

eSPI 为 Intel 新世代主板所使用的传输协议，旨在整合现有的 SMBus/ LPC/ SPI Flash 接口，以提高传输效率与精简总线线数之协议。数据源根据 Enhanced Serial Peripheral Interface (eSPI) Interface Base Specification (for Client and Server Platforms) June 2013, Revision 0.75.

参数设定

通道设定

- CS#: Chip Select (Active Low)
- SCK: Clock
- I/O0 - I/O3: Data 输入/输出脚位
- Alert: Alert 讯号 (Optional)

初始设定

I/O Mode 设定: 设定波形前段的 I/O 状态为 Single / Dual / Quad, 之后分析功能将会自动随着波形内容自动切换 I/O 状态。

Alert Mode 设定: 设定波形前段的 Alert 讯号是来自 I/O1 或是 Alert。

Command deselect time: 设定 tSHSL, Chip Select# Deassertion Time。

Clock LOW to output valid: 设定 tCLQV, Output Data Valid Time。

解碼显示设置

显示 Configure 内容: 进一步解析 SET_CONFIG/GET_CONFIG 内容。

显示 Status 内容: 进一步解析 Status 的内容。

Reduced Report: 缩减数据内容, 方便检视 Command Flow。

Filter 设定: 针对特定的 OPCode/Cycle Type 或是 Address 范围选择显示或不显示报告。

注: Address Filter 设定存于工作目录下的 LA\eSPI\eSPIFilterX.bin

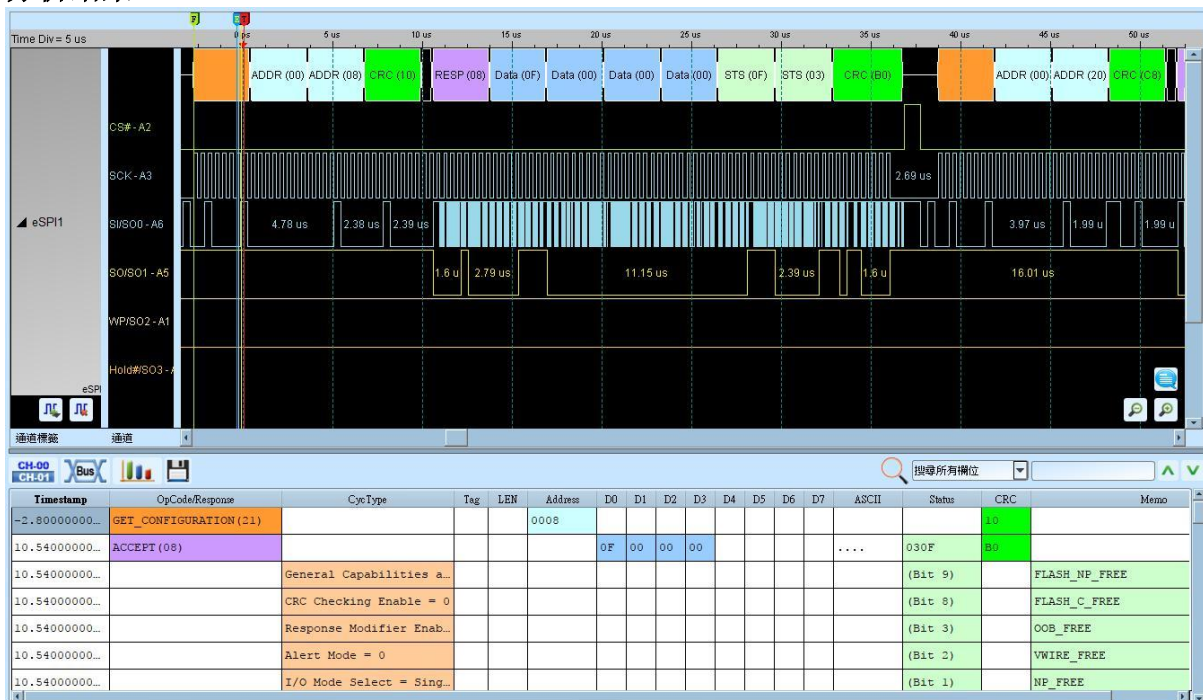
波形颜色

可设定 Frame 内每个 Field 之标记颜色。

分析范围

选择分析的范围, 从起始位置到结束位置之间作分析。

分析结果

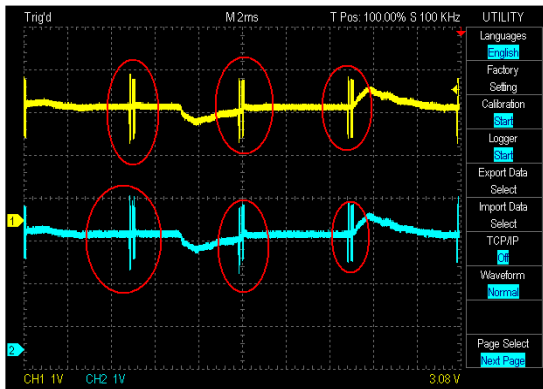


FlexRay

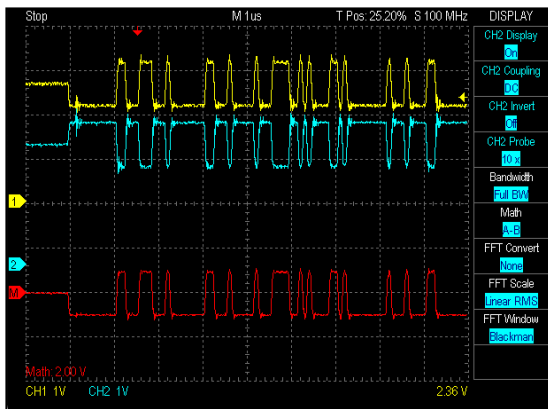
FlexRay 为车内通讯网络标准，支持两个信道，每个讯息信道的速度达到 10Mbps。

I. 物理层(Physical Layer)量测

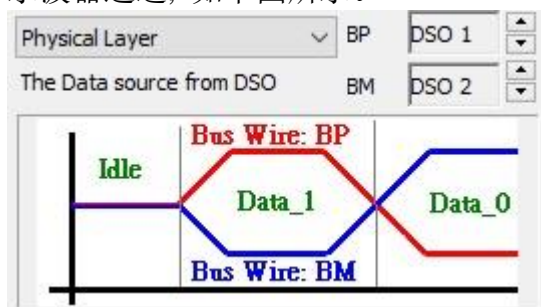
FlexRay Physical Layer 是差动讯号(Differential signal)。讯号在传送时，电压是会飘动的，若电压准位不固定，就无法直接使用逻辑分析仪来量测物理层。必须搭配示波器才有办法处理量测差动讯号。如下图所示 FlexRay 实际讯号电压飘动的情形，红色圆圈处，是有效的数据。



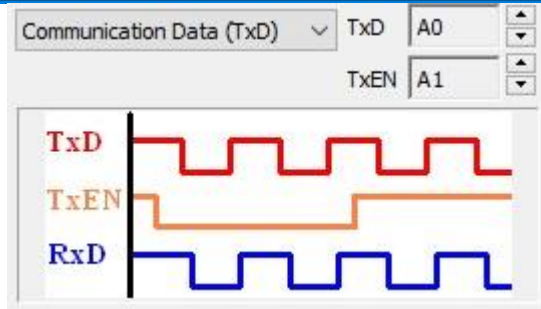
示波器处理 FlexRay 差动讯号时，是将两个讯号相减后，才开始进行处理。这样就不受电压飘动之影响，如下图所示，黄色为 BP，蓝色为 BM，红色是 BP-BM 后的讯号。



因此，进行物理层量测时，您只需要将 LA 与示波器堆栈起来，并设定 LA 1 个通道连接到 BP or BM，作为触发之用，就可以完成堆栈。设定时留意 BP 及 BM 所接之示波器通道，如下图所示。



II. 通讯(逻辑)层(Communication Data)量测



参数设定

The screenshot shows the 'FlexRay 参数设定' dialog box. It is divided into several sections:

- 通道设定 (Channel Settings):** Physical Layer (dropdown), BP (dropdown), DSO 1 (dropdown), BM (dropdown), DSO 2 (dropdown). A note says 'The Data source from DSO'.
- 自动侦测 Data Rate (Automatic Data Rate):** Checked, 0.00 Mbps (dropdown), (1 Mbps ~ 20 Mbps).
- FlexRay Channel:** Channel A (dropdown).
- 波形颜色 (Waveform Color):** A list of indicators with color selection boxes: Indicator, Frame ID, Payload Length, Header CRC, Cycle count, Data, CRC, TSS, FSS, BSS, FES, DTS, WUS, CAS/MTS, Error.
- 分析范围 (Analysis Range):** 选择要分析的範圍 (Select range to analyze), 起始位置 (Start position) dropdown (buffer start), 结束位置 (End position) dropdown (buffer end).
- Buttons:** 预设 (Default), 确定 (OK), 取消 (Cancel).

通道设定: 默认值为 Physical Layer。

Physical Layer: 物理层讯号量测，讯号来自堆栈示波器，量测 FlexRay 讯号 BP, BM。
可设定的 DSO 通道范围为 1-6。

Communication Data (TxD): 通讯(逻辑)层讯号量测，讯号来源来自逻辑分析仪，量测 FlexRay transceiver 之 TxD 及 TxEN 讯号。

Communication Data (RxD): 通讯(逻辑)层讯号量测, 讯号来源来自逻辑分析仪, 量测 FlexRay transceiver 之 RxD 或包含 RxEN 讯号。

自动侦测 Bit Rate: 默认值为自动侦测 Data Rate。打勾的时候, 由程序协助侦测 Data Rate。若没打勾时, 使用者可以选择内建的 Data Rate 10/5/2.5 Mbps, 或自行输入 Data Rate。允许的 Data Rate 范围为 1Mbps-20Mbps。

FlexRay Channel: 使用者可以指定 FlexRay Channel 为 Channel A 或 B, 主要作为 Frame CRC 检查之用。

分析程序会显示错误讯息如下

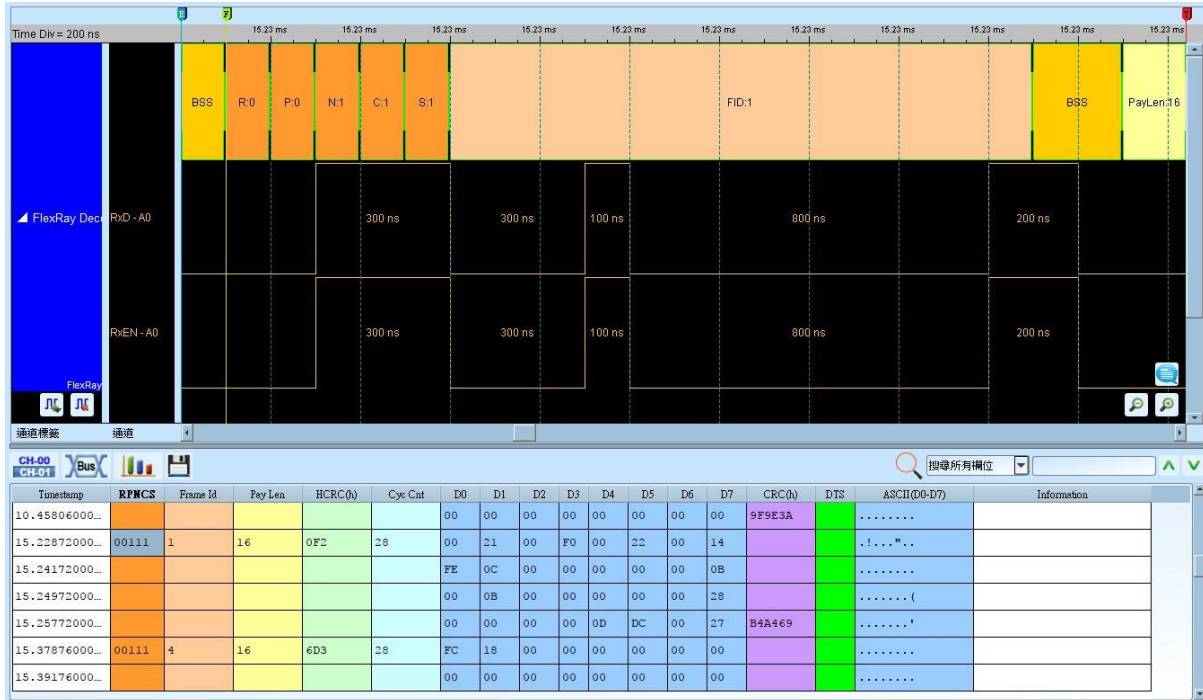
错误讯息	描述
TSS Error	Unable to detect TSS
FSS Error	Unable to detect FSS
BSS Error	Unable to detect BSS
FES Error	Unable to detect FES
Header CRC Error	The header CRC value is incorrect
Frame CRC Error	The frame CRC value is incorrect

缩写字表示之意义

缩写	描述
TSS	Transmission start sequence
FSS	Frame start sequence
BSS	Byte start sequence
FES	Frame end sequence
DTS	Dynamic trailing sequence
CAS	Collision Avoidance Symbol
MTS	Media Access Test Symbol
WUP	Wakeup Pattern
CID	Channel Idle Delimiter

分析结果

高速 FlexRay Communication Data 讯号(RxD)



HD Audio

HD Audio(Intel High Definition Audio) 是 Intel 于 2004 年提出的音效技术, 使音效处理做法比 AC97 更先进

参数设定

The screenshot shows the 'HD Audio 参数设定' dialog box with the following settings:

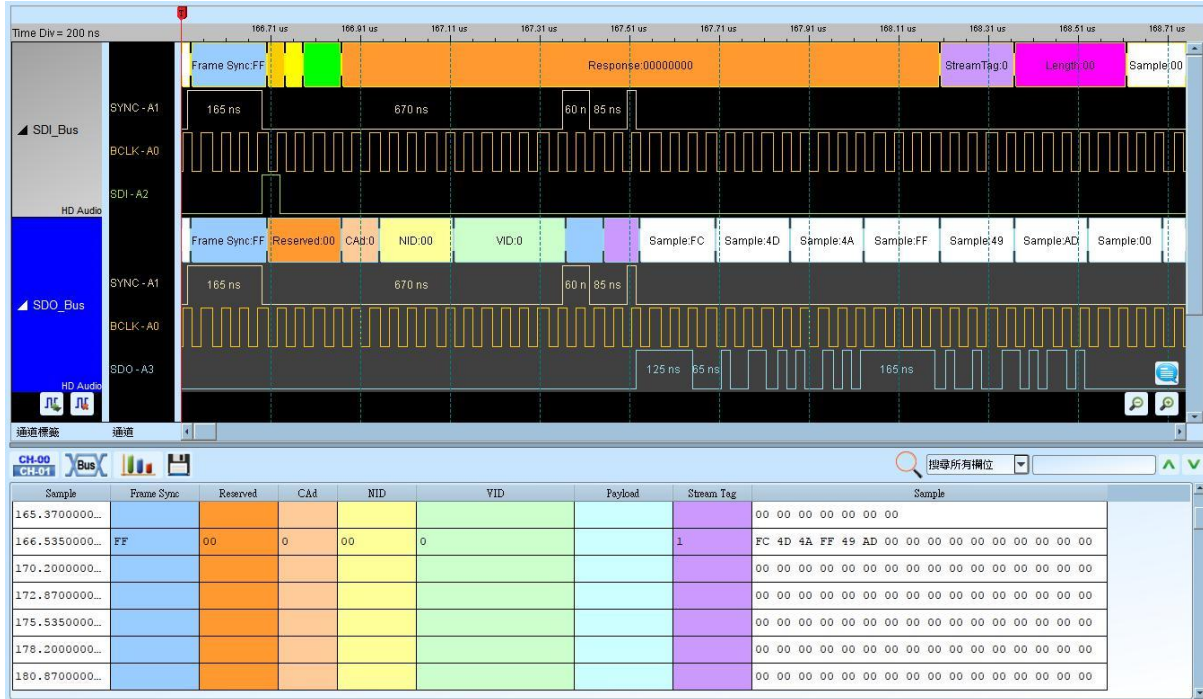
- 通道设定 (Channel Settings):**
 - SYNC: A0
 - BCLK: A1
 - I/O 0: A2
 - 方向 (Direction): SDI, SDO
- 波形颜色 (Waveform Colors):**
 - Stream Data:** Preamble (Blue), Length (Orange), Stream ID (Orange), Sample (Orange)
 - Response (SDI):** Valid (Orange), Reserved (Green), UnSol (Orange), Response (Orange)
 - Command (SDO):** Reserved (Orange), NID (Yellow), Payload (Cyan), CAd (Orange), Verb ID (Green)
- 分析范围 (Analysis Range):**
 - 選擇要分析的範圍 (Select range to analyze)
 - 起始位置 (Start Position): 緩衝區開頭 (Buffer start)
 - 結束位置 (End Position): 緩衝區結尾 (Buffer end)

Buttons at the bottom: 預設 (Default), 確定 (OK), 取消 (Cancel).

通道设定: 通道可区分为 SYNC, BCLK, I/O。

方向: 决定 I/O 数据译码是 SDI 或 SDO。此选择会影响分析之规则, 会使下方字段颜色标记选项随之改变。

分析结果



HDMI-CEC

HDMI

高清晰度多媒体接口(英文: High Definition Multimedia Interface, 简称 HDMI)是一种全数字化影像和声音传送接口, 可以传送无压缩的音频信号及视频信号。HDMI 可用于机顶盒、DVD 播放器、个人计算机、电视游乐器、综合扩大机、数字音响与电视机。HDMI 可以同时传送音频和影音信号, 由于音频和视频信号采用同一条电缆, 大大简化了系统的安装。

CEC

全文为 Consumer Electronics Control, 用来传送工业规格的 AV Link 协议讯号, 以便支持单一遥控器操作多台 AV 机器, 为单芯线双向串行总线, 在 HDMI 1.0 协定中制订, 在 1.2a 版中更新。

参数设定

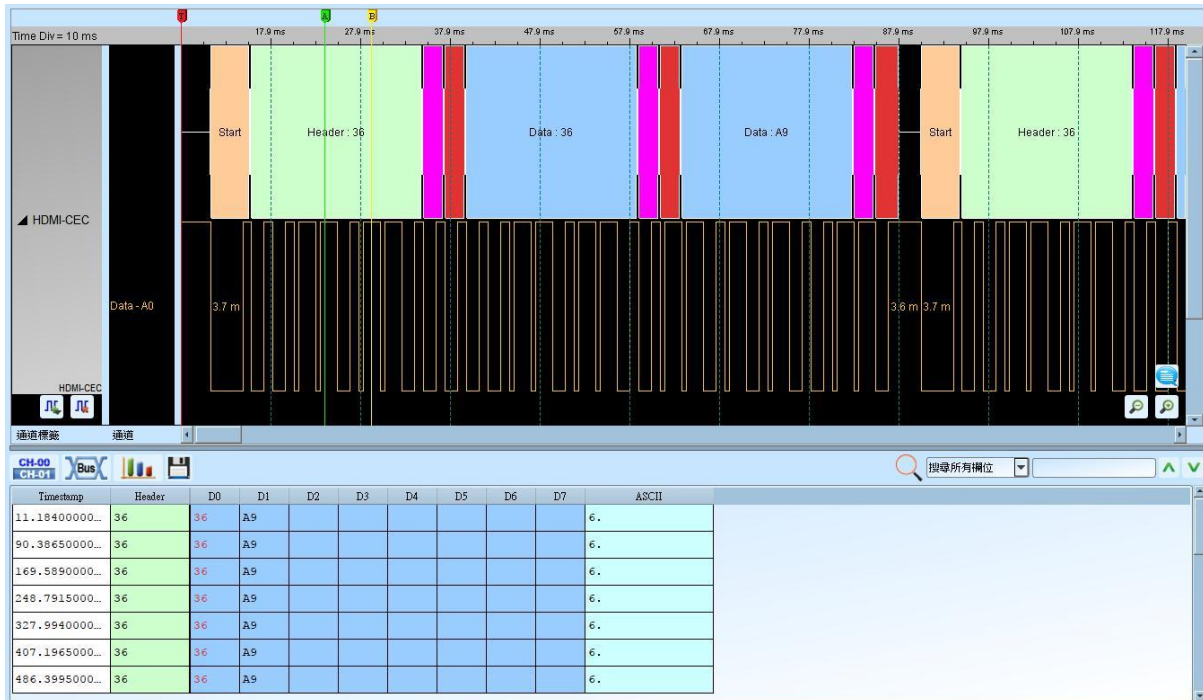


通道设定: 设定待测物上, HDMI-CEC 接在逻辑分析仪的信道编号。

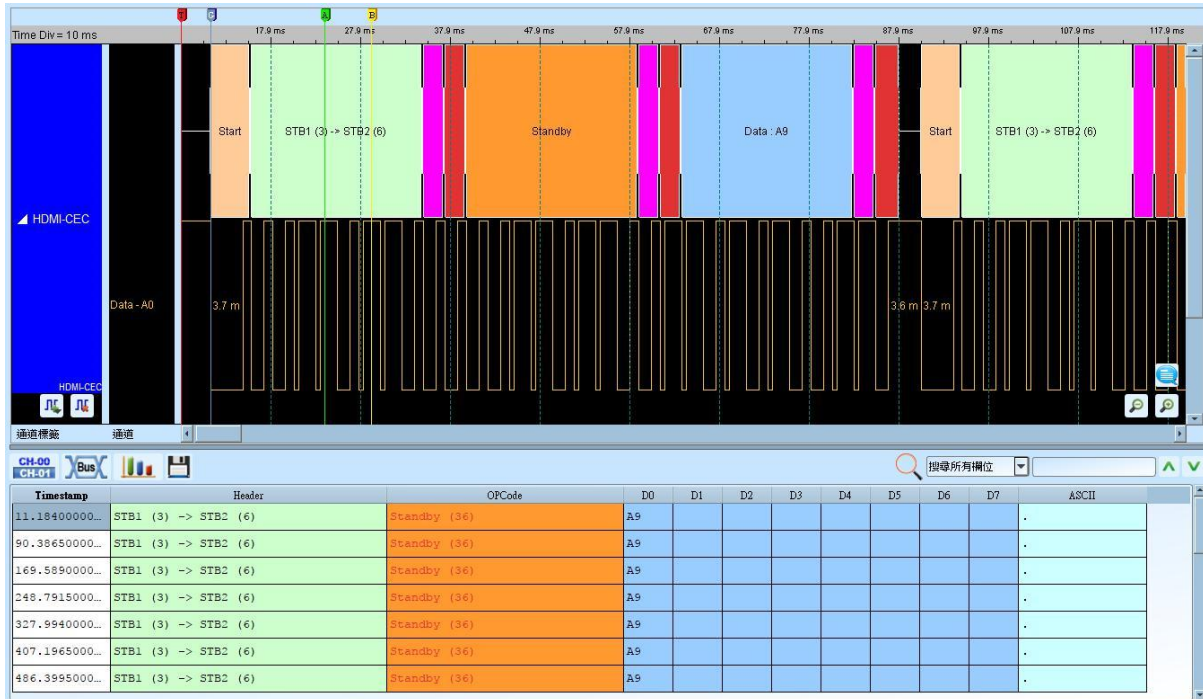
报告格式: 分为进阶以及一般两种设定, 进阶模式下会针对波形的 Header 以及 OPCode 的意义作解释。

分析结果

一般报告



进阶报告



HDMI-DDC(EDID)

EDID(Extended Display Identification Data)是建立于 DDC 线路上以 I2C 传输的通讯协议, 位于 Address 0xA0/0xA1, 用来传递显示器数据以及支持的显示规格, 目前在 HDMI、DVI 以及 VGA 的接头中都已支持此种传输架构。

参数设定

SCL: I²C 数据传输之 Clock

SDA: I²C 数据传输之 Data

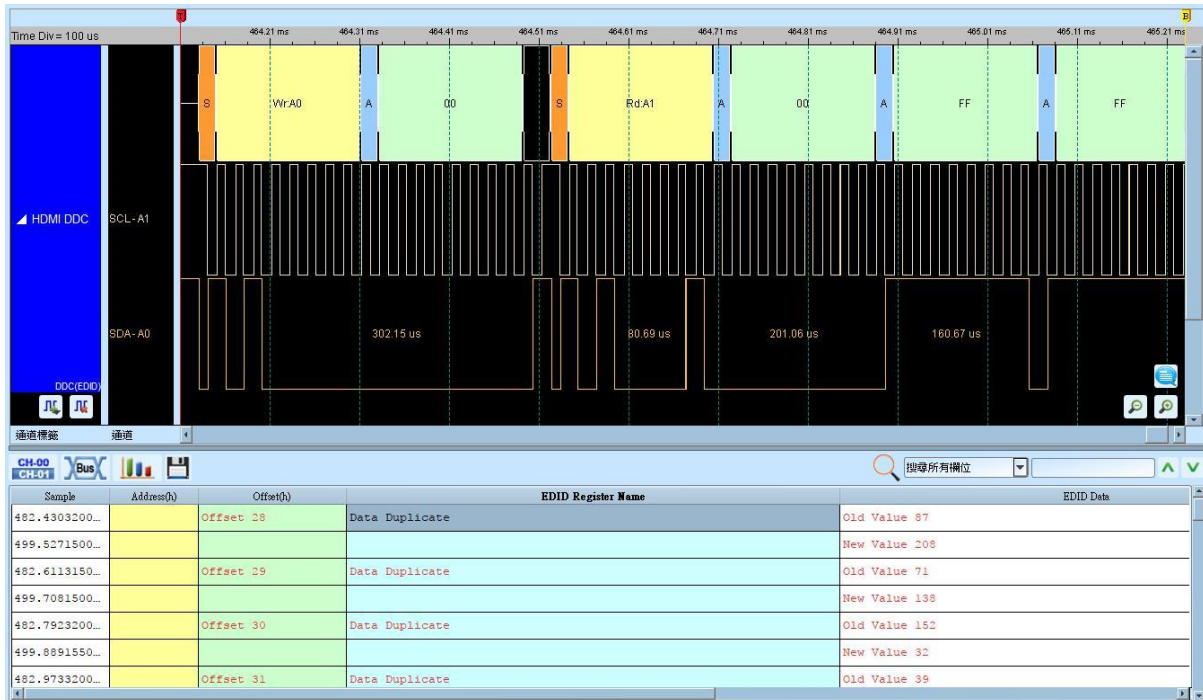
7-bit addressing: 显示 7 位宽度的地址和 1 位宽度的 Rd/Wr

7-bit addressing(Include R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)

忽略噪声: 分析时忽略因转态过缓所造成的噪声

统计模式: 分析后将资料归纳为一个统计列表

分析结果



HDLC

HDLC(High-level Data Link Control)用于 Data Link Layer 之中也是 Cisco 设备预设使用的封装协议。

参数设定

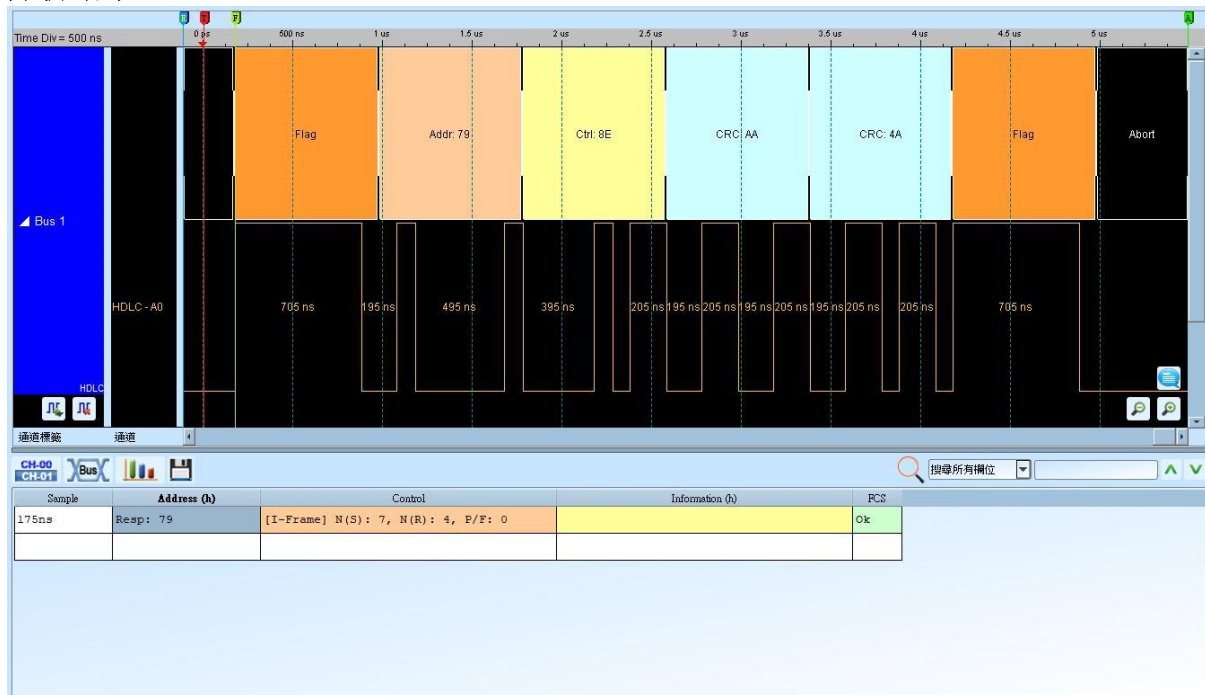


HDLC: 设定讯号信道

Mode: Sync / Async,同步及异步模式

Bit rate: 讯号速度

分析结果



HDQ

由德州仪器(TEXAS INSTRUMENTS)所制定, 使用于电池管理的显示应用, 主要是运用在消费性电子产品方面。HDQ 分为 8 位与 16 位两种数据宽度格式, 地址固定为 7 位。一个 HDQ 的封包主要由 Break、7 bits Address、1 bit R/W 和 8 bits Data 或是 16 bits Data 所组成。传输的方式为 LSB(Least-significant bit)到 MSB(Most-significant bit), 最大传输率为 5Kbit/s。

参数设定



通道设定: 通道设定: 设定待测物上的讯号端接在逻辑分析仪的信道编号。

显示电池信息: 可显示电池监控 IC 和电池之间的指令传递过程。

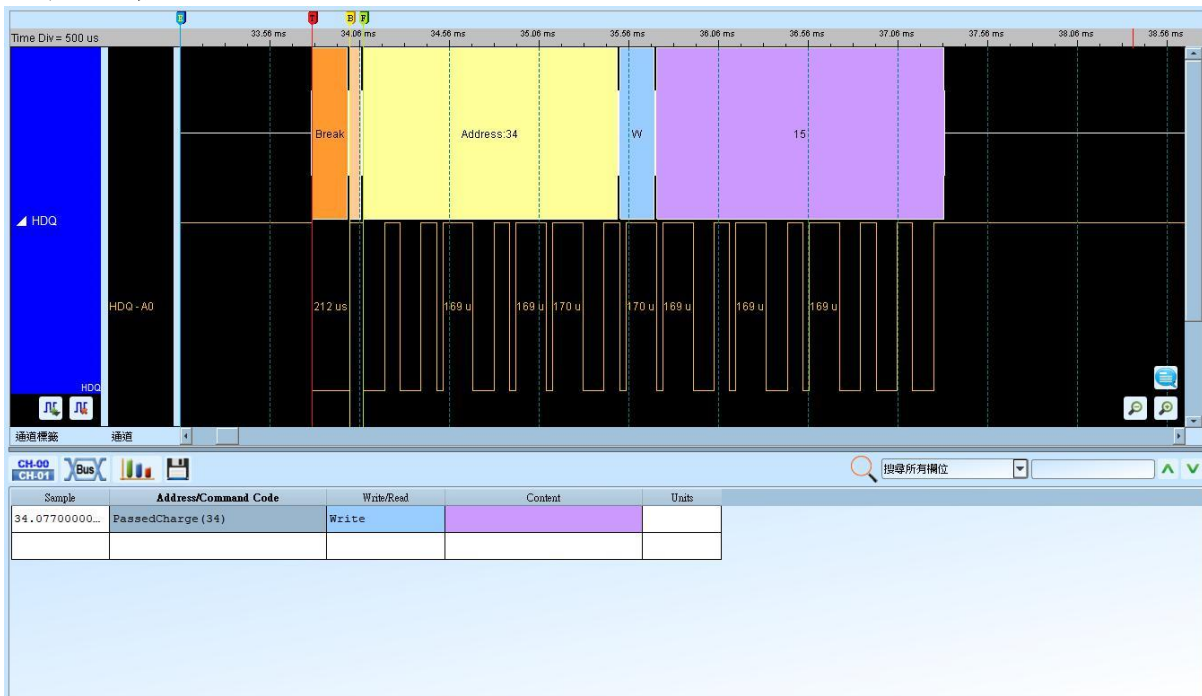
分析结果

Write: 表示写入数据, 后面紧接着资料。

Read: 表示读取数据, 后面紧接着数据。



显示电池信息



HID Over I²C

HID Over I²C (Human Interface Device Over I2C) 主要应用在 Windows 8, ARM 的平台架构上;另一个为 HID Over USB 则是应用在 x86 系统上,在 Windows 8 常见支持 HID Over I²C 总线通讯协议的装置是触控面板。

参数设定

通道设定: 设定待测物上, 各个讯号端, 接在逻辑分析仪的信道编号。

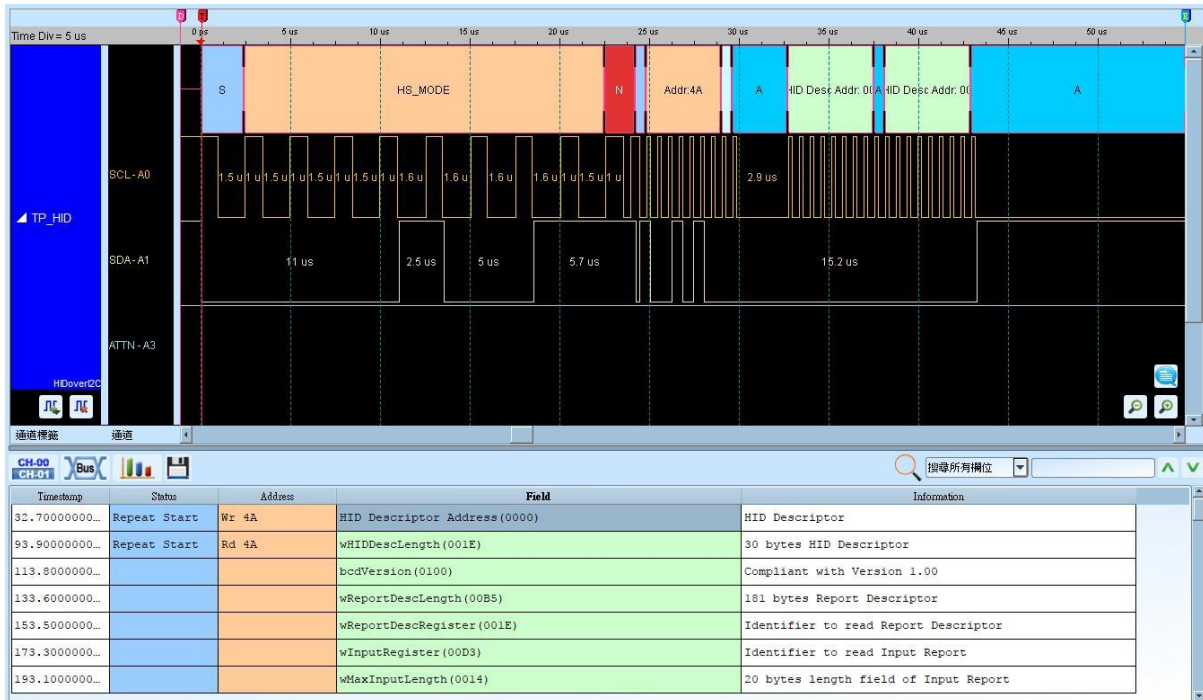
7-bit addressing: 显示 7 位宽度的地址和 1 位宽度的 Rd/Wr。

7-bit addressing(Include R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)。

10-bit addressing: 显示 10 位宽度地址。

忽略噪声: 分析时忽略因转态过缓所造成的噪声。

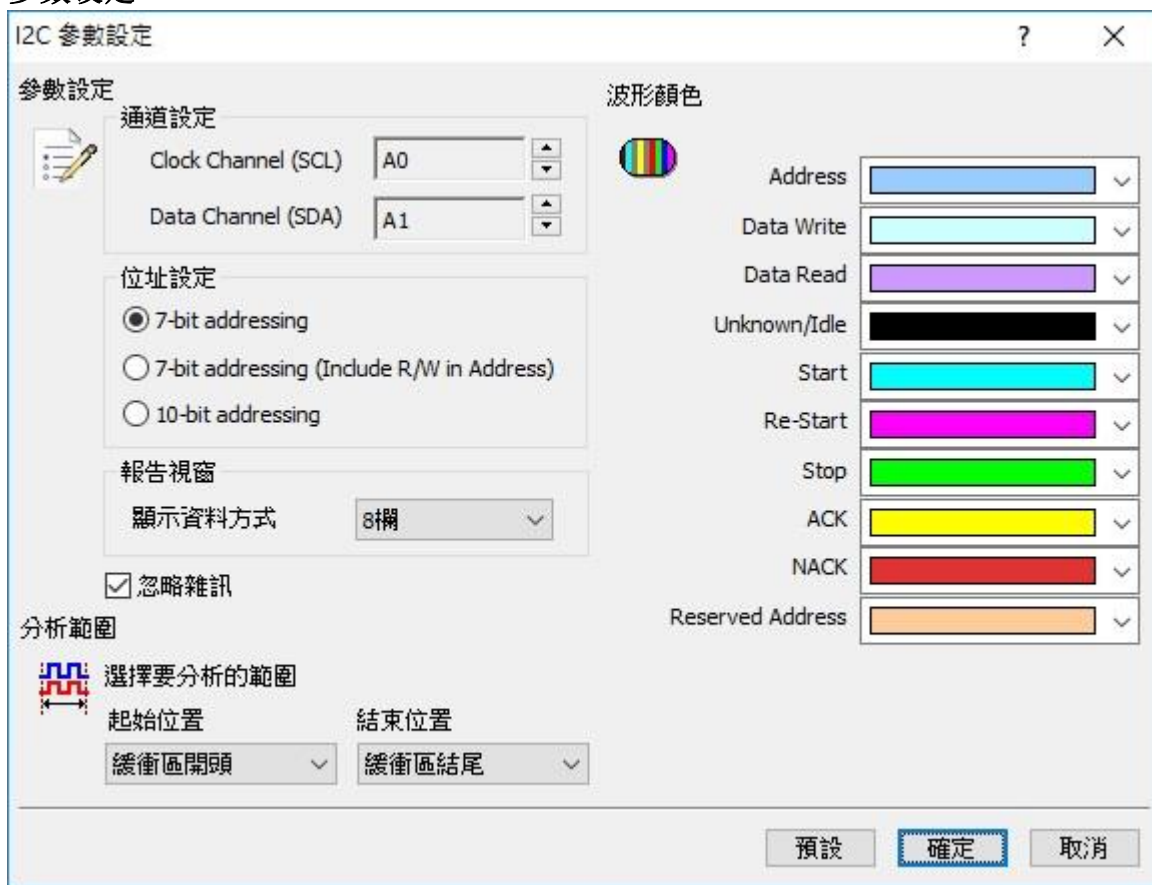
分析结果



I²C

是一种两线式串行通讯总线，使用多主从架构，由 Philips 公司在 1980 年代为了让主板、嵌入式系统或手机用以连接低速外围装置而发展所制定的一种通讯规格。也是电子电路系统中经常使用的种类。I²C 只使用两条双向讯号线，一条是频率线(SCL)和一条资料线(SDA)所构成。讯号内容共有开始(Start)、地址(Address)、数据(Data)、读写(Read/Write)等，其传输的方式是双向的，数据格式分为 8 bits 和 10 bits 两种。传输速度为 100kbit/s-3.4Mbit/s。

参数设定



Clock Channel (SCL): I²C 数据传输之 Clock。

Data Channel (SDA): I²C 数据传输之 Data。

7-bit addressing: 显示 7 位宽度的地址和 1 位宽度的 Rd/Wr。

7-bit addressing(Include R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)。

10-bit addressing: 显示 10 位宽度地址。

报告窗口: 显示数据方式: 在报告区中显示数据可以选择 8 或 16 字段。

忽略噪声：分析时忽略因转态过缓所造成的噪声。

分析结果

Wr: 表示写入资料。

Rd: 表示读取数据。

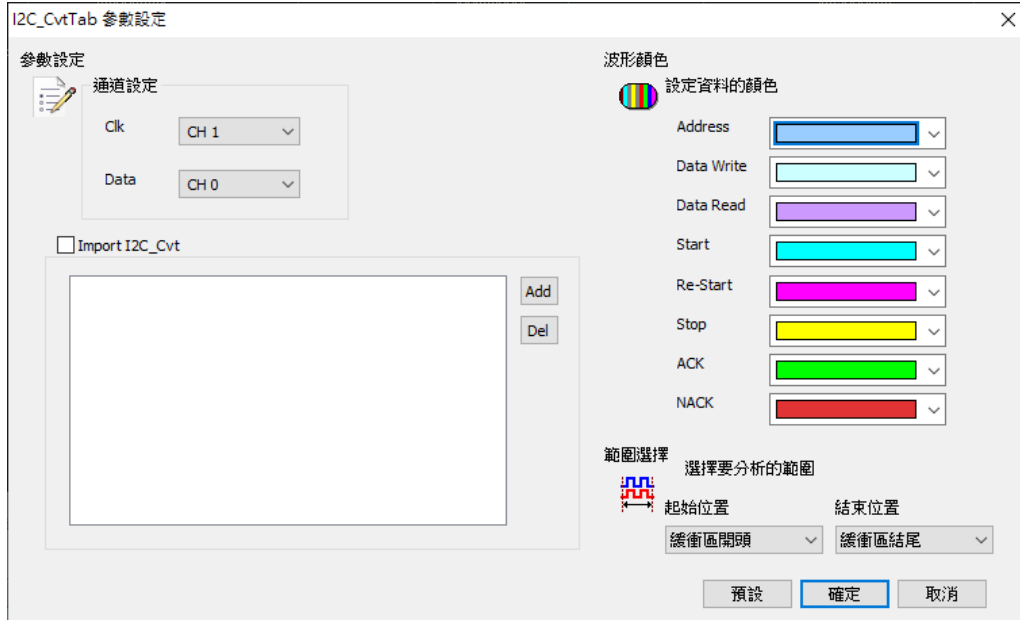
Information 的第一栏会显示讯号频率



I2C User Defined

可自定义 I2C 命令组，并可加入详细解析，

参数设定



Clk: I²C 数据传输之 Clock。

Data: I²C 数据传输之 Data。

I2C-UserDefined operating instructions

I. Basic syntax

A. ##: Notations

B. #: Add parsing according to the description content

Default												
Start	ADDR	Wr/Rd	A	Len	A	DATA0(B0)	A	DATA1(B1)	A	DATA2(B2)	A	
						b0 b1 b2 b3 b4 b5 b6 b7			b0 b1 b2 b3 b4 b5 b6 b7			b0 b1 b2 b3 b4 b5 b6 b7
LSB + MSB_B						7 6 5 4 3 2 1 0			15 14 13 12 11 10 9 8			23 22 21 20 19 18 17 16
Start	ADDR	Wr/Rd	A	Len	A	DATA0(B0)	A	DATA1(B1)	A	DATA2(B2)	A	
						b0 b1 b2 b3 b4 b5 b6 b7			b0 b1 b2 b3 b4 b5 b6 b7			b0 b1 b2 b3 b4 b5 b6 b7
LSB + LSB_B						0 1 2 3 4 5 6 7			8 9 10 11 12 13 14 15			16 17 18 19 20 21 22 23
Start	ADDR	Wr/Rd	A	Len	A	DATA0(B2)	A	DATA1(B1)	A	DATA2(B0)	A	
						b7 b6 b5 b4 b3 b2 b1 b0			b7 b6 b5 b4 b3 b2 b1 b0			b7 b6 b5 b4 b3 b2 b1 b0
MSB + MSB_B						23 22 21 20 19 18 17 16			15 14 13 12 11 10 9 8			7 6 5 4 3 2 1 0
Start	ADDR	Wr/Rd	A	Len	A	DATA0(B2)	A	DATA1(B1)	A	DATA2(B0)	A	
						b7 b6 b5 b4 b3 b2 b1 b0			b7 b6 b5 b4 b3 b2 b1 b0			b7 b6 b5 b4 b3 b2 b1 b0
MSB + LSB_B						16 17 18 19 20 21 22 23			8 9 10 11 12 13 14 15			0 1 2 3 4 5 6 7

Figure 1. I2C frame structure

II. Detailed settings (take TI TPS65982 as an example)

A. #MSB, #LSB

Please refer to the structure of Figure 1.

Example: #MSB

B. #DAT, #DAT_C, #DAT_V

1st: Register Header(Hex)

2nd: Register Name

3rd: Access (W/R/RW)

4th: Byte count

Register Number	Register Name	Access	No. Data Bytes
0x00	VID	RO	4
0x01	DID	RO	4
0x02	ProtoVer	RO	4
0x03	Mode	RO	4CC
0x04	Type	RO	4CC

If _C is added behind, ASCII is displayed, and there is without bit detail. If _T is added to the back, Text is displayed without bit detail.

Example: #DAT: 00h, VID, R, 4

C. #BIT_V, #BIT_T

Table 3-46. 0x50 Data Control Register Bit Field Definitions

Bits	Name	Description	
Bytes 1-4: Data Control (treated as 32-bit little endian value)			
31:8	Reserved	Reserved (write 0).	
7:4	StatusNakReason	Reserved (Host may write any value to this field, no action to be taken).	
3	StatusNak	Reserved (Host may write 0 or 1, no action to be taken).	
2	InterruptAck	When set, causes IntMask1 value to be written to IntClear1 (clearing all interrupt events).	
1	SoftReset	When set, causes a soft-reset of PD Controller. Equivalent to Gaid 4CC.	
0	HostConnected	0b	No TBT host connected. NOTE: The Thunderbolt Controller will also set bit 1 (SoftReset) when transitioning this bit from 1->0 to force a port disconnect/reconnect.
		1b	TBT host connected.

1st: Byte position

2nd: Byte count (If Byte count = -4, registers use four character codes (4CC))

3rd: Bit position

4th: Description

5th: little/Big/None endian value (L/B/N)

If `_V` is added to the back, the value is displayed without bit detail.

If `_T` is added later, it will be parsed with the next `#BIT_T` definition.

Example1: `#BIT_V: 1, 3, 1, SoftReset, L`

Example2: `#BIT_T: 1, 3, 0, HostConnected, L`

`#BIT_S: 0b , No TBT host connected.`

`#BIT_S: 1b , TBT host connected.`

D. `#BIT_T`

Table 3-46. 0x50 Data Control Register Bit Field Definitions

Bits	Name	Description				
Bytes 1-4: Data Control (treated as 32-bit little endian value)						
31:8	Reserved	Reserved (write 0).				
7:4	StatusNakReason	Reserved (Host may write any value to this field, no action to be taken).				
3	StatusNak	Reserved (Host may write 0 or 1, no action to be taken).				
2	InterruptAck	When set, causes IntMask1 value to be written to IntClear1 (clearing all interrupt events).				
1	SoftReset	When set, causes a soft-reset of PD Controller. Equivalent to Gaid 4CC.				
0	HostConnected	<table border="1"> <tr> <td>0b</td> <td>No TBT host connected. NOTE: The Thunderbolt Controller will also set bit 1 (SoftReset) when transitioning this bit from 1->0 to force a port disconnect/reconnect.</td> </tr> <tr> <td>1b</td> <td>TBT host connected.</td> </tr> </table>	0b	No TBT host connected. NOTE: The Thunderbolt Controller will also set bit 1 (SoftReset) when transitioning this bit from 1->0 to force a port disconnect/reconnect.	1b	TBT host connected.
0b	No TBT host connected. NOTE: The Thunderbolt Controller will also set bit 1 (SoftReset) when transitioning this bit from 1->0 to force a port disconnect/reconnect.					
1b	TBT host connected.					

1st: Bit of value

2nd: Description

Analyze the value according to the bit position defined by `#BIT_T`, and correspond to its description

Example: `#BIT_S: 0b , No TBT host connected.`

`#BIT_S: 1b , TBT host connected.`

III. Example

#LSB:

#DAT: 04h, Type, R, -4

#DAT: 50h, Data Control, RW, 4

#BIT_V: 1, 3, 31:8, Reserved, L

#BIT_V: 1, 3, 7:4, StatusNakReason, L

#BIT_V: 1, 3, 3, StatusNak, L

#BIT_V: 1, 3, 2, InterruptAck, L

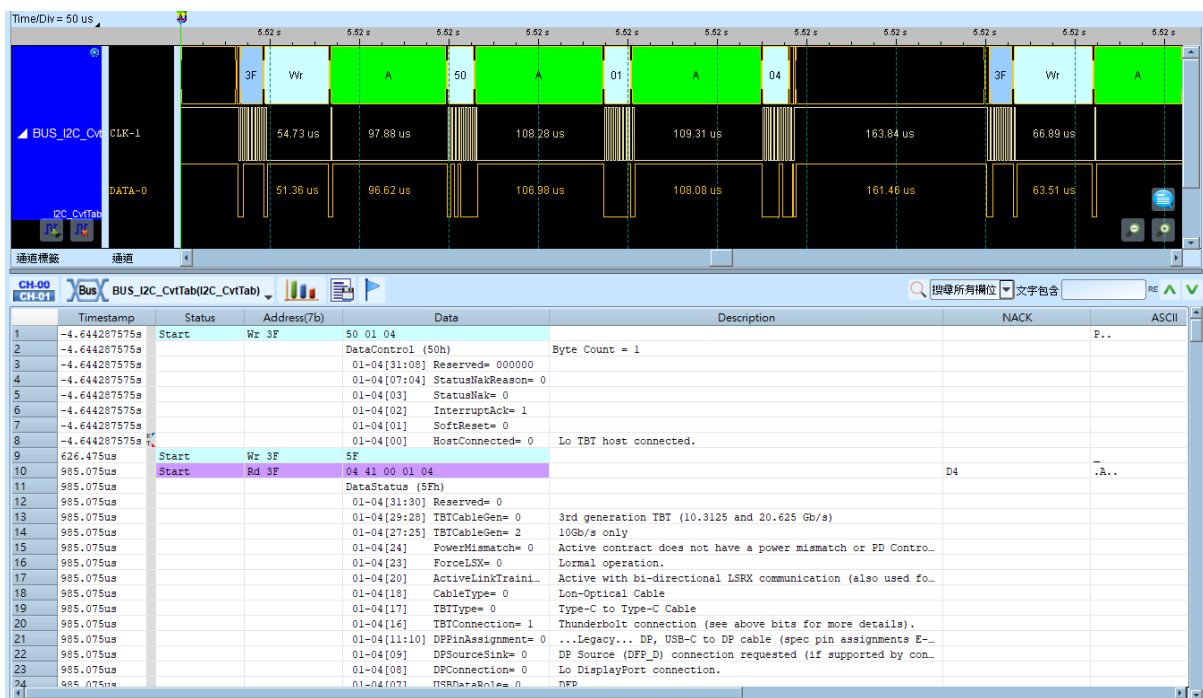
#BIT_V: 1, 3, 1, SoftReset, L

#BIT_T: 1, 3, 0, HostConnected, L

#BIT_S: 0b , No TBT host connected.

#BIT_S: 1b , TBT host connected.

分析结果



I³C

I³C 是 I²C 界面的扩展，所以依旧维持二线 SCL (clock), SDA (data) 同于 I²C。

I³C SCL clock 的频率在 spec. 中定义最大可达 12.9 MHz，一般都是在 12.5 MHz。

支持三种工作电压，分别是 1.2 V / 1.8 V / 3.3 V。

I³C 是新一代的传感器 (sensor) 接口规格，其在一个统一规格中整合了多种传感器界面，主要应用是简化智能型手机，物联网设备以及汽车系统中的传感器整合。

参数设定

I3C 參數設定

通道設定

SCL: A0

SDA: A1

範圍選擇

選擇要分析的範圍

起始位置: 緩衝區開頭

結束位置: 緩衝區結尾

波形顏色

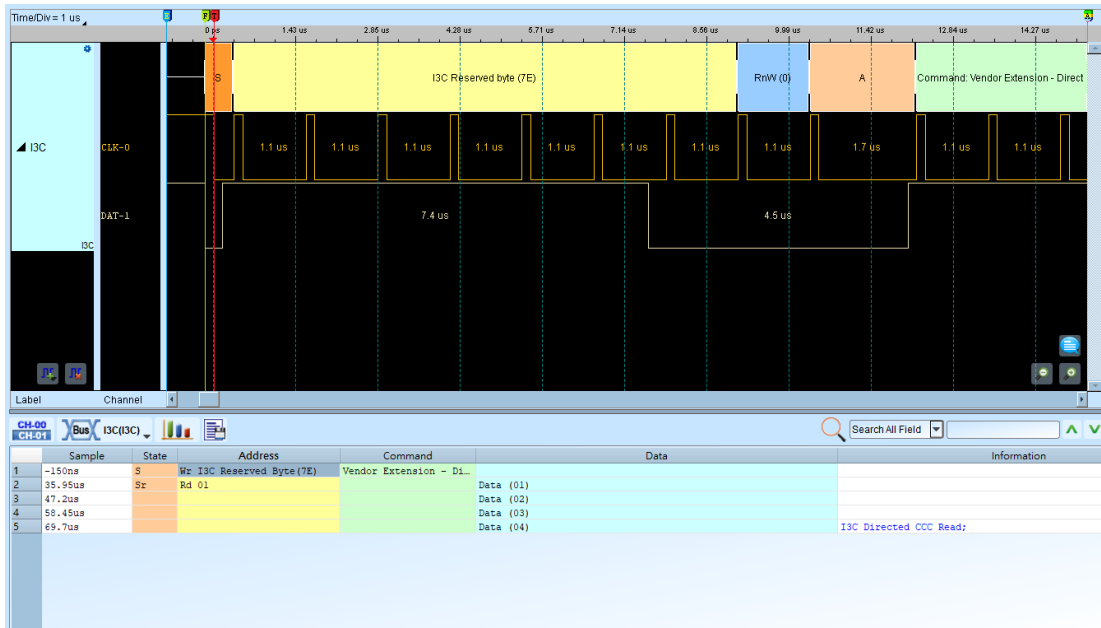
S / Sr / P	Orange
ACK / NACK	Light Orange
Address	Yellow
Command	Light Green
Data	Cyan
RnW	Blue
T / PAR	Purple
HDR RESTART	White
HDR Exit	Magenta

預設 確定 取消

Clock Channel (SCL): I³C 数据传输之 Clock。

Data Channel (SDA): I³C 数据传输之 Data。

分析结果



I²C EEPROM

EEPROM, 或称 E²PROM, 全称「电子抹除式可复写只读存储器(Electrically-Erasable Programmable Read-Only Memory)」。EEPROM 组件, 其接口通常可分为序列式(serial)与并列式(parallel)两类, I²C EEPROM 属于 2 线序列式 EEPROM, 其型号为以 24 开头的系列。

参数设定



Clock Channel (SCL): I²C EEPROM 数据传输之 Clock。

Data Channel (SDA): I²C EEPROM 数据传输之 Data。

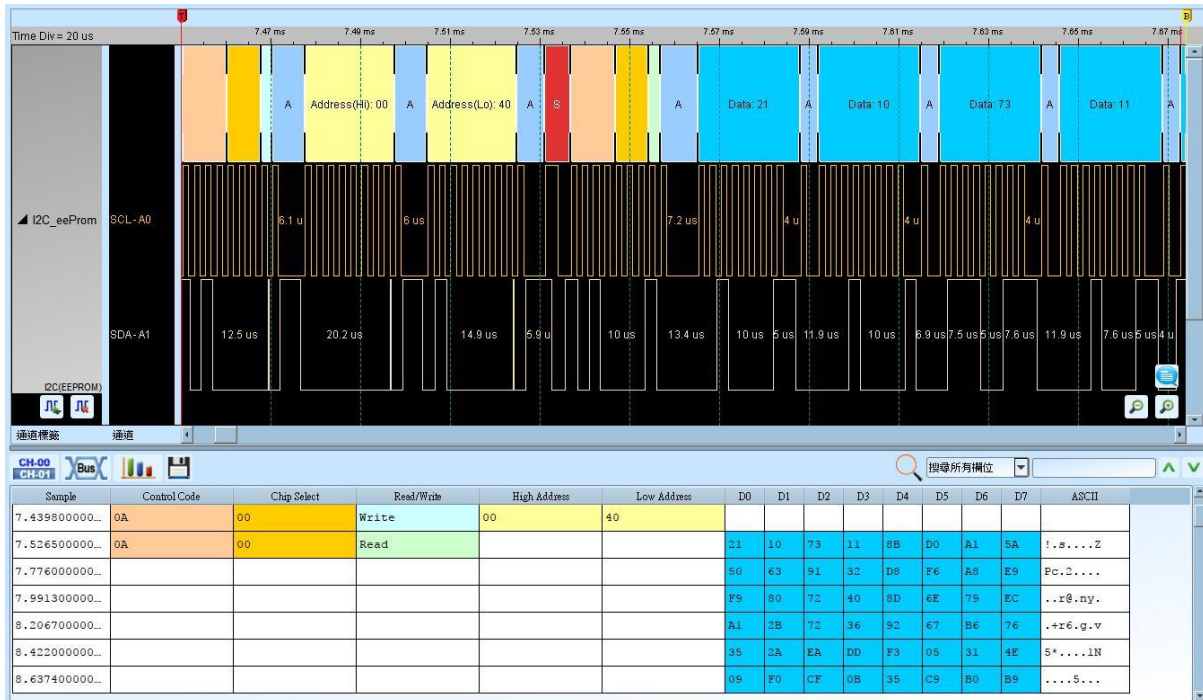
地址有效位数: 设定 I²C EEPROM 地址的有效位数, 默认值为 7。

7-bit addressing (Include R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)

分析 24LCS61 / 24LCS62: 选择是否分析 24LCS61 / 24LCS62, 若勾选, 则会以 24LCS61 / 24LCS62 特有的 EEPROM 的协议去分析。

忽略噪声: 分析时忽略因转态过缓所造成的噪声。

分析结果



I²S

是 IC 间传输数字音频数据的一种接口标准，是飞利浦公司为数字音频设备之间的音频数据传输而制定的一种总线标准，常被使用在传送 CD 的 PCM 音讯到 CD 播放器中的 DAC 上。在 I²S 的标准中，规定了硬件接口规范及数字音频数据的格式，采用序列的方式传输 2 组(左右声道)数据。由三条传输线组成，一条是频率线(SCK)、另一条是字符选择线(WS)以及数据线(SD)。数据格式最大到 20 bits。

参数设定

参数设定: 设定待测物上各个讯号端接在逻辑分析仪的信道编号。

Data bits: 分析数据的位数，范围是 1-24 Bits。默认值为 16 Bits。

画出声音波形: 可于波形区画出声音的波形。

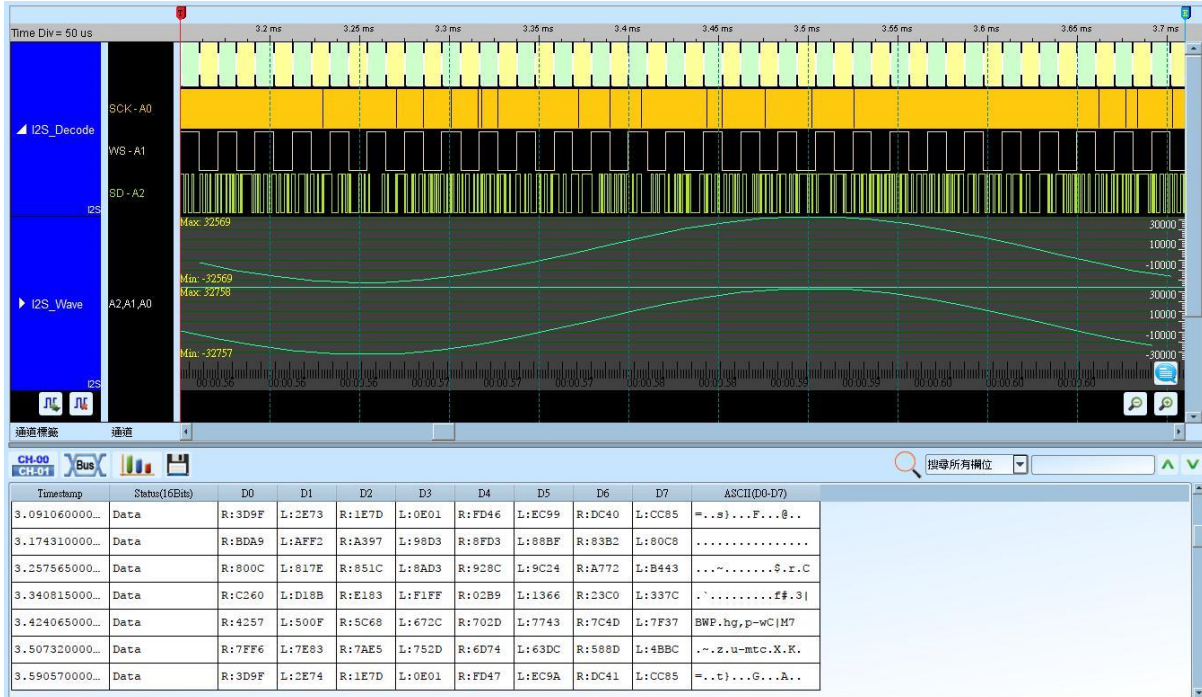
录音播放: 默认为开启，此功能可以把所有 Data 收集起来后，于分析完毕后进行播放。您可以用最快的方式确认声音是否已经正常传送，而不必逐项检视数据。由于播放的时间长度，会根据逻辑分析仪能纪录的数据深度有关，建议您可将逻辑分析仪的数据深度拉大，并减少逻辑分析仪使用的信道数量。

储存声音波形(.WAV): 可将所有 Data 储存为声音档(.WAV)并存于工作目录下。

分析方法: 可根据需求选择 I²S Justified/MSB Justified/LSB Justified/PCM/TDM 模式。

显示数据方式: 可选择报告区显示的栏数。

分析结果



I80

Inter 8080-series interface 主要是用在 LCM 的数据传递。简称 I80 interface。分析 8080-series 需要 3 或 4 个 Ctrl Bus(WR、RD、CS 及 D/C), Data Bus 则根据使用者定义而定, 至少要 4 bits。因此至少需要 7 个 Channel: WR、RD、CS、D0-D3。若有 D/C Pin 则需要 8 个 Channel。这些讯号的信道编号可以自行调整。而 8 bits Data bus 则需要 11 个讯号: WR、RD、CS、D0-D7。依此类推...。WR 接到 CH0, 依此类推。

参数设定

I80 参数设定

参数设定

通道选择

WR	A0	D0	A3	D8	A18	D16	A12
RD	A1	D1	A4	D9	A19	D17	A13
CS	A2	D2	A5	D10	A20	D18	A14
		D3	A6	D11	A21	D19	A0
		D4	A7	D12	A22	D20	A1
<input type="checkbox"/> 启用D/C		D5	A15	D13	A9	D21	A2
D/C	A5	D6	A16	D14	A10	D22	A3
		D7	A17	D15	A11	D23	A4

资料汇流排: [] 位元方向: LSB First 资料显示方式: 8 栏

波形颜色

设定资料的顏色

Command: [] Read: []

Data: [] Write: []

分析范围

选择要分析的範圍

起始位置: 缓冲區開頭 结束位置: 缓冲區結尾

预设 确定 取消

通道选择: 设定待测物上, 各个讯号端, 接在逻辑分析仪的信道编号。分别是 WR、RD、CS, 以及 DATA PIN。

启用 D/C: 当 D/C Pin 启用时, 会根据此 Pin 来决定是 Data 或是 Command。D/C Pin 为 Low 是 Command, D/C Pin 为 High 是 Data。

数据总线: 设定分析的 DATA PIN 是 4 Bits-24 Bits 的数据。

位方向: 设定分析的数据是 LSB First 还是 MSB First。

数据显示方式: 设定 Report 窗口一列有几笔 data。

分析结果



IDE

IDE(Integrated Device Electronics)整合式磁盘电子接口, 简称 IDE, 是一种使用于计算机用硬盘机(hard disks), 固态硬盘(solid-state drives), 光驱(CD-ROM) 等等之标准传输接口。IDE 最早由美国 Western Digital 公司使用此名称来进行其硬盘销售业务。其正式的规格名称是 ATA/ATAPI(Advanced Technology Attachment/AT Attachment Packet Interface)接口。由于硬盘的容量增加, 传输速度提升需求及各种储存装置不断推陈出新, 使 ATA 规格持续增订。在 1998 年, ATA-4 增加了 ATAPI 规格, 使 ATA 可以链接光驱及其他储存媒体。在 2003 年, 发表了 SATA(Serial ATA)规格, 使原来的并列 ATA 追溯更名为 PATA(Parallel ATA)以资区别。

分析 IDE, 因为是并列传输, 需使用较多的通道, 因此我们须将其分为三个类型。

一般通道(11 pin): 其讯号为 DASP-、DIOR-:HDMARDY-:HSTROBE、DIOW-:STOP、DMACK-、DMARQ、INTRQ、IORDY:DDMARDY-:DSTROBE、PDIAG-:CBLID-、RESET-、CSEL 及 IOCS16-。

缓存器信道(5 pin): 其讯号为 CS(0:1)-及 DA(2:0)。

数据信道(16 pin): 其讯号为 DD(15:0)。

我们建议 IDE bus 与逻辑分析仪之接线图如下:

IDE Pin No.	IDE Pin name	IDE Pin Description	LA default Channel No.
Pin1	Reset-	Hardware reset	
Pin2	Ground		
Pin3	DD7	Device data	A1
Pin4	DD8	Device data	A2
Pin5	DD6	Device data	A3
Pin6	DD9	Device data	A4
Pin7	DD5	Device data	A5
Pin8	DD10	Device data	A6
Pin9	DD4	Device data	A7
Pin10	DD11	Device data	A8
Pin11	DD3	Device data	A9
Pin12	DD12	Device data	A10
Pin13	DD2	Device data	A11
Pin14	DD13	Device data	A12
Pin15	DD1	Device data	A13

Pin16	DD14	Device data	A14
Pin17	DD0	Device data	A15
Pin18	DD15	Device data	A16
Pin19	Ground		
Pin20	Key pin		
Pin21	DMARQ	DMA request	A18
Pin22	Ground		
Pin23	DIOW-:STOP	Device I/O write: Stop Ultra DMA burst	A17
Pin24	Ground		
Pin25	DIOR-:HDMARDY-:HSTROBE	Device I/O read: Ultra DMA ready:Ultra DMA data strobe	A20
Pin26	Ground		
Pin27	IORDY:DDMARDY-:DSTROBE	I/O channel ready: Ultra DMA ready:Ultra DMA data strobe	A22
Pin28	CSEL	Cable select	A23
Pin29	DMACK-	DMA acknowledge	A26
Pin30	Ground		
Pin31	INTRQ	Device interrupt	A31
Pin32	Obsolete (see note)	Device 16-bit I/O in ATA-2	(A0)
Pin33	DA1	Device address	A21
Pin34	PDIAG-:CBLID-	Passed diagnostics: Cable assembly type identifier	A24
Pin35	DA0	Device address	A29
Pin36	DA2	Device address	A30
Pin37	CS0-	Chip select	A27
Pin38	CS1-	Chip select	A25
Pin39	DASP-	Device active, device 1 present	A28
Pin40	Ground		

参数设定

IDE 参数设定

通道选择

一般 暂存器 资料匯流排

DIOR-:HDMARDY-:HSTROBE	A20	PDIAG-:CBLID-	A24
DIOW-:STOP	A17	DASP-	A28
DMARQ	A18	RESET-	A19
IORDY:DDMARDY-:DSTROBE	A22	CSEL	A23
DMACK-	A26	IOCS16	A0
INTRQ	A31		

波形顏色及設定

傳輸模式 暂存器顏色 分析報告

Transferring Mode	Max Transferring Rate	Standard
<input type="checkbox"/> PIO Mode 4	16.7MByte/sec	ATA-3
<input type="checkbox"/> DMA Single word, Mode 0	2.11MByte/sec	ATA
<input type="checkbox"/> DMA Single word, Mode 1	4.22MByte/sec	ATA
<input type="checkbox"/> DMA Single word, Mode 2	8.33MByte/sec	ATA
<input type="checkbox"/> DMA Multiple word, Mod...	4.17MByte/sec	ATA
<input type="checkbox"/> DMA Multiple word, Mod...	13.3MByte/sec	ATA-2
<input type="checkbox"/> DMA Multiple word, Mod...	16.7MByte/sec	ATA-3
<input type="checkbox"/> ULTRA DMA Mode 0	16.6MByte/sec	ATA-4
<input type="checkbox"/> ULTRA DMA Mode 1	25MByte/sec	ATA-4
<input type="checkbox"/> ULTRA DMA Mode 2	33MByte/sec	ATA-4
<input type="checkbox"/> ULTRA DMA Mode 3	44MByte/sec	ATA-5
<input type="checkbox"/> ULTRA DMA Mode 4	66MByte/sec	ATA-5
<input checked="" type="checkbox"/> ULTRA DMA Mode 5	100MByte/sec	ATA-6
<input type="checkbox"/> ULTRA DMA Mode 6	133MByte/sec	ATA-7

範圍選擇

選擇要分析的範圍

起始位置 緩衝區開頭

結束位置 緩衝區結尾

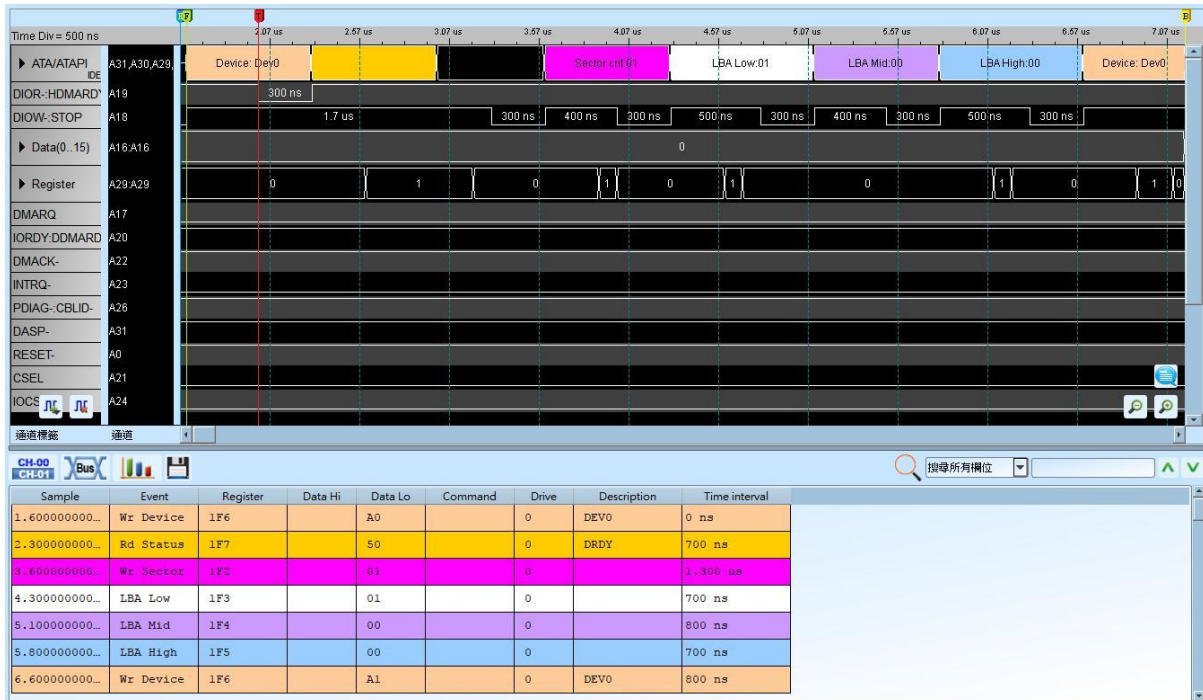
預設 確定 取消

通道选择: 设定待测物上各个讯号端接在逻辑分析仪的信道编号。区分为 3 个页面(一般、缓存器及数据总线)来进行定义。

传输模式: 您可以指定待测装置会使用的规格是哪一种，以便于 IDE 分析时可以正确解释命令。若没正确指定，分析亦可进行。

分析报告: 您可以指定在显示报告窗口只显示那些缓存器的，比如，数据缓存器不勾选时，有关于数据缓存器的数据就不会出现在报告窗口。这样，这样在检视分析结果时，就会过滤掉数据缓存器的内容。

分析结果



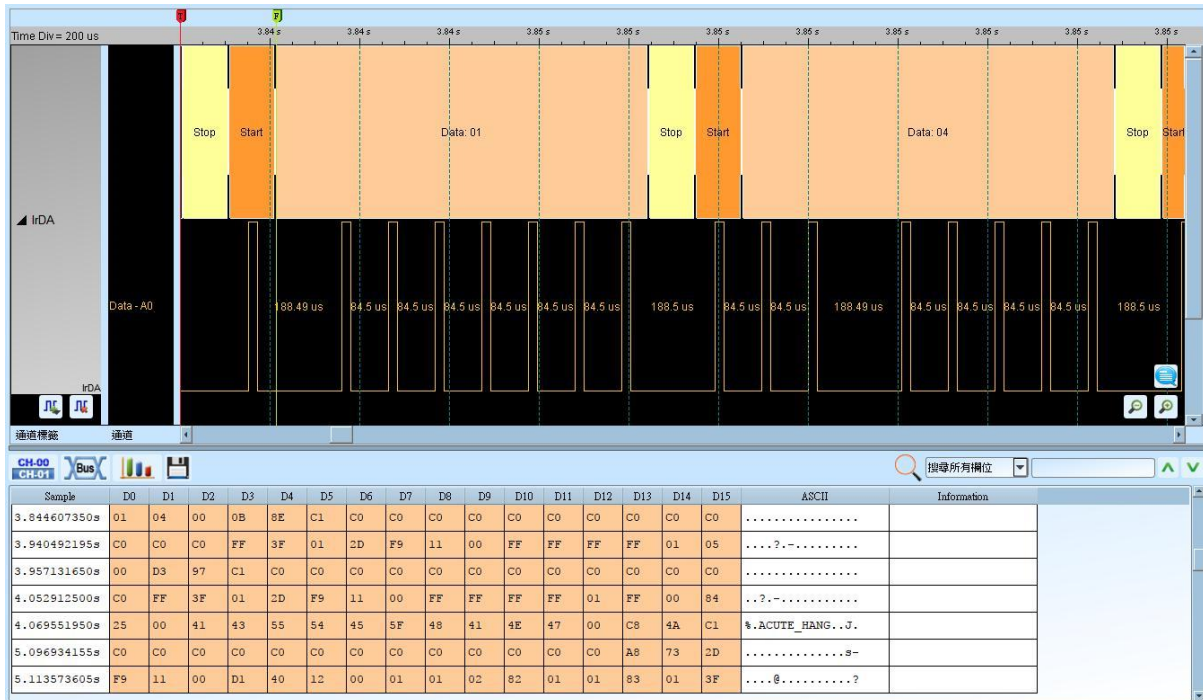
IrDA

IrDA(Infrared Data Association)1993年由HP、IBM、Sharp、SONY等50家厂商在美国建立标准的红外光无线传输，为点对点的传输方式。

参数设定

通道设定: 设定待测物上，各个讯号端接在逻辑分析仪的信道编号。

分析结果



ITU656(CCIR656)

是国际电信联盟无线电通讯组(ITU-R)所制定的影像视讯信号的数据格式。使用 YUV 的颜色编码方式，将影像编码为亮度及色差三个讯号。与 RGB 的编码方式比起来带宽较小。

参数设定

The screenshot shows a software dialog box for configuring ITU656(CCIR656) parameters. It is divided into three sections:

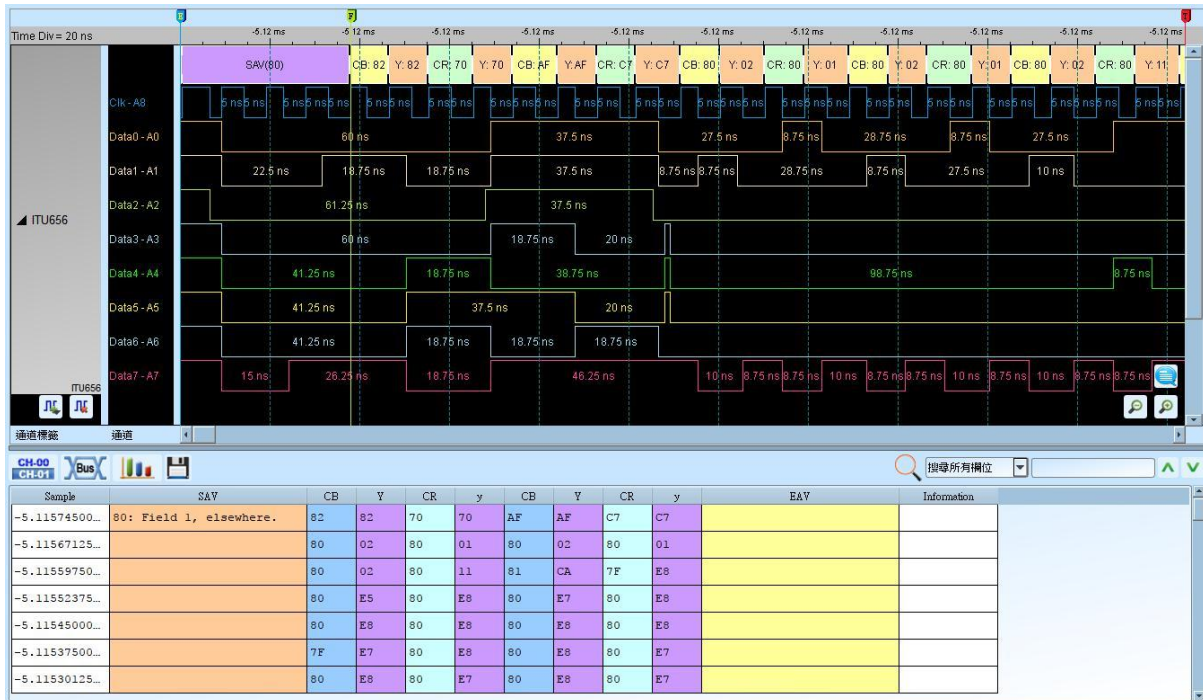
- 通道設定 (Channel Setting):** This section allows users to assign logic analyzer channels to specific data signals. It includes a 'Clk' channel set to 'A0' and ten 'Data' channels (Data 0 to Data 9) assigned to channels A1 through A10. To the right, there are dropdown menus for 'Data Bits' (set to 8) and 'Channel number' (set to 1).
- 波形顏色 (Waveform Color):** This section is titled '設定資料的顏色' (Set data color) and features color selection boxes for various signal components: SAV (orange), EAV (yellow), Blanking (green), CR (cyan), CB (blue), and Y (purple).
- 範圍選擇 (Range Selection):** This section is titled '選擇要分析的範圍' (Select the range to analyze) and includes dropdown menus for '起始位置' (Start position) set to '緩衝區開頭' (Buffer start) and '結束位置' (End position) set to '緩衝區結尾' (Buffer end).

At the bottom of the dialog are three buttons: '預設' (Default), '確定' (OK), and '取消' (Cancel).

通道设定: 设定待测物上，各个讯号端接在逻辑分析仪的信道编号。

Data Bits: Data 通道的数量，可选择 8、10 两种模式。

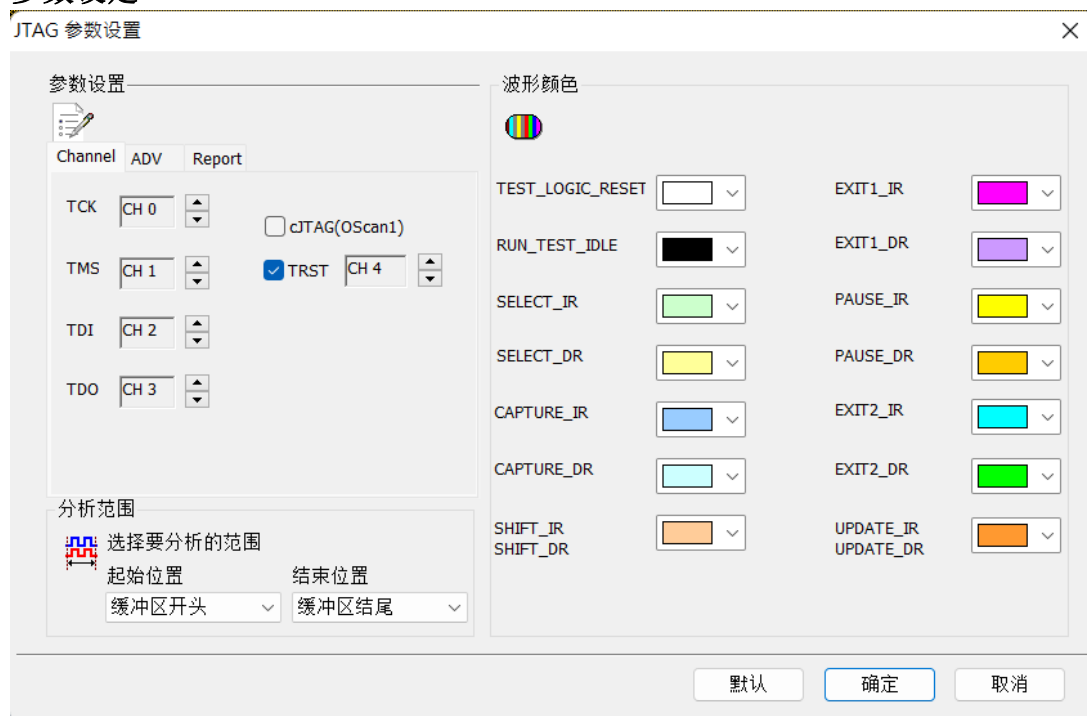
分析结果

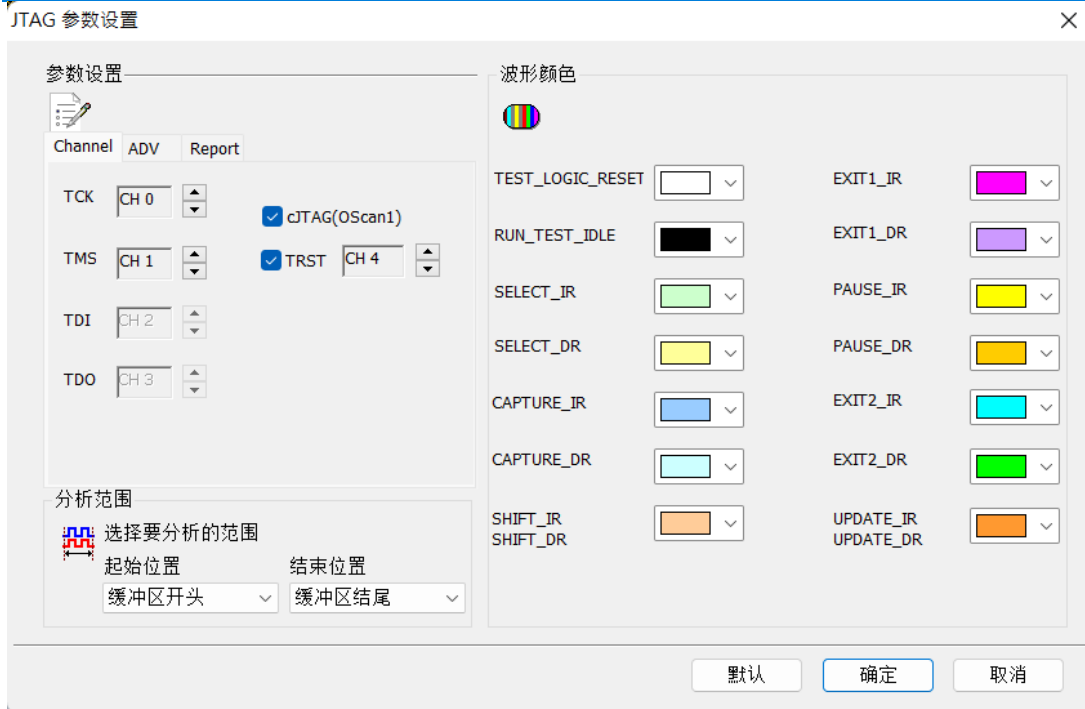


JTAG

JTAG(Joint Test Action Group)是一种国际标准测试协议(IEEE 1149.1), 主要用于芯片内部测试, 现在多数的高级组件都支持 JTAG 协议, 如 DSP、FPGA 等。标准的 JTAG 总共包括五个信号接口: TCK、TMS、TDI、TDO 和 TRST。其中四个是输入信号接口和另外一个输出信号接口。JTAG 最初是用来对芯片进行测试的, 基本原理是在组件内部定义一个 TAP(Test Access Port), 通过专用的 JTAG 测试工具对内部节点进行测试。

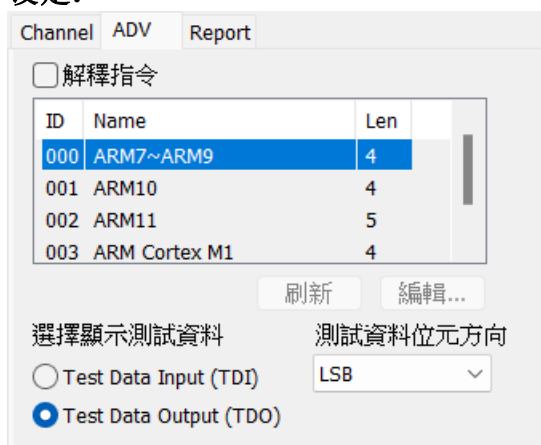
参数设定





通道: 指定逻辑分析仪与待测物相接之 Channel 编号。TRST pin 可由使用者决定要不要使用，若您将会使用解释指令功能的话，那系统就会根据您所选定的指令数据来决定要不要使用 TRST pin。使用者也可决定是否开启 cJTAG，若开启 cJTAG 选项，TDI/TDO 将以反灰显示，TCK/TMS 则视为 cJTAG OScan1 模式下的 TCKC/TMSC

设定:



选择显示测试数据(Test data): 使用者可选择当 TAP state 的状态为 Shift-IR、Shift-DR。将会以 16 进制显示 TDI 或 TDO 的数据。

测试数据(Test data)位方向: 因 JTAG 在数据传输时，数据长度可能不定。因此，使用者可指定解释 TDI/TDO 时，数据是 LSB First 或 MSB First。

解释指令: 若您打开解释指令功能，将可以看到一个指令列表。JTAG protocol 分析将会在 Update-IR 时，将指令缓存器(Instruction register)的内容之指令显示出来。用户可选择“编辑...”功能，使用编辑器自行添加修改指令列表文件(JtagInst.txt)。修改完成后，再按

一次“刷新”，就可以更新指令列表。

Acute Jtag Instruction table(JtagInst.txt): 此档案由 Jtag DLL 主动提供，使用者可根据自己的需求重新编辑此档。本公司亦支持 BSDL 格式，您可直接将 BSDL file 加入，可省去编辑指令数据的时间，详细说明请看本单元最后附录 Acute Jtag Instruction table 语法说明。

报告: 启用报告过滤功能，只要勾选需显示于报告视窗内的项目。

Channel ADV Report

Show the state in the report

<input checked="" type="checkbox"/> Test-Logic-Reset	<input checked="" type="checkbox"/> Exit1-DR
<input checked="" type="checkbox"/> Run-Test/Idle	<input checked="" type="checkbox"/> Exit1-IR
<input checked="" type="checkbox"/> Select-DR-Scan	<input checked="" type="checkbox"/> Pause-DR
<input checked="" type="checkbox"/> Select-IR-Scan	<input checked="" type="checkbox"/> Pause-IR
<input checked="" type="checkbox"/> Capture-DR	<input checked="" type="checkbox"/> Exit2-DR
<input checked="" type="checkbox"/> Capture-IR	<input checked="" type="checkbox"/> Exit2-IR
<input checked="" type="checkbox"/> Shift-DR	<input checked="" type="checkbox"/> Update-DR
<input checked="" type="checkbox"/> Shift-IR	<input checked="" type="checkbox"/> Update-IR

Show TDI or TDO Show TDI and TDO

Show TDI or/and TDO: 若选择”Show TDI and TDO”时，报告视窗将会同时显示 TDI 与 TDO。

分析结果



附录

Acute Jtag Instruction table 语法说明(JtagInst.txt)

本档案所使用的数字，皆为 16 进制表示。

##: 双井字号即为批注。

#ID: 指令列表编号，范围是 00-FF。建立时必须循序建立，若有跳号不连续即视为结束。

#NAME: 本指令集名称，此名称将会显示于设定画面之指令列表上，最长为 32 bytes。

#LENGTH: 指令长度，填入指令长度，以 bit 为单位。

#CAPTURE: 指令 Capture 码，此数值将会于 Capture-IR 时，填入指令暂存器(Instruction register)。

#INST: 指令表，第一个参数是脚本，第二个参数是指令名称，最长为 32 bytes。当#INST: 后面没有参数时，就表示指令结束。

#TRST: 设定是否需要 TREST 讯号，如果需要就输入 1。不需要的话填 0 或不填都可以。

#BSDL: 导入 BSDL file，填写 BSDL file 完整路径即可。BSDL file 解析的项目，与上述 1-6 一样。

范例: #ID:00

#NAME:ARM7-ARM9

#LENGTH:4
#CAPTURE:1
#INST:0, EXTEST
#INST:2, SCAN_N
#INST:3, SAMPLE/PRELOAD
#INST:4, RESTART
#INST:5, CLAMP
#INST:7, HIGHZ
#INST:9, CLAMPZ
#INST:C, INTEST
#INST:E, IDCODE
#INST:F, BYPASS
#INST:
#ID:01
#BSDL:C:\3256at144_1532.bsd

LCD1602

LCD1602 是一种常用的液晶显示界面，用来显示 5*8 或是 5*11 的字形符号。根据目前 LCD 的规格，有发展出许多相似类型。虽然 LCD 各有不同特点，但基本原理都是相同的。LCD1602 利用 11 条讯号线，故发送串行讯号传输效率较高。LCD1602 所传送之频率并无特定范围。

参数设定

The screenshot shows the 'LCD1602 参数设定' (LCD1602 Parameter Setting) dialog box. It is divided into three sections:

- 通道选择 (Channel Selection):** A grid of dropdown menus for selecting signal lines. The columns are labeled RS, RW, E, DB7, DB6, DB5, DB4, DB3, DB2, DB1, and DB0. The rows are labeled A0 through A10.
- 选择模式 (Selection Mode):** Radio buttons for '8条资料线' (8 data lines) and '4条资料线' (4 data lines). A checked checkbox for '合并相同的指令' (Merge identical commands).
- 波形颜色 (Waveform Color):** A section titled '设定每个命令的颜色' (Set color for each command). It lists commands like SCREEN CLEAR, CURSOR RETURN, INPUT SET, DISPLAY SWITCH, SHIFT, BUSY/AD READ CT, CGRAM AD SET, DDRAM AD SET, FUNCTION SET, DATA WRITE, and DATA READ, each with a color selection dropdown.
- 范围选择 (Range Selection):** A section titled '选择要分析的範圍' (Select the range to analyze). It includes dropdowns for '起始位置' (Start position) and '结束位置' (End position), with '缓冲區開頭' (Buffer start) and '缓冲區結尾' (Buffer end) selected.

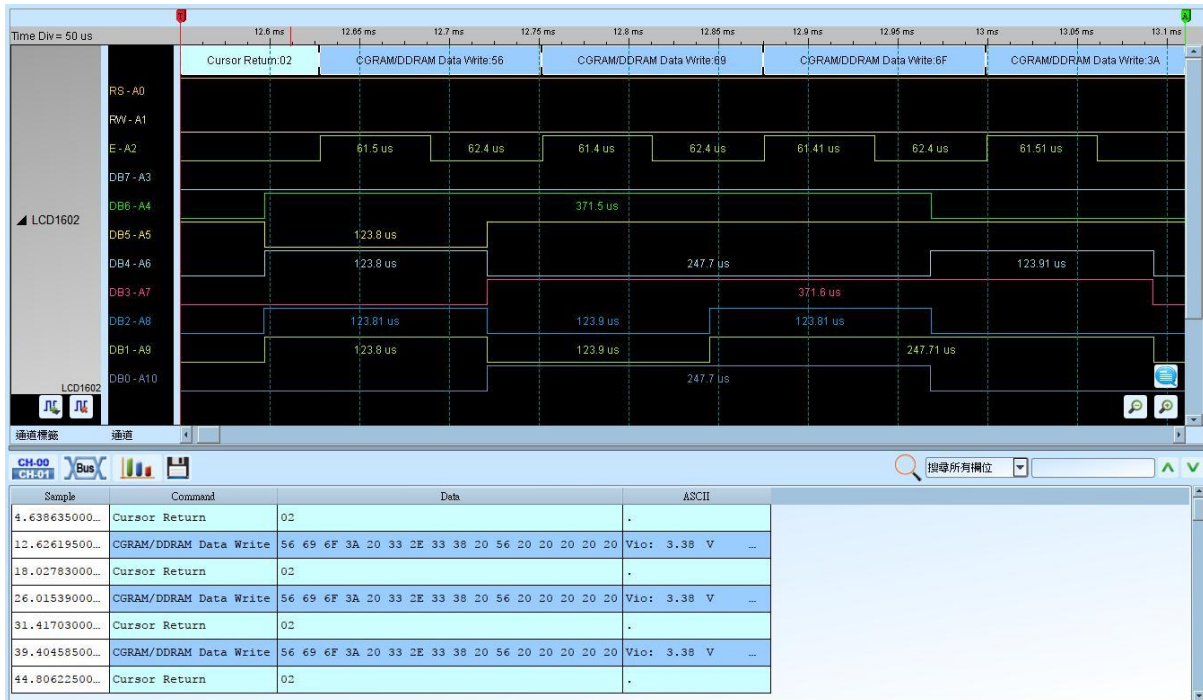
At the bottom, there are three buttons: '预设' (Default), '确定' (OK), and '取消' (Cancel).

通道选择: 设定待测物上各个讯号端接在逻辑分析仪的信道编号。

选择模式: 根据数据传送位数，选择数据线。

合并相同的指令: 分析后的数据做命令转换时，若是相同时就进行合并。

分析结果



LED_Ctrl

数字 LED 控制器总线，可使用 MCU 发送此类型讯号给 LED 控制器，控制单一或者区块之 LEDs。

Settings

通道设定: 设定待测物上各个讯号端接在逻辑分析仪的信道编号。

Waveform display: 波形区之解碼以数值或是颜色解碼

Chip setting: Custom, TM1814, WS2811

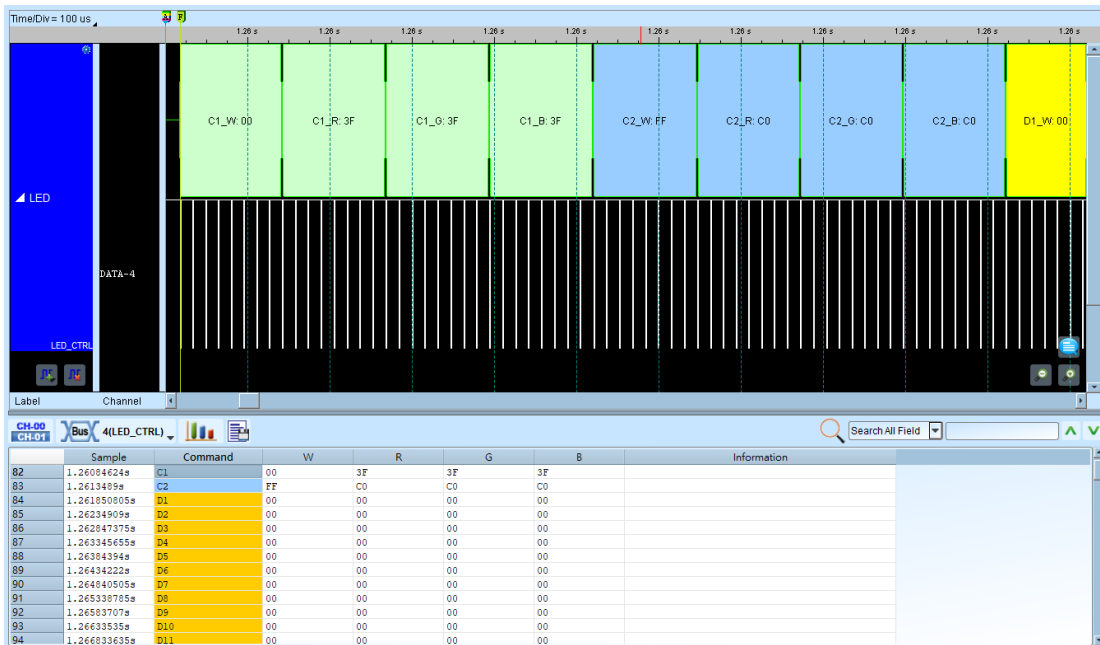
波形为 Idle high, 可参考以下设定,

当波形在逻辑分析为低电压准位时, 若此时间长度介于 T0 min 以及 T0 max, 此 bit 将会解为 0, 若时间长度介于 T1 min 以及 T1 max, 此 bit 将会解为 1,

Reset: 若波形维持高电压准位超过设定之时间则会重置为 Start bit,

Bit size: 选择使用 32-bit (WRGB) 或 24-bit (RGB).

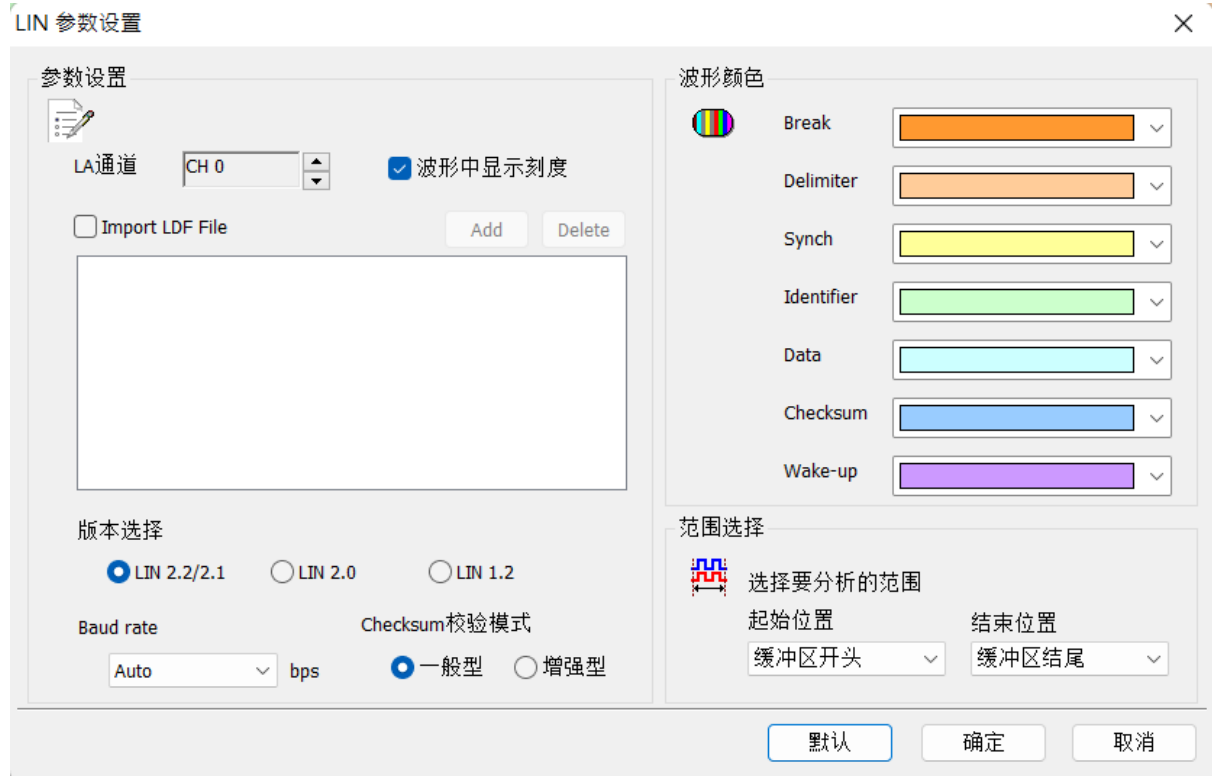
分析结果



LIN

随着汽车市场的蓬勃发展，车用电子的传输控制也越来越重要；CAN 和 LIN 都是车用电子里常见的传控接口。而 LIN BUS 是车用电子中为因应低成本趋势而产生的一种传控接口，主要是使用在低速的外围装置，如车门控制、车窗控制等。

参数设定



LA 通道: 选择待测物接在逻辑分析仪的信道编号。

波形中显示刻度: 若勾选则会将 Bitwidth 刻度显示在波形区，该 Bitwidth 按照设定的 Baudrate 所计算出来。

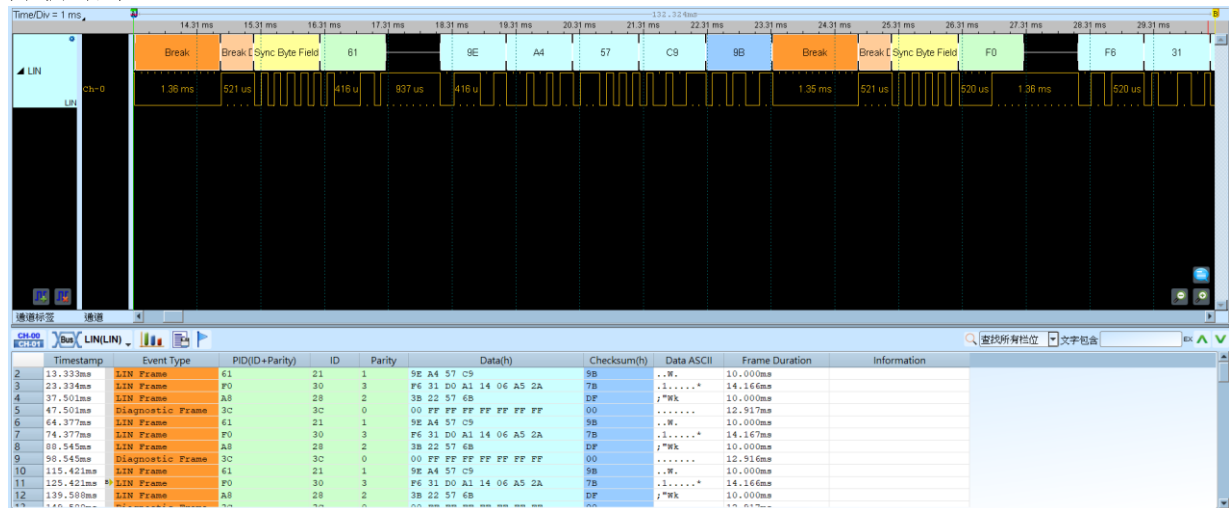
Import LDF File: 若需汇入已有的 LIN Description File，则勾选并点选右边 Add 新增档案。

版本选择: 可选择不同版本规范去做 LIN 讯号分析。而 Lin 2.0 之后的版本 Checksum 校验模式变为两种模式，若需使用下方增强型校验则勾选 2.0 以后的版本才能使用。

Baud rate: 选择待测讯号的鲍率。当设定为 auto 时，会自动侦测符合待测讯号的鲍率。

Checksum 校验模式: 可选择计算检查码的模式。

分析结果



汇入 LDF 档



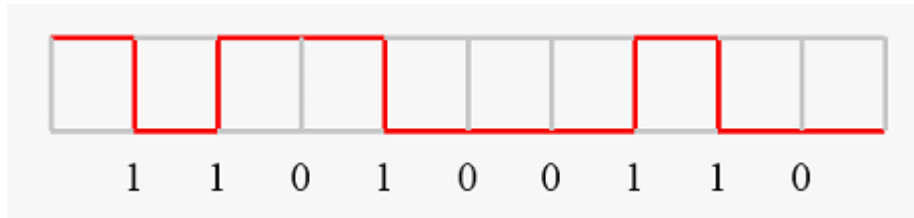
Line Decoding

数字信息皆可被编码为数字讯号。而特定编码技术的选择，端赖于符合特殊的需求与可利用的媒介和通讯装置。最简易的数字数据之数字编码方式是指定不同电压准位代表二进制数 0 和 1。而较复杂的编码机制通常是为了改善效能。

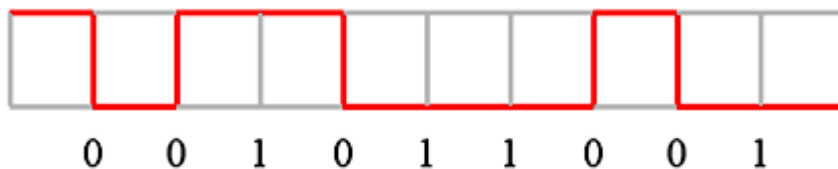
常见的编码方式如下：

NRZI(Non return to zero, inverted): 翻转不归零制，是 2 进制信号，此信号对应于实体性发送，以此欲于一些发送媒体(介质)。有以下两种模式：

NRZI(Transition occurs for a one): 遇「1」则是变更原有准位，由高变低或由低变高。遇「0」则保持原有的准位而不改变。例如：一个数据串流包含的位依序为"110100110"，假设初始状态为「1」，通过编码则为"011000100"。

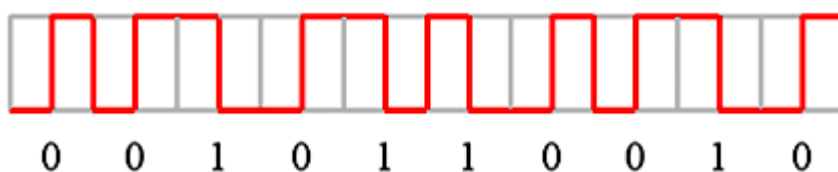


NRZI(Transition occurs for a zero): 遇「0」则是变更原有准位，由高变低或由低变高。遇「1」则保持原有的准位而不改变。例如：一个数据串流包含的位依序为"001011001"，假设初始状态为「1」，通过编码则为"011000100"。



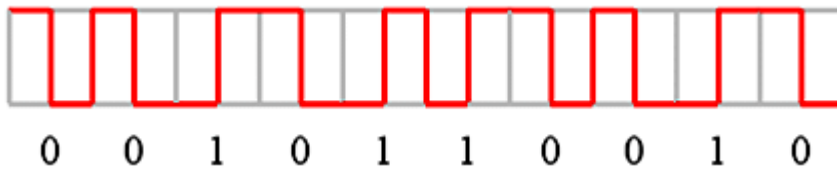
Manchester: 曼彻斯特编码是许多局域网络采用的编码技巧。其主要特性是无论数据是 0 或是 1，在每一个位时间的中央都有电位的转换。有以下三种模式：

Manchester(Thomas): 由正电位到负电位代表「1」，而由负电位到正电位则代表「0」。例如：一个数据串流包含的位依序为"001011001"，通过编码则为"01 01 10 01 10 10 01 01 10 01"。



Manchester(IEEE802.3): 由正电位到负电位代表「0」，而由负电位到正电位则代表「1」。

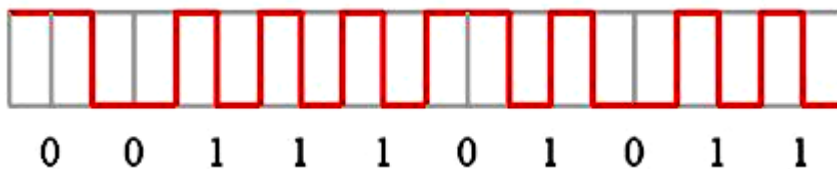
例如：一个数据串流包含的位依序为"0010110010"，通过编码则为"10 10 01 10 01 01 10 10 01 10"。



Differential Manchester: 差动式曼彻斯特编码技巧的主要特色和曼彻斯特(IEEE802.3)编码相同。在每一个位时间中间都有电位的转换。不同的是，在差动式曼彻斯特编码中，除了位时间中间的电位转换外，在位时间一开始时也有电位转换则代表「0」，否则代表「1」。换句话说，如果数据值是「0」，则在位时间的开始及中间都有电位的转换。如果数据值是「1」，则只在位时间的中间有电位的转换。例如：一个数据串流包含的位依序为"0011101011"，通过编码则为"10 10 01 10 01 01 10 10 01 10"。



Biphase Mark: 双相符号编码，是许多数字录音采用的编码技巧。把数据位拆成两个部分，若数据为 1 时，则拆成 01 或 10。若数据为 0 时，则为 00 或 11。每个数据位结束时必须反向，这样接收端就能以接收到的讯号自己做信号同步的工作。例如：一个数据串流包含的位依序为"0010110010"，通过编码则为"11 00 10 10 10 11 01 00 10 10"。



Miller: Miller 编码应用在 RFID 的数据处理系统中。若数据为 1 时数据中间会由高电位转低电位或是由低电位转高电位。若数据为 0 时则保持为原来的电位，但是当数据为连续的 0 时则相邻的 0 之间会发生电位转换。例如：一个数据串流包含的位依序为"0010110010"，通过编码则为"11 00 01 11 10 01 11 00 01 11"。

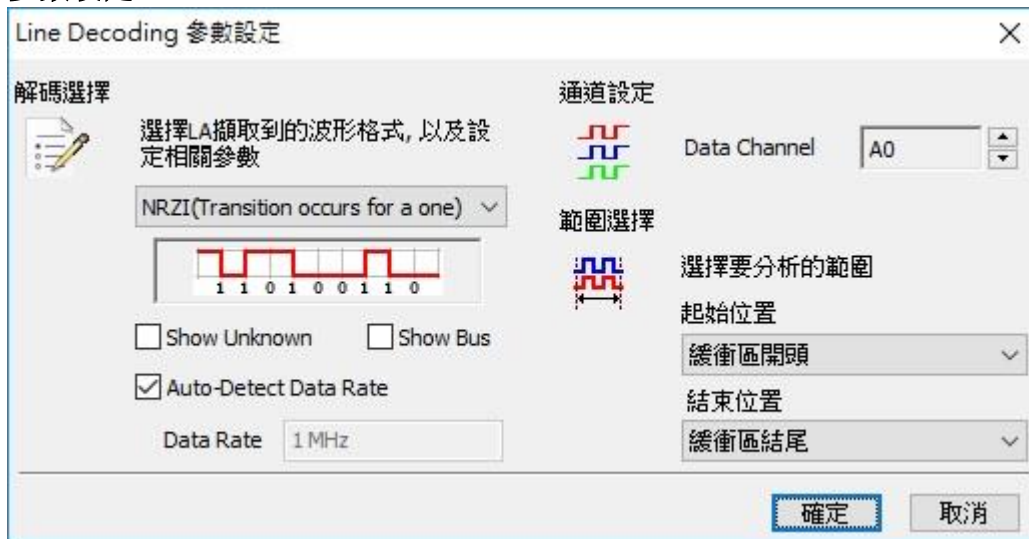


Modified Miller: Modified Miller 编码应用在 RFID 的数据处理系统中。Idle 时会保持在高电位，当数据为 0 时会在数据起始点出现一个脉冲。若数据为 1 时会再数据中间出现

一个脉冲，但是当数据 0 紧接在数据 1 的后面时则不会动作，例如：1 个数据串流包含的位依序为”1011001010”，通过编码则如下图所示



参数设定



解码选择

选择编码的格式。

NRZI (Transition occurs for a one)

NRZI (Transition occurs for a zero)

Manchester (Thomas)

Manchester (IEEE802.3)

Differential Manchester

Biphase Mark Decode

Miller

Modified Miller

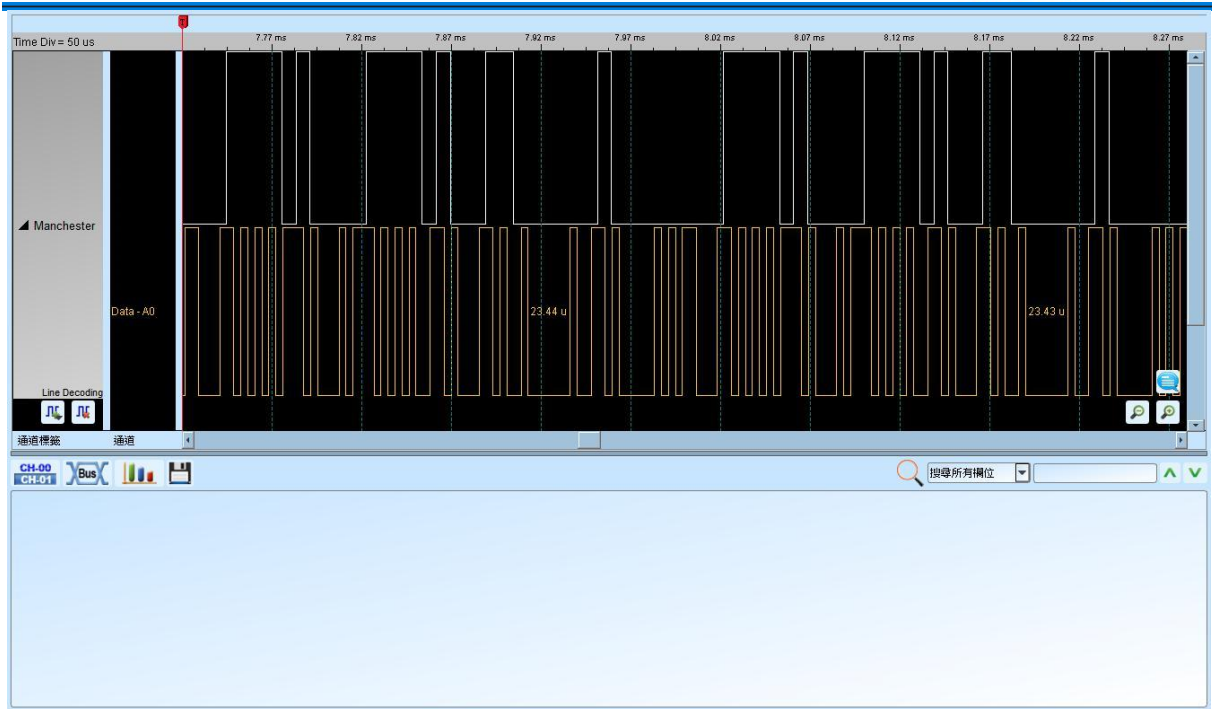
Show Unknown: 显示未知的讯号。

Show Bus: 显示通讯组。

Auto-Detect Data Rate: 设定对方的速率或者由系统自动侦测。

通道设定: 设定待测物上的讯号端接在逻辑分析仪的信道编号。

分析结果



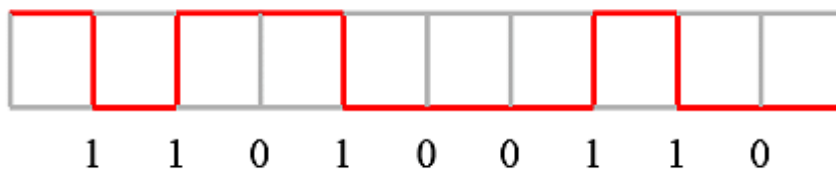
Line Encoding

数字信息皆可被编码为数字讯号。而特定编码技术的选择，端赖于符合特殊的需求与可利用的媒介和通讯装置。最简易的数字数据之数字编码方式是指定不同电压准位代表二进制数 0 和 1。而较复杂的编码机制通常是为了改善效能。

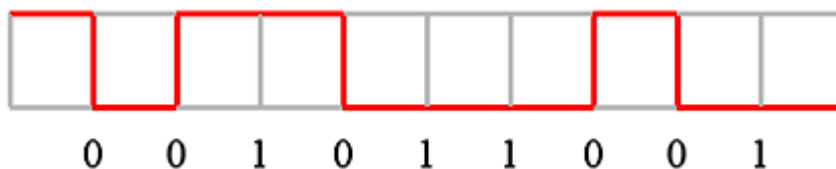
常见的编码方式如下：

NRZI(Non return to zero, inverted): 翻转不归零制，是 2 进制信号，此信号对应于实体性发送，以此欲于一些发送媒体(介质)。有以下两种模式：

NRZI(Transition occurs for a one): 遇「1」则是变更原有准位，由高变低或由低变高。遇「0」则保持原有的准位而不改变。例如：一个数据串流包含的位依序为"110100110"，假设初始状态为「1」，通过编码则为"011000100"。



NRZI(Transition occurs for a zero): 遇「0」则是变更原有准位，由高变低或由低变高。遇「1」则保持原有的准位而不改变。例如：一个数据串流包含的位依序为"001011001"，假设初始状态为「1」，通过编码则为"011000100"。

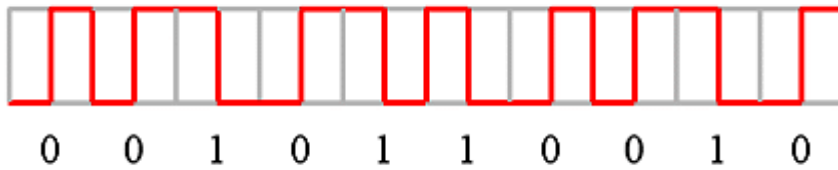


Manchester: 曼彻斯特编码是许多局域网络采用的编码技巧。其主要特性是无论数据是 0 或是 1，在每一个位时间的中央都有电位的转换。

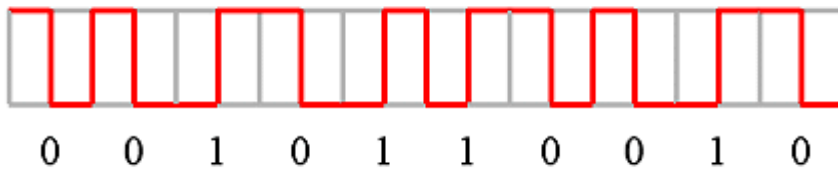
有以下三种模式：

Manchester(Thomas): 由正电位到负电位代表「1」，而由负电位到正电位则代表「0」。

例如：一个数据串流包含的位依序为"0010110010"，通过编码则为"01 01 10 01 10 10 01 01 10 01"。



Manchester(IEEE802.3): 由正电位到负电位代表「0」, 而由负电位到正电位则代表「1」。例如: 一个数据串流包含的位依序为"0010110010", 通过编码则为"10 10 01 10 01 01 10 10 01 10"。



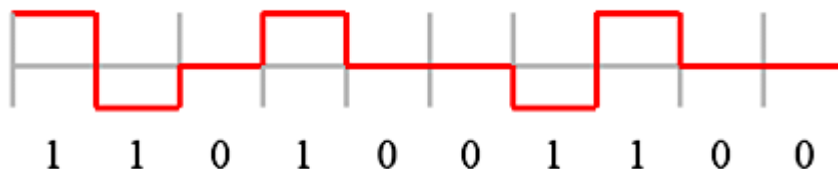
Differential Manchester: 差动式曼彻斯特编码技巧的主要特色和曼彻斯特(IEEE802.3)编码相同。在每一个位时间中间都有电位的转换。不同的是, 在差动式曼彻斯特编码中, 除了位时间中间的电位转换外, 在位时间一开始时也有电位转换则代表「0」, 否则代表「1」。换句话说, 如果数据值是「0」, 则在位时间的开始及中间都有电位的转换。如果数据值是「1」, 则只在位时间的中间有电位的转换。例如: 一个数据串流包含的位依序为"0011101011", 通过编码则为"10 10 01 10 01 01 10 10 01 10"。



AMI(Alternate Mark Inversion): 三阶电流脉冲, 讯号通常区分成三种电位状态: 「正电位」、「零电位」、「负电位」。

传输方式有以下四种:

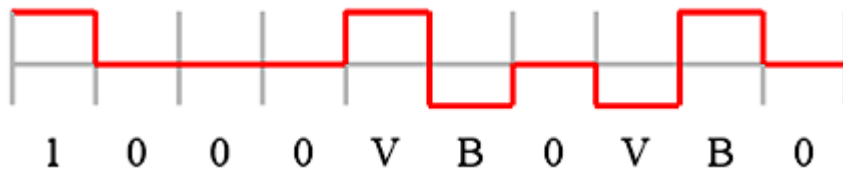
AMI(Standard): 遇「0」则是准位 0, 遇「1」则是+/-准位互换。



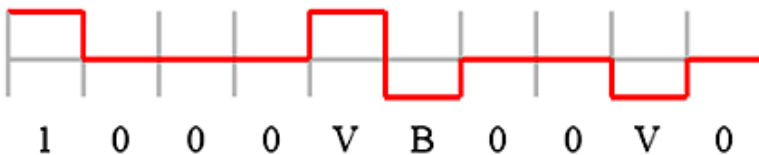
AMI(B8ZS): Bipolar-8-Zero Substitution 双极讯号 8 个 0 替代。基本上像 AMI 方式, 但是当遇到连续 8 个 0 时会作特殊处理。例如: 若 1 的状态为+, 则将 00000000 转换成 000+-0+; 若 1 的状态为-, 则将 00000000 转换成 000-+0+-。

B = 有效双极讯号。

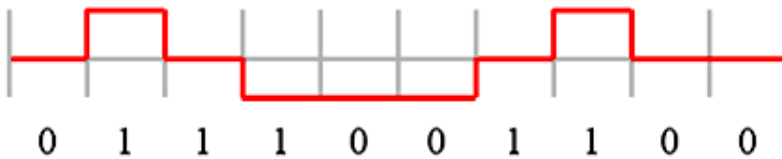
V = 违反双极讯号。



AMI(HDB3): High Density Bipolar 3 高密度双极讯号-3个0。基本上像AMI方式，但是当遇到连续4个0时会作特殊处理。例如：若1的状态为+，则将0000转换成000+或是-00-(依奇偶状况决定)；若1的状态为-，则将0000转换成000-或是+00+(依奇偶状况决定)。所谓奇偶状况就是第一次用000+而第二次用-00-，依此类推。



MLT-3: Multilevel Transmission 3 多阶传输3。遇「0」则不变化电位状态，遇「1」则依照后面顺序(0、+、0、-)变换电位状态。



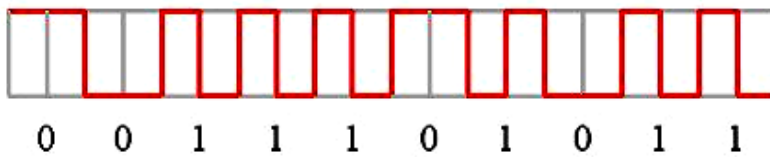
Pseudoternary: 伪三码。遇「0」则是+/-准位互换，连续遇0时交替切换，遇「1」则是准位0。



CMI(Coded Mark Inversion): 运用在光纤通信。遇「0」则用"01"表示，遇「1」则是交替地用"00"和"11"表示。



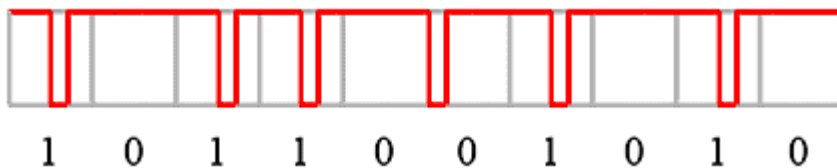
Biphase Mark: 双相符号编码，是许多数字录音采用的编码技巧。把数据位拆成两个部分，若数据为1时，则拆成01或10。若数据为0时，则为00或11。每个数据位结束时必须反向，这样接收端就能以接收到的讯号自己做信号同步的工作。例如：一个数据串流包含的位依序为"0010110010"，通过编码则为"11 00 10 10 10 11 01 00 10 10"。



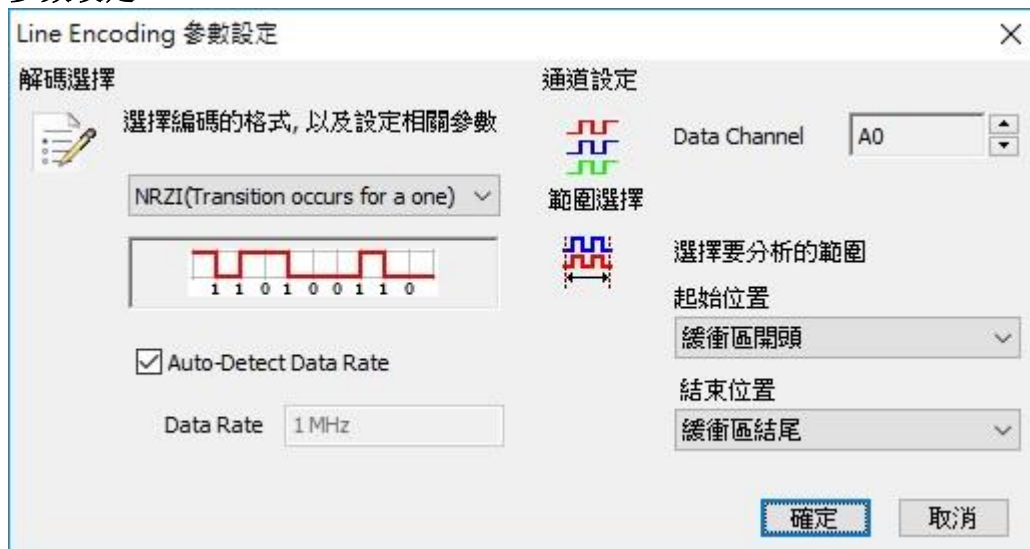
Miller: Miller 编码应用在 RFID 的数据处理系统中。若数据为 1 时数据中间会由高电位转低电位或是由低电位转高电位。若数据为 0 时则保持为原来的电位，但是当数据为连续的 0 时则相邻的 0 之间会发生电位转换。例如：一个数据串流包含的位依序为 "0010110010"，通过编码则为 "11 00 01 11 10 01 11 00 01 11"。



Modified Miller: Modified Miller 编码应用在 RFID 的数据处理系统中。Idle 时会保持在高电位，当数据为 0 时会在数据起始点出现一个脉冲。若数据为 1 时会再数据中间出现一个脉冲，但是当数据 0 紧接在数据 1 的后面时则不会动作，例如：1 个数据串流包含的位依序为 "1011001010"，通过编码则如下图所示



参数设定



解码选择:

选择编码的格式，以及设定相关参数。

NRZI (Transition occurs for a one)

NRZI (Transition occurs for a zero)

Manchester (Thomas)

Manchester (IEEE802.3)

Differential Manchester

AMI (Standard)

AMI (B8ZS)

AMI (HDB3)

Pseudoternary

MLT-3

CMI

Biphase Mark Encode

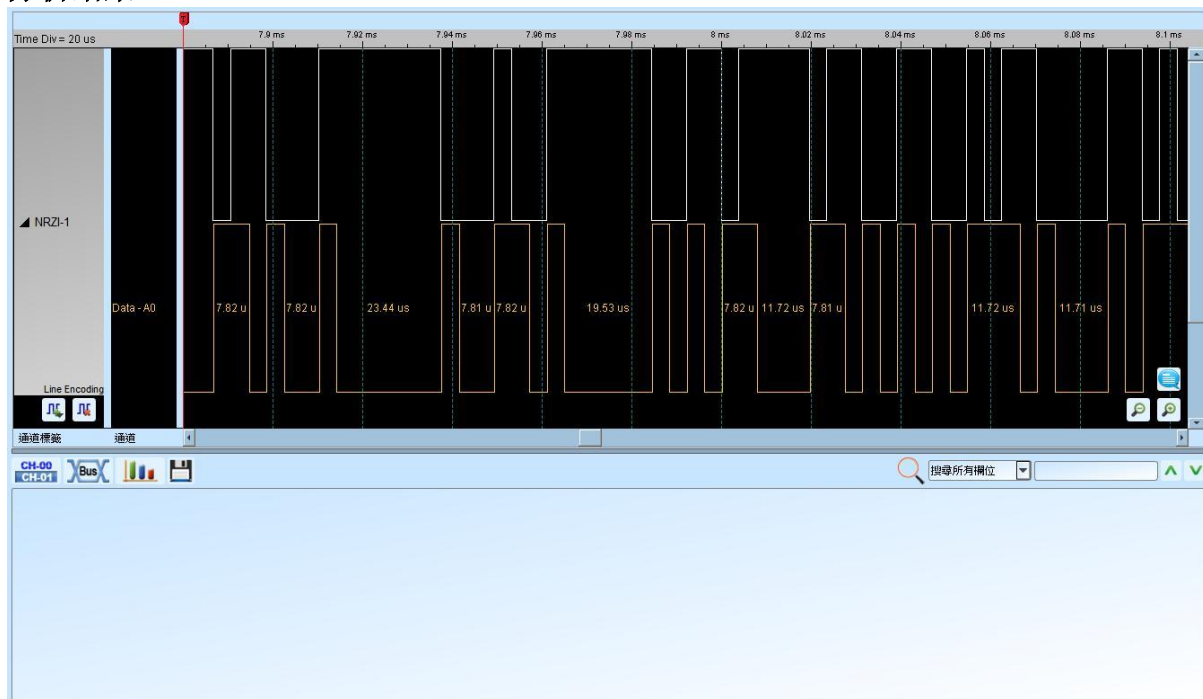
Miller

Modified Miller

Auto-Detect Data Rate: 设定对方的速率或者由系统自动侦测。

通道设定: 设定待测物上的讯号端接在逻辑分析仪的信道编号。

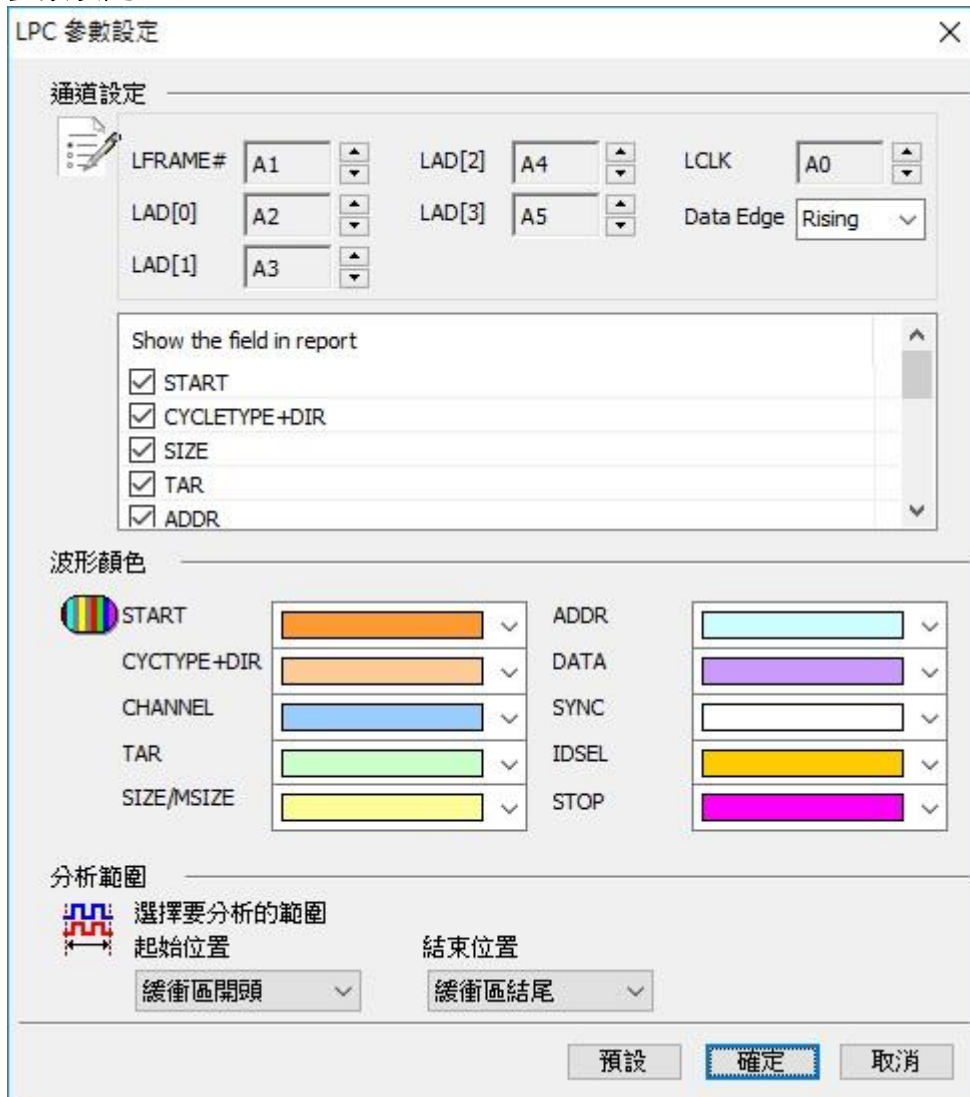
分析结果



LPC

LPC(Low pin count Bus)总线，由 Intel 制定其规格，用以取代主板上的 ISA bus。主要应用于 Legacy I/O devices 数据传输用途。

参数设定



LCLK: LPC 数据传输之 Clock。

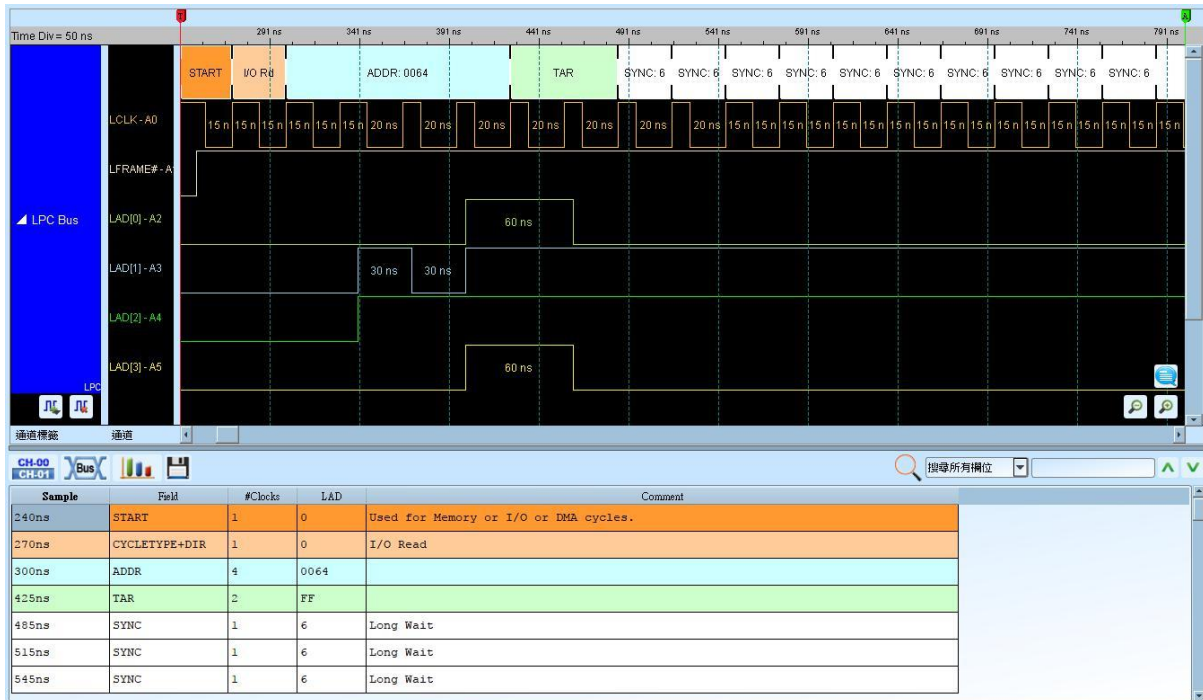
Data Edge: 设定 LCLK 上升缘或下降缘时分析数据。

LFRAME#: 标示出每个 Frame 传输周期的开始位置或中断 Frame 传输之用。

LAD[0-3]: 数据总线用以传输命令、地址和数据之用。

Show the field in report: 启用报告过滤功能，只要勾选需显示于报告视窗内的项目。

分析结果



LPT

LPT(Line Printer Terminal Port)是自 80 年代起在个人计算机上相当普遍的并列接口，主要是让用户可以连接打印机等设备。目前支持其中 EPP Mode 的总线分析。

参数设定



Data0(LSB): 共 8 个通道的 Data，只需设定 LSB 的信道即可，其他信道程序会自动扩增。

/nWrite: 标示数据的传输方向。

/nWait: 通知传输已经完成。

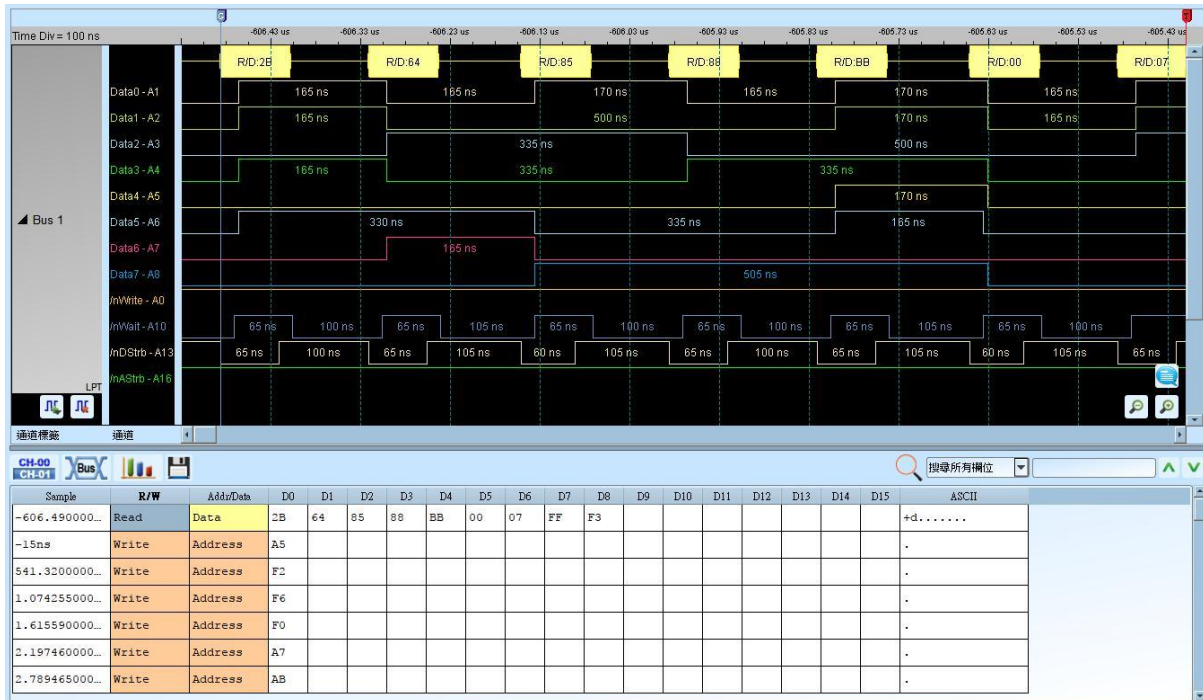
/nDStrb: 标示目前传输的是资料。

/nAStrb: 标示目前传输的是地址。

/nInit: 通知 LPT 回到兼容模式，此信道可选择是否使用。

/nIntr: 中断讯号，此信道可选择是否使用。

分析结果



M-Bus

M-Bus (Meter-Bus) 是一种用来远程读取热量表的总线，也可以用于其他能源的测量表。

参数设定

Channel: 设定讯号信道及极性

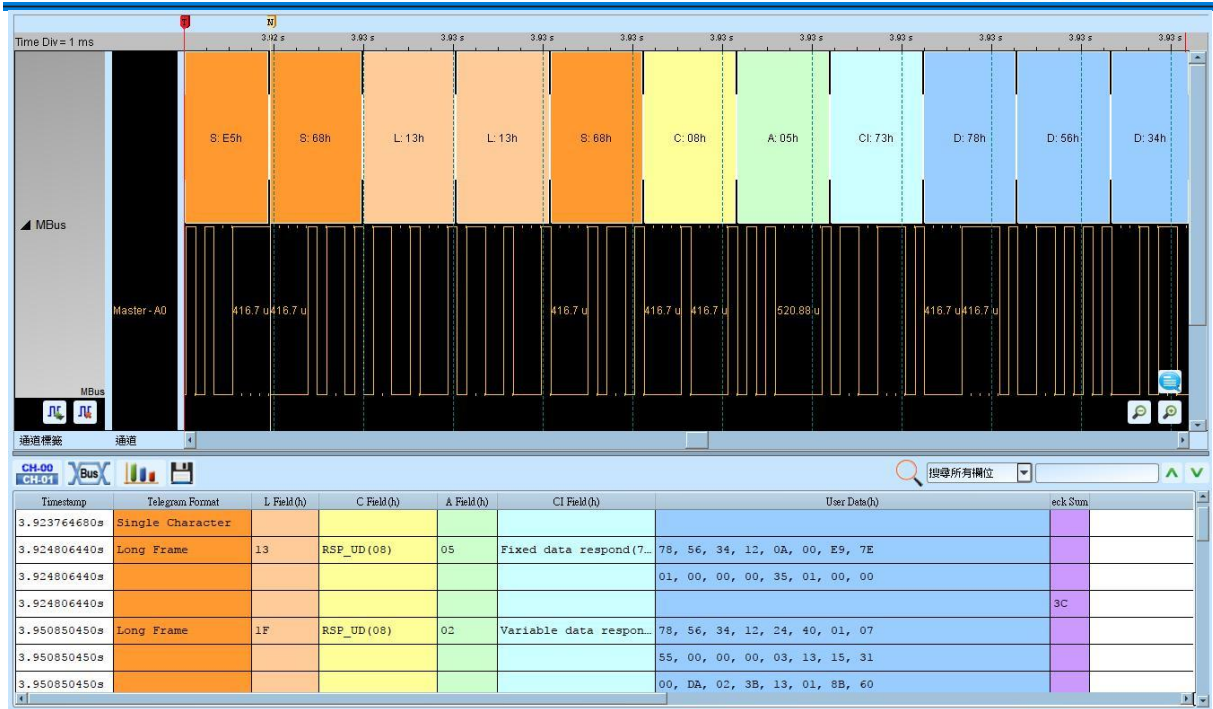
Baud rate: 讯号的传输速度

Parity: 错误侦测

MSB first: 显示为 MSB 的格式

Adv. report: Advanced report

分析结果



Math

Math 的功用是能够针对撷取到的讯号做运算。讯号包含单一信道或是多信道组合成的总线皆可针对其讯号做加、减、乘、除、AND、XOR、OR、NAND、NOR、XNOR 的运算。

参数设定



运算通道设定:

操作数: 欲做运算之通道, 会自动列出目前波形窗口中的信道卷标名称。

“+”: 运算方式, 可选择加、减、乘、除、AND、XOR、OR、NAND、NOR、XNOR。

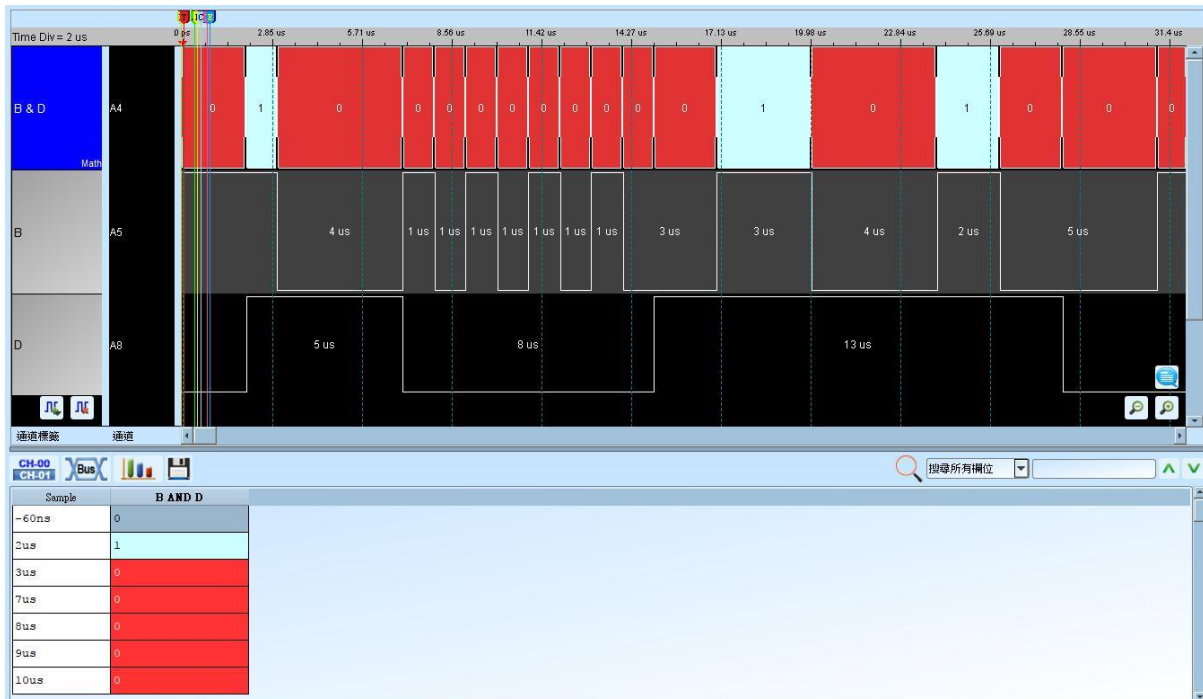
“=”: 将表达式新增到算式列表。

将算式加入操作数: 将算式列表中的表达式新增至操作数中让用户可以选取来对讯号做进一步之运算。

删除选择算式: 将算式列表中所选取的项目删除。

条件运算设定: 可以设定条件藉由计算结果 Frame 之颜色差异来寻找某些特定数值, 可设定 “>=”, ”>”, ”=”, ”<=”, ”<”, 数值支援十或十六进制。

分析结果



注意事项: 设定完成之后, 按下确定, 会将当时所有的设定写入档案并储存在工作目录 (AqMath.txt) 下该档案在每次按下确定时都会被覆写, 所以存盘时, 除了要储存波形档 (*.law) 之外, 还要将 AqMath.txt 另外储存一份。开启该波形档时, 须先将 AqMath.txt 置于工作目录下再开启该波形档即可。

Mini / Micro-LED

Mini LED 晶粒定位在 100~200 μm , Micro LED 则是定位在 50 μm 以下之显示面板

参数设定

DCLK: CLK 通道

Data: Data 通道

LE: 切换命令与数据所使用信道

Word size: 设定组合数据之长度

Bit order: 选择数据排列为 MSB/LSB

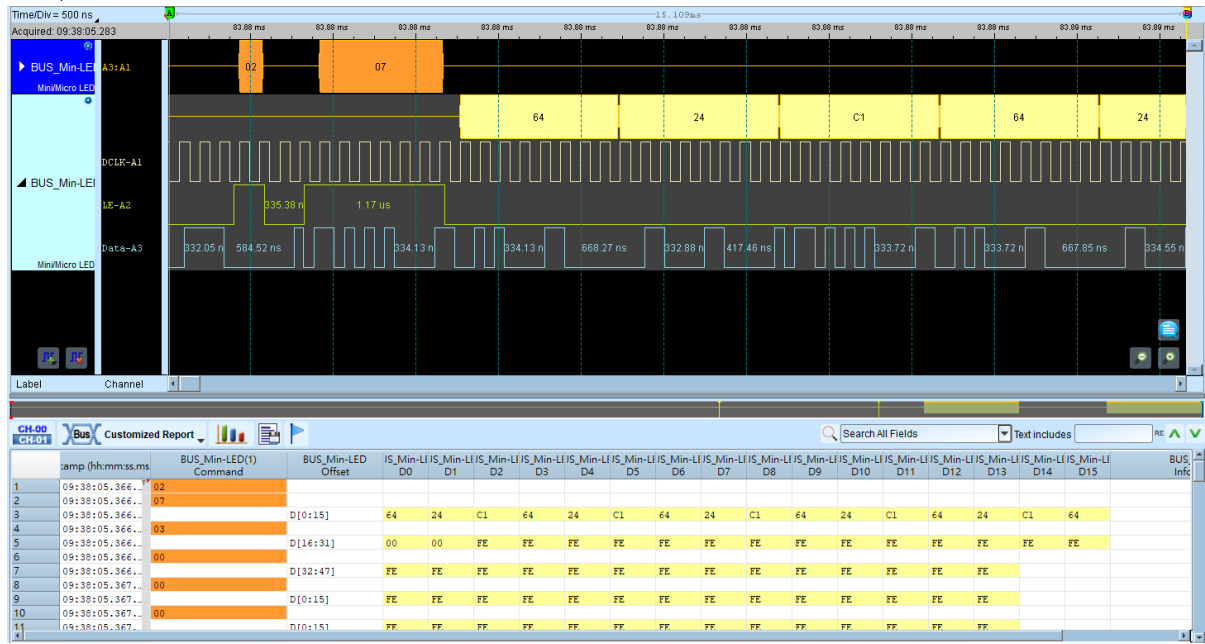
GCLK: 设定模拟之 CLK 为 DCLK 的倍率

Data edge: 设定 latch 位置

Skip Data bit: 可设定数据开始位置, 位于 LE falling 后方几个 bit 的位置

Delay time: 设定数据 lead / delay 之时间。

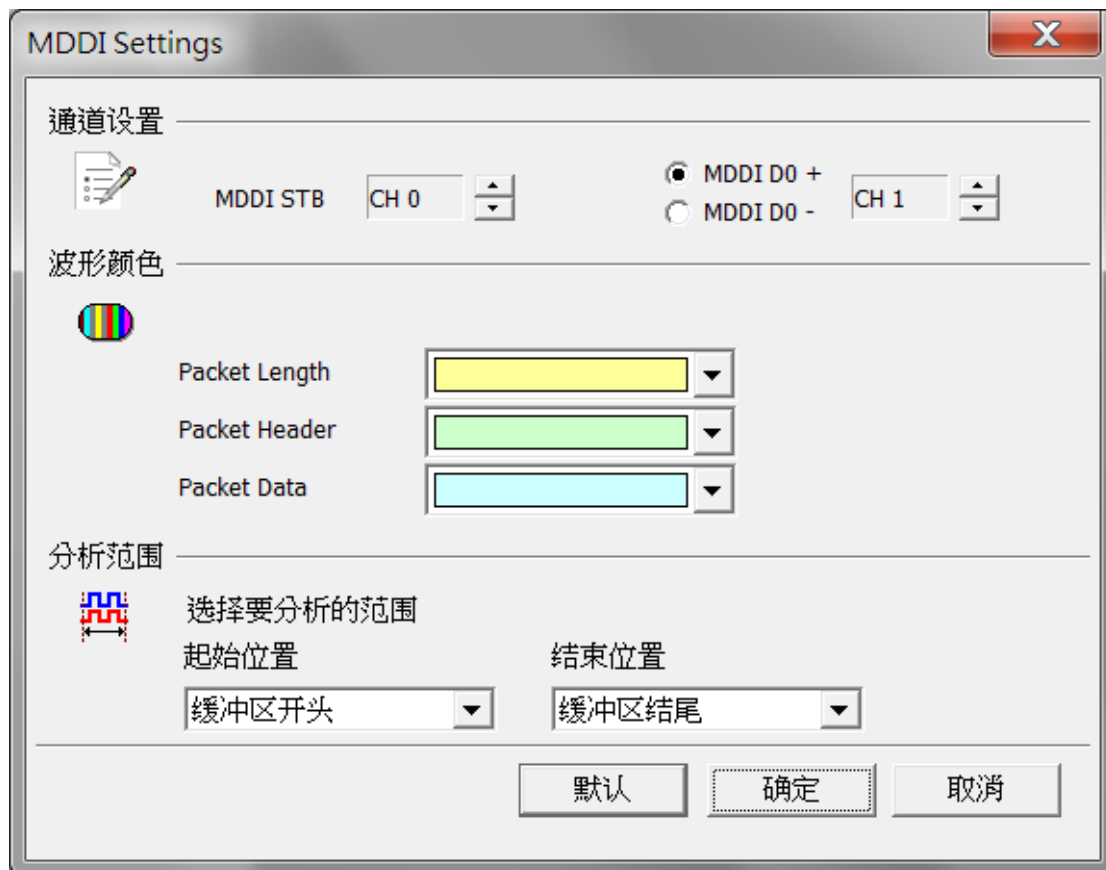
分析結果



Mobile Display Digital Interface (MDDI)

Mobile Display Digital Interface (MDDI) 是高通在 2004 年针对移动式穿戴装置发表的显示屏通讯协议，相较于传统通讯模式为高速且低功耗的方案，主要应用于手机中做为 CPU 和显示屏之间的通信。数据源根据: VESA Mobile Display Digital Interface Standard Version 1.2, 目前仅支持 Type I 的传输模式译码分析。

MDDI 参数设定



(1) 通道设定

MDDI STB: MDDI Strobe

MDDI D0+/-: MDDI Data 0 +/-

设定量测的信道讯号位置, D0 讯号可选择数据来自于 D0+或是 D0-

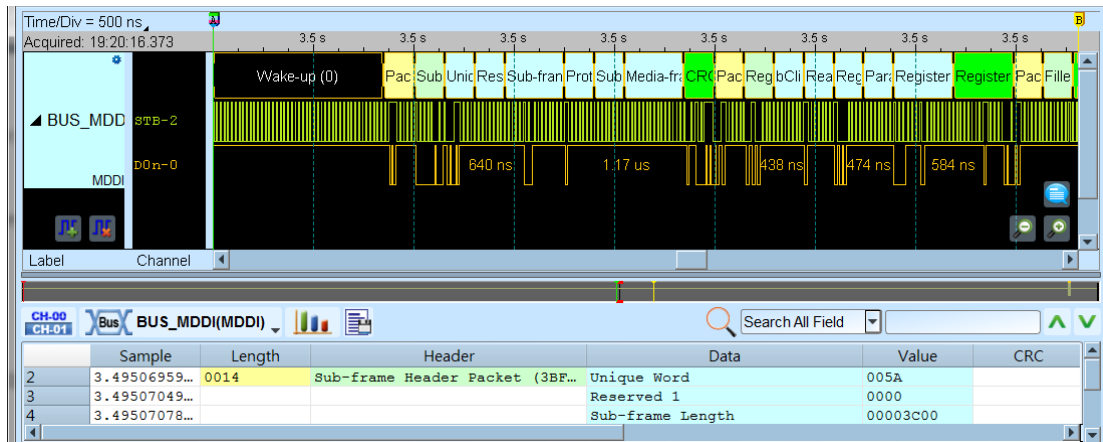
(2) 波形颜色

可设定 Frame 内每个 Field 之标记颜色。

(3) 分析范围

选择分析的范围，从起始位置到结束位置之间作分析。

分析结果



MDIO

MDIO(Management Data Input/Output), 称为“以太网网络串行通讯总线”, 它是由 IEEE 根据以太网标准 IEEE802.3 (第 22 条款)以及 IEEE802.3ae(第 45 条款)的多项内容所定义, 又称为 SMI(Serial Management Interface)。MDIO 由 MDC、MDIO 2 通道组成。

参数设定

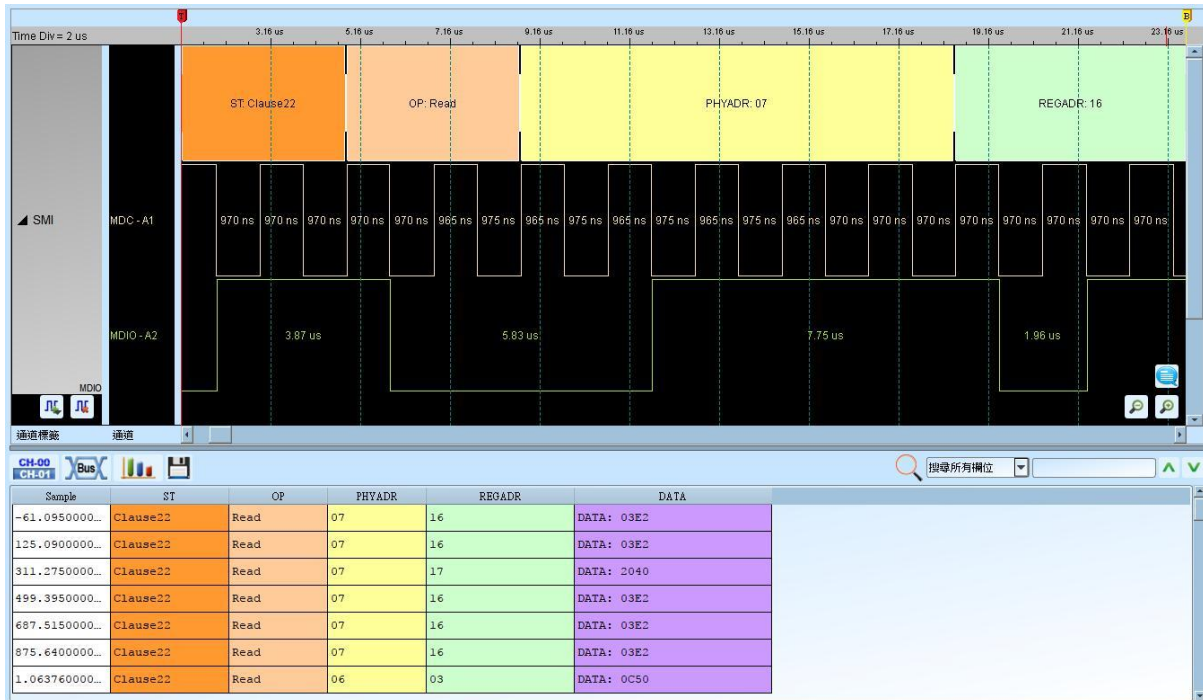
MDC: MDIO 数据传输之 Clock。

MDIO: MDIO 数据传输之 Data。

Data Edge: 可设定数据字段是 MDC 上升缘/下降缘撷取资料, 默认上升缘。

Preamble 设定: 可设定 MDIO Preamble 宽度 4 – 32 Bit, 预设 32 Bit。

分析结果



MHL-CBUS

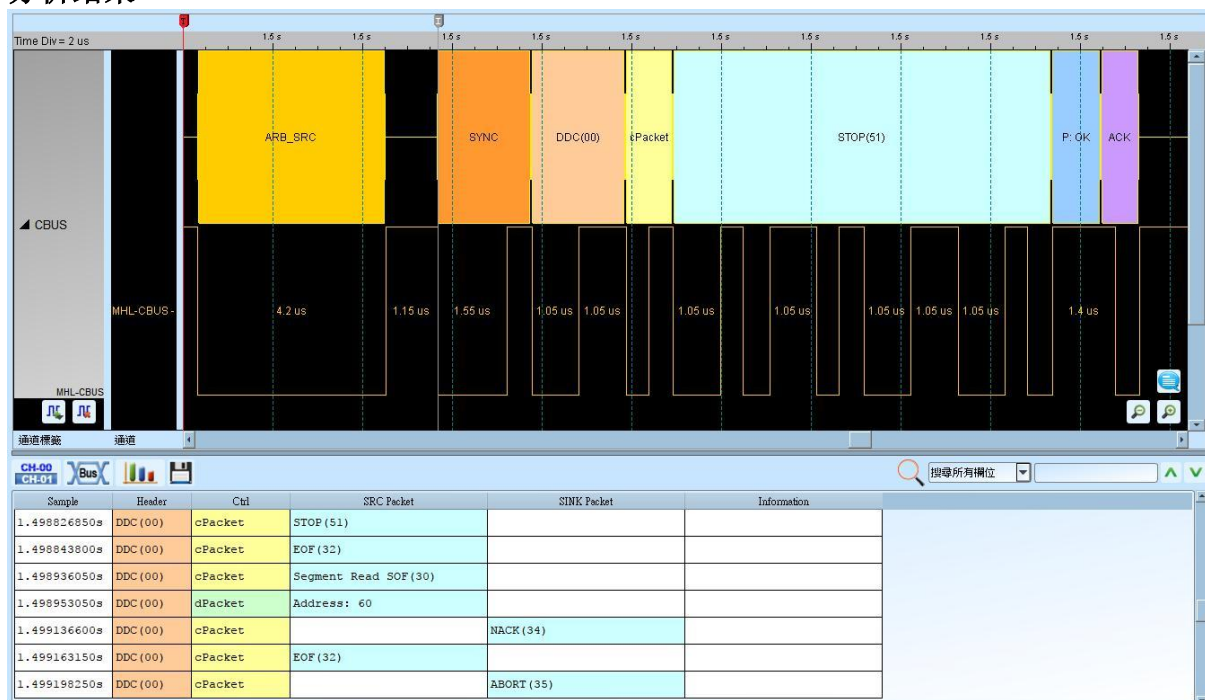
MHL(Mobile High-definition Link Control Bus)是一种行动高画质的连接接口, CBUS 则是 MHL 中负责控制讯号的接口。

参数设定



通道设定: 设定待测物上的信号端接在逻辑分析仪的信道编号。

分析结果



Microwire

由美国国家半导体(National Semiconductor)所开发出的一种串行讯号格式，硬件架构以及讯号运作方式均与 SPI(Serial Peripheral Interface)相同。在线路架构上，有装置选择线 (CS:Chip Select)、频率线(SK:Serial Clock)及数据输入输出线(DI:Data Input/DO:Data Output)等。

参数设定

Chip Select Channel (CS): Microwire 数据传输之 CS。

Clock Channel (CLK): Microwire 数据传输之 Clock。

Data In Channel (DI): Microwire 数据传输之 Data In。

Data Out Channel (DO): Microwire 数据传输之 Data Out。

Chip Select Edge: 决定致能信号为低准位或高准位。

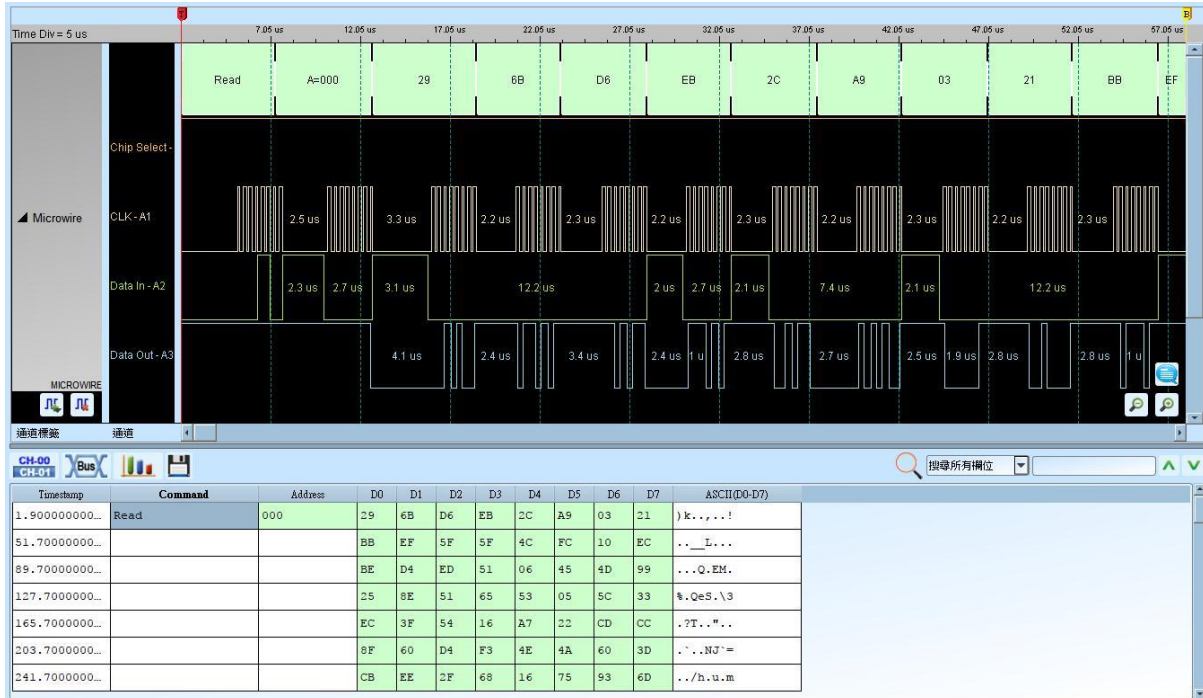
Data Edge: 决定读取数据的方式，分上升缘或下降缘。

EEPROMs: 选择所使用的 EEPROM。

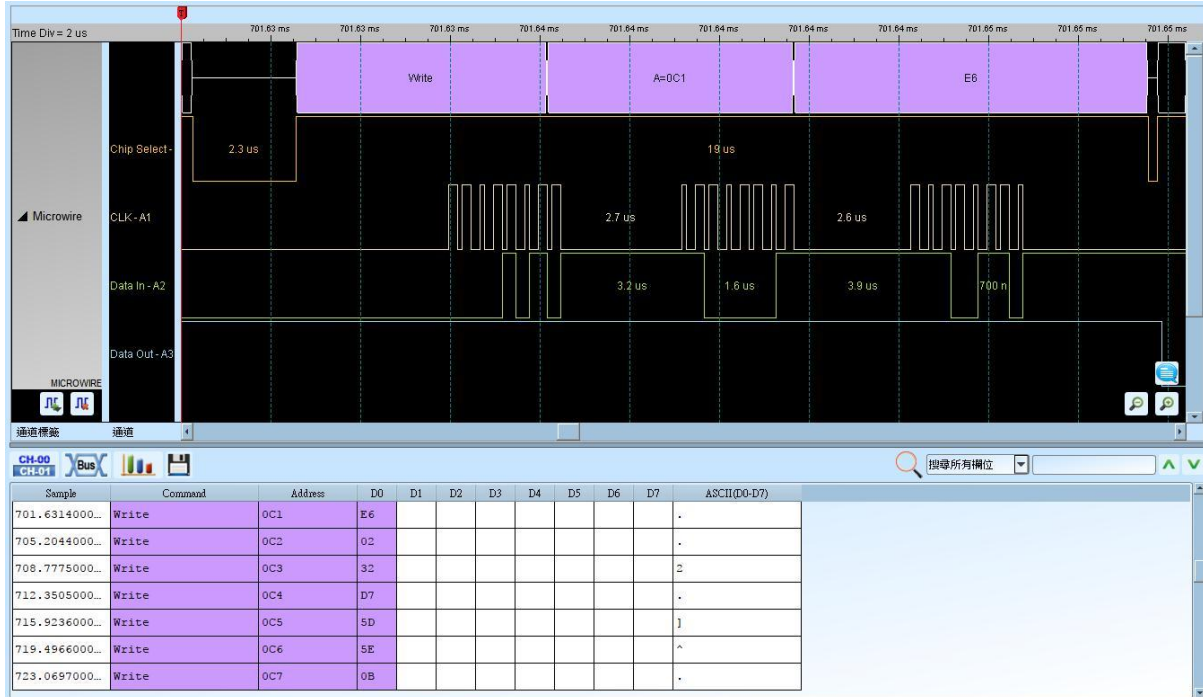
报告窗口设定: 设定报告窗口数据字段显示。

分析结果

Read



Write



MII/RMII

MII/RMII(Media Independent Interface/Reduced Media Independent Interface) 由 802.3u 制定出来并应用于 Fast Ethernet 上, 连接 Data Link Layer 中的 MAC 层和 PHY 层。MII 的 clock 频率为 25MHz 以及 2.5MHz (Ethernet), 讯号分别为 TX_CLK 和 RX_CLK; 输出和输入各有 4 个 bit 的总线: TX[0:3], RX[0:3]; 通知输出和输入的启动讯号: TX_EN, RX_EN;输出和输入的错误通知讯号为: TX_ER, RX_ER;得到有效输入数据的通知讯号为: RX_DV;网络上出现壅塞的 Collision 讯号为: COL。MII 实作的电路电压可用 5V 或 3.3V。SMI(Serial Management Interface) 为 MII 时序管理接口, 也称为 MDIO(Management Data Input/Output)。

参数设定

MII / RMII / GMII / RGMII 参数设定

参数设定

匯流排選擇

MII RMII Only CLK and DATA pins used (MII)

GMII RGMII Only CLK and DATA pins used (GMII)

模式設定

发送模式 (Tx) 接收模式 (Rx) 双工模式 (Tx+Rx)

通道設定

The data source from DSO - Differential

发送模式		接收模式	
TD+	DSO 1	RD+	DSO 1
TD-	DSO 2	RD-	DSO 2
TX_D1	A2	RX_D1	A2
TX_D2	A3	RX_D2	A3
TX_D3	A4	RX_D3	A4
TX_D4	A8	RX_D4	A7
TX_D5	A9	RX_D5	A8
TX_D6	A10	RX_D6	A9
TX_D7	A11	RX_D7	A10
TX_EN	A5	RX_DV	A5
TX_ER	A6	RX_ER	A6
TX_COL	A7		

资料设定

Data Edge

Rising Falling

报告视窗设定

显示资料方式

8位 16位

解码以太网路封包 (MAC)

波形颜色

Data

Error

Collision

Idle

Carrier Extend / False Carrier indication / Status

Preamble / SFD

分析范围

选择要分析的範圍

起始位置

结束位置

緩衝區開頭

緩衝區結尾

预设 确定 取消

MII / RMII:选择 MII / RMII

GMII / RGMII: 选择 GMII / RGMII

Only CLK and Data pins used (M/G): MII / GMII 选择只使用 CLK 和 Data[0:3]脚位的

特殊模式

发送模式(Tx): 选择发送模式

接收模式(Rx): 选择接收模式

双工模式(Tx+Rx): 选择同时发送和接收的双工模式

通道设定: 设定待测物上, 各个讯号端, 接在逻辑分析仪的信道编号。

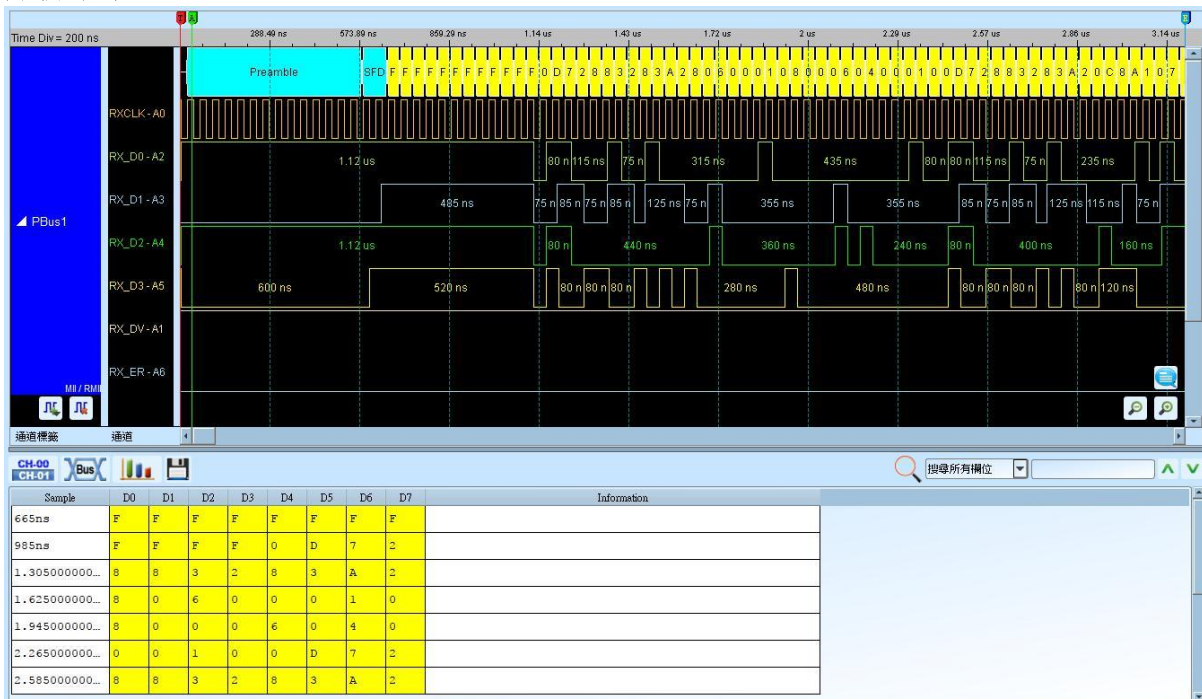
Rising: 选择 Clock edge 上升缘时取样数据

Falling: 选择 Clock edge 下降缘时取样数据

8 栏:选择报告窗口的数据字段为 8 栏显示

16 栏: 选择报告窗口的数据字段为 16 栏显示

分析结果



MIPI DSI

MIPI Display Serial Interface (DSI) 为 MIPI 联盟所制定用以传输影像讯号的通讯协议，其工作模式包含有 High Speed Mode 及 Low Power Mode (LPM)。

参数设定

The screenshot shows the 'MIPI DSI 参数设定' dialog box with the following settings:

- 通道设定 (Channel Settings):**
 - LP Mode Channel: Dp (A0), Dn (A1)
 - HS Mode Channel: (checked)
 - Data Lane: 1
 - Clock+: A2
 - D0+: A3, D1+: A4, D2+: A5, D3+: A6
 - Advanced Decode: (checked)
 - Show DCS Command: (unchecked)
 - Always goes to HS Mode: (unchecked)
 - Initial Transmission Direction: Master -> Slave
- 波形颜色 (Waveform Colors):**
 - Start of Transmission: Orange
 - Transmission Mode: Orange
 - Escape Mode Action: Yellow
 - Data Identifier: Green
 - Word Count: Cyan
 - Data Frame: Blue
 - End of Transmission: White
 - DCS Command: Purple
- 分析范围 (Analysis Range):**
 - Start Position: 缓冲区开头 (Buffer Start)
 - End Position: 缓冲区结尾 (Buffer End)

Buttons at the bottom: 预设 (Default), 确定 (OK), 取消 (Cancel).

Dp, Dn: DSI-LP 模式的讯号信道

Data Lane: DSI-HS 模式下的 Data Lane 数量

Clock+, D0+, D1+, D2+, D3+: DSI-HS 模式的讯号信道

Advanced Decode: 将数据依照 DSI 格式译码

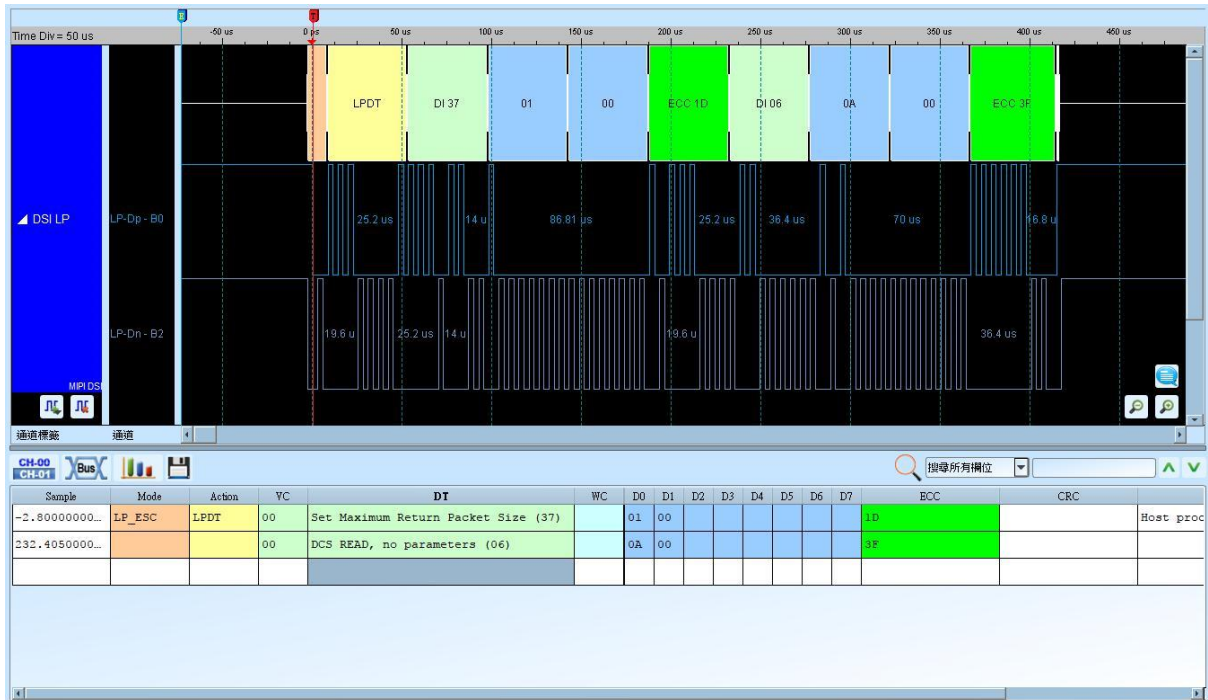
Show DCS Command: 将 DSI 数据中的 DCS Command 数据译码

Always goes to HS Mode: 忽略 DSI-LP 模式下 Dp 及 Dn 的状态，一律将数据判读为 HS-Mode

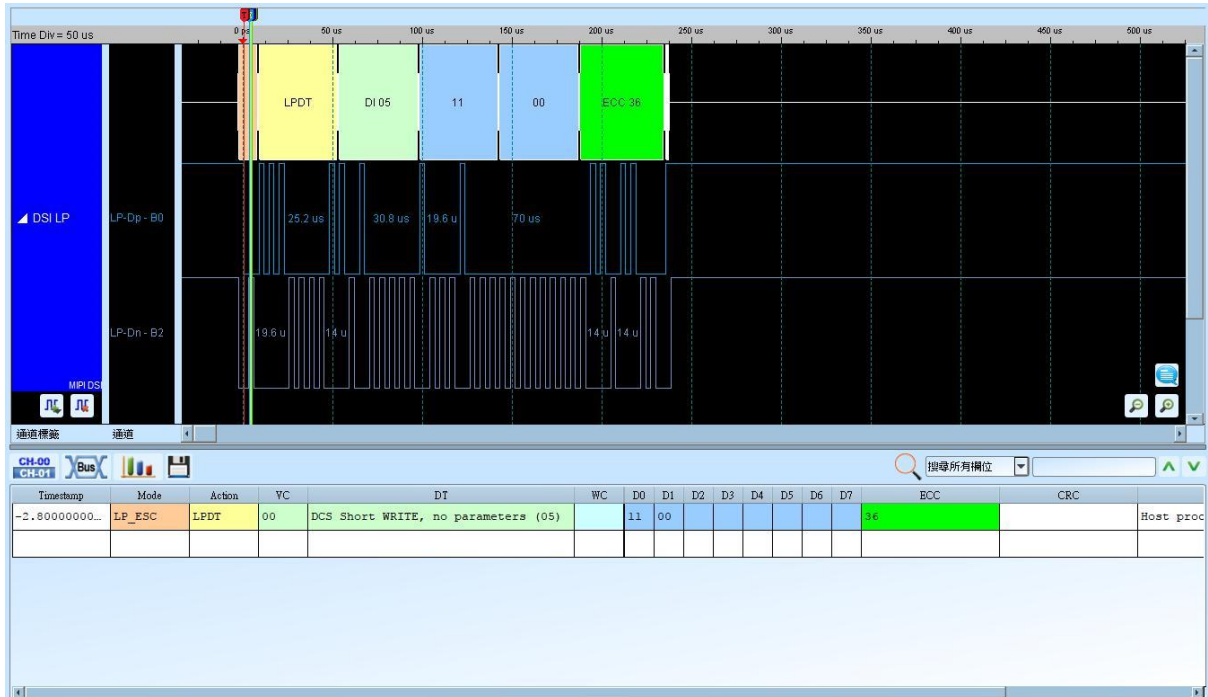
初始传输方向: 选择初始状态时总线的数据传输方向

分析结果

一般解碼:



进阶显示:



MIPI RFFE

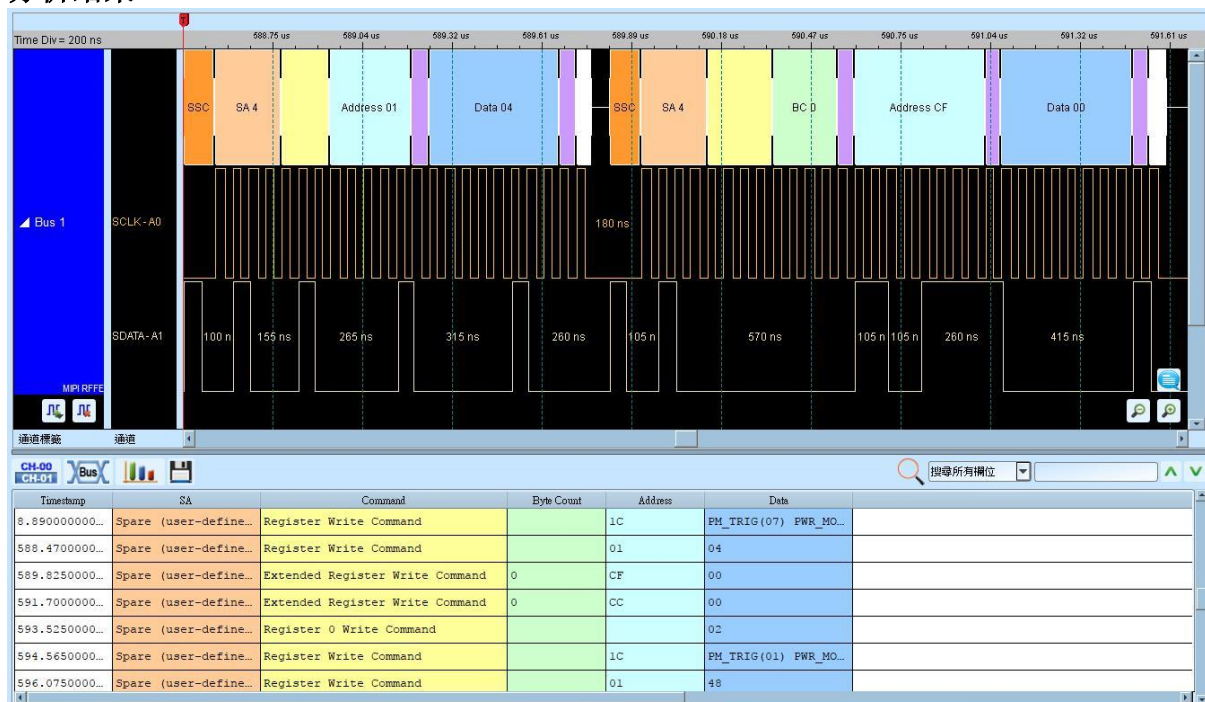
MIPI RFFE(RF Front-End Control Interface)是一种专门针对当前及未来行动无线系统在射频(RF)前端控制设备的总线接口规范。

参数设定



通道设定: 设定 SCLK 及 SDATA 的讯号信道

分析结果



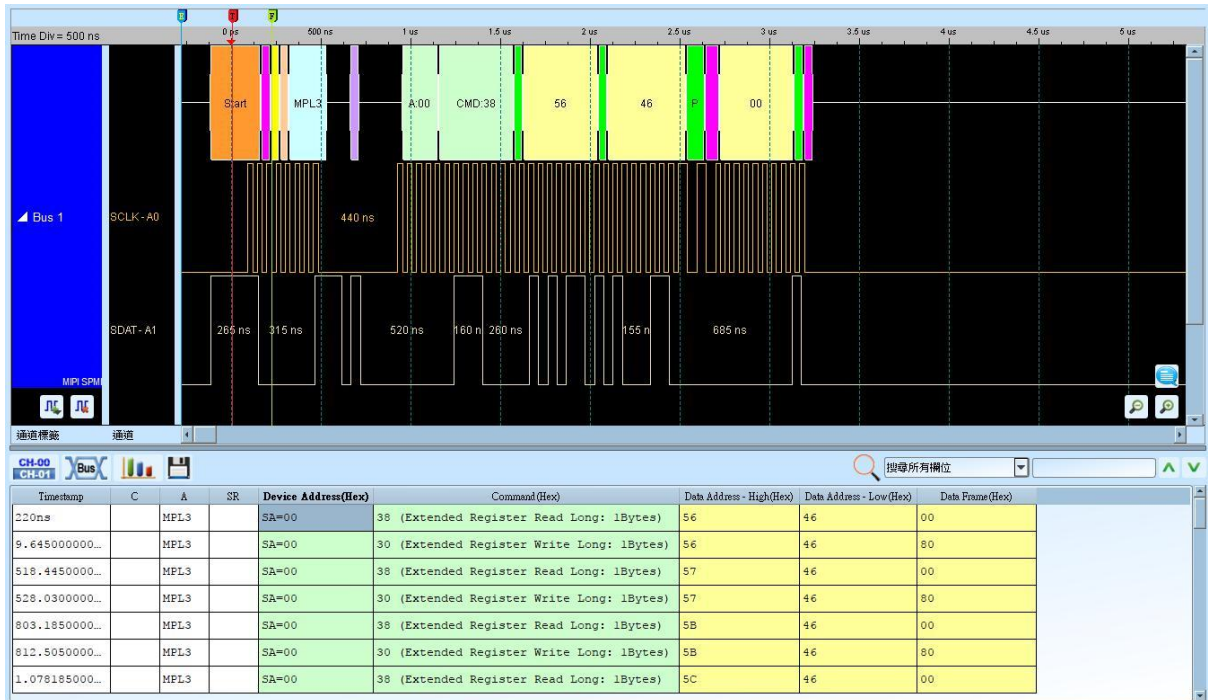
MIPI SPMI

MIPI SPMI(System Power Management Interface)是由 MIPI 联盟制定用以连接 Power Controller 及 Power Management IC 的传输接口。

参数设定

通道设定: 设定 SCLK 及 SDATA 的讯号信道

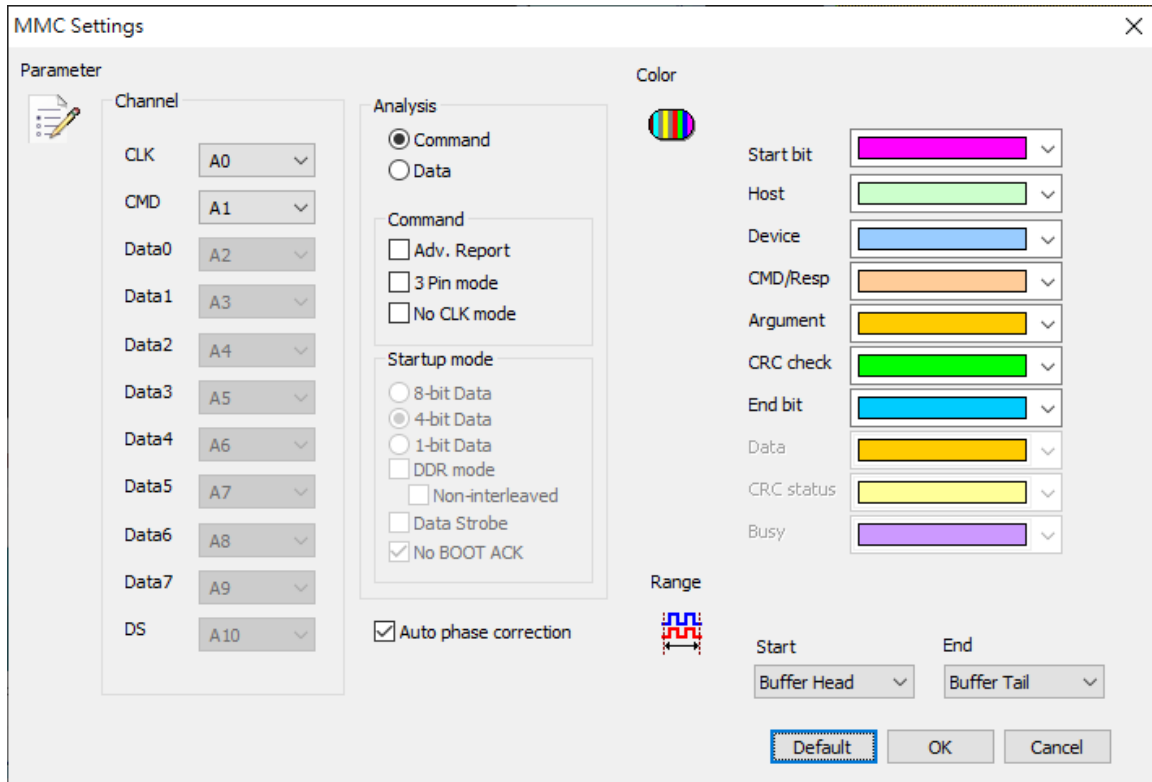
分析结果



MMC

MMC(Multi Media Card)以及 eMMC(Embedded MMC) v5.0, 是一种快闪记忆卡的标准, 由西门子与 SanDisk 共同开发。

参数设定



通道设置: 设定待测物上之讯号, 接在 LA 的通道编号。

分析方式:

Command: 只分析 Command。

Data: 只分析 Data。

Command: 进阶功能

Adv. Report: 报告区会对 Command argument 数据进一步译码。

3Pin mode: 只使用 CLK, CMD, D0 译码

No CLK mode: 只依照 CMD 信道来译码, 不需要 CLK 通道。

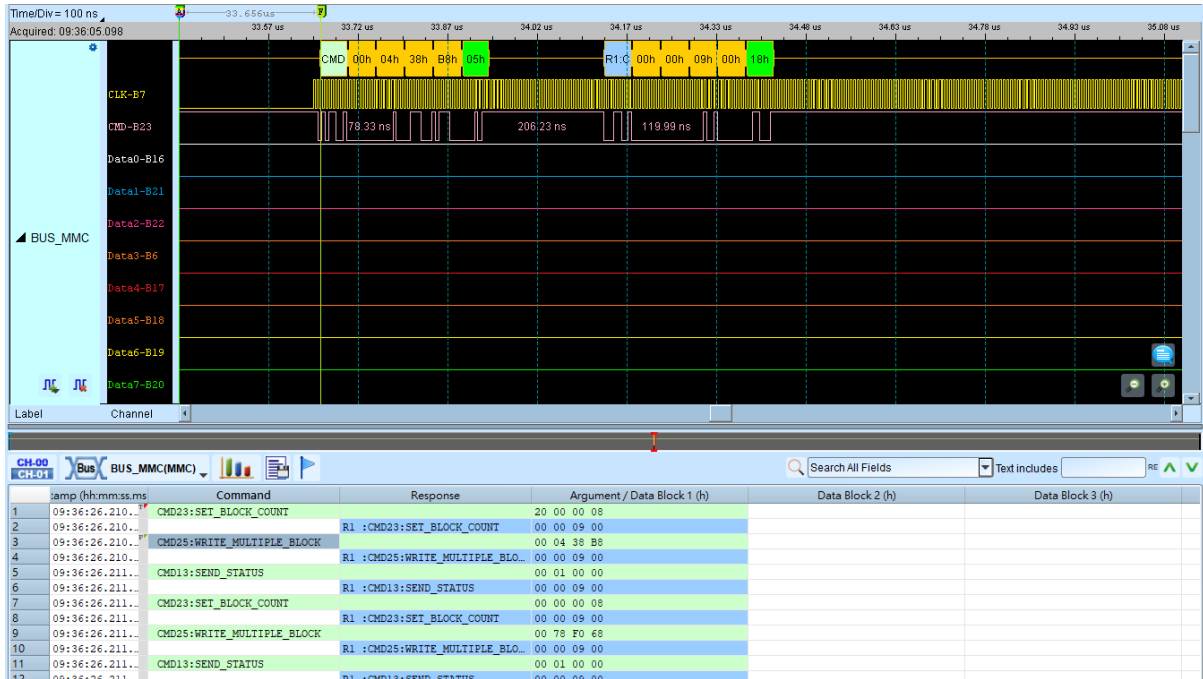
Startup mode: 开始分析时, 需设定待测物之状态

可选择 DDR mode、8 位、4 位或 1 位的数据以及是否需要 Data strobe 信道, 在 DDR mode 下勾选 Non-interleaved 后分析数据不会交错排列。

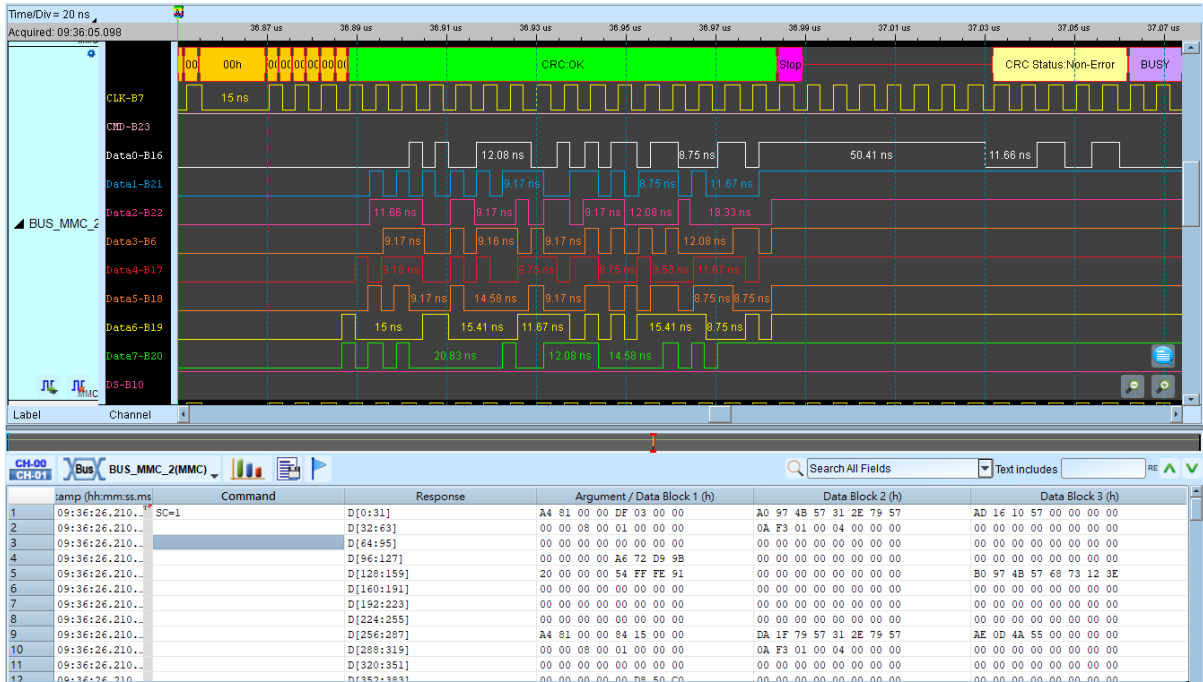
AutoPhaseCorrection: 勾选后会调整量测之相位

分析结果

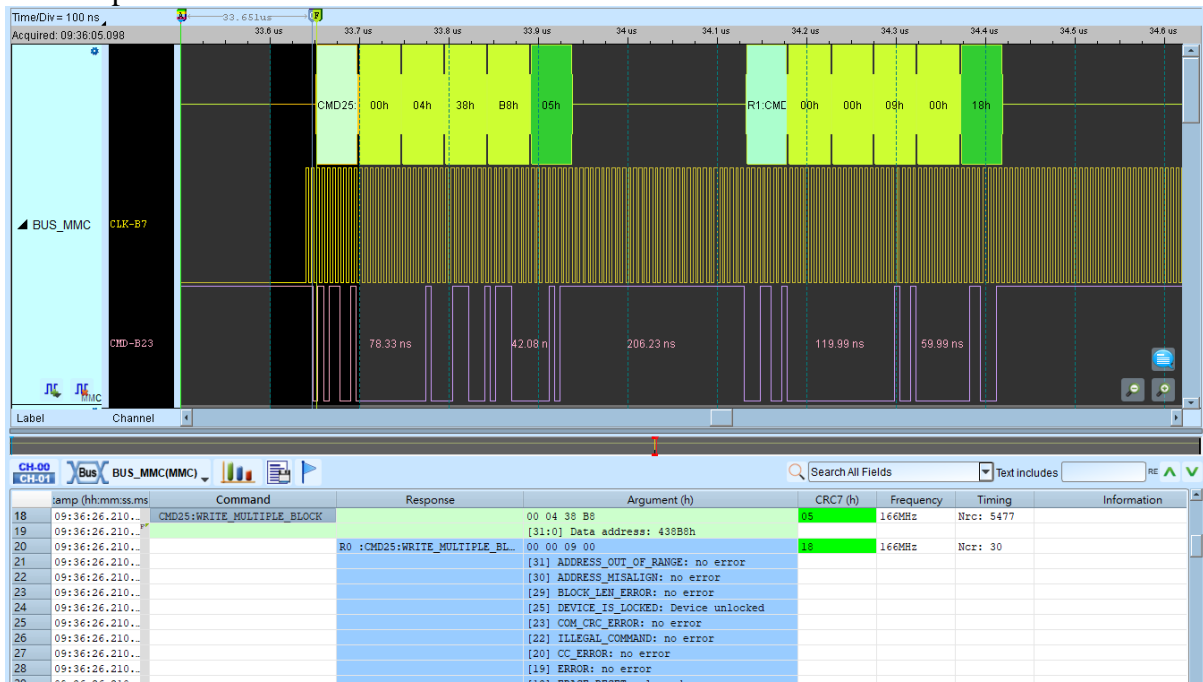
Command:



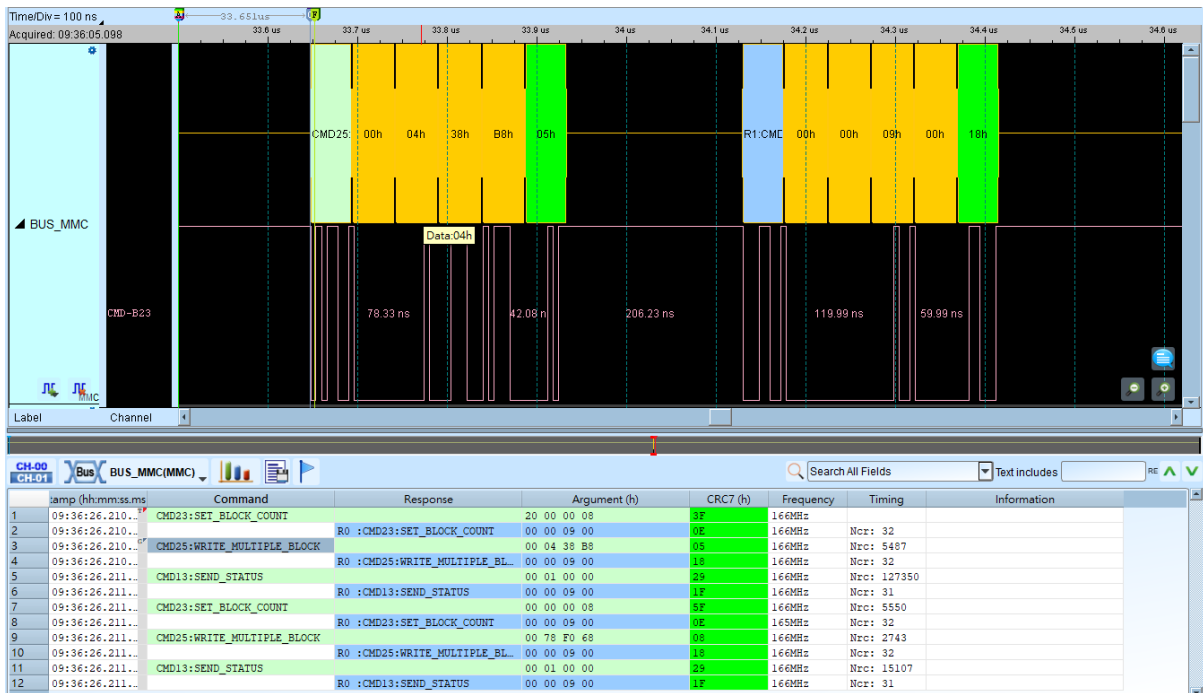
Data:



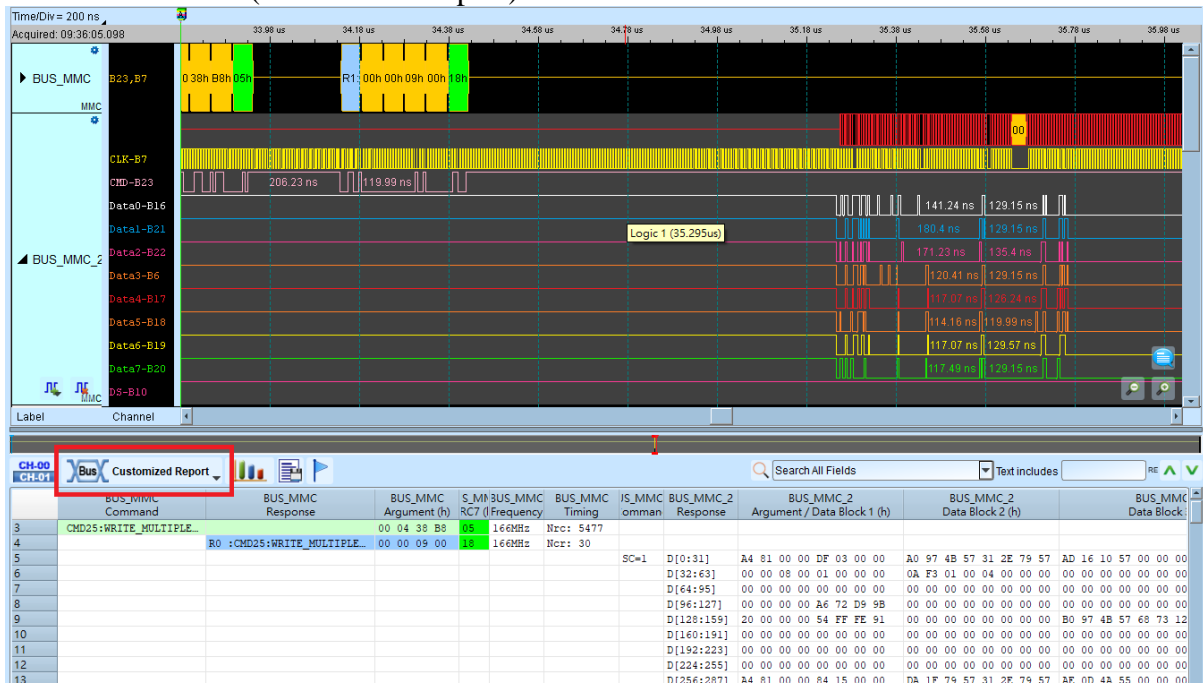
Adv. Report:



No CLK mode



Command + Data: (Customized Report)



ModBus

Modbus 是一种串行通信协议，是 Modicon 于 1979 年，为使用可程序逻辑控制器(PLC)而发表的。事实上，它已经成为工业领域通信协议标准，并且现在是工业电子设备之间相当常用的连接方式。

参数设定

Modbus (Tx): Modbus Tx 讯号信道。

Modbus (Rx): Modbus Rx 讯号信道,若勾选该项,会在报告窗口显示 ModBus Rx 译码结果。

传输模式: 分为 ASCII 和 RTU 模式。

极性: 分 Auto, Idle high, Idle low 三种格式。

Auto: 自动侦测 Idle 时为 High or Low。

Idle high: Idle 状态时显示为 High。

Idle low: Idle 状态时显示为 Low。

自动侦测: 设定对方的速率或者由系统自动侦测。

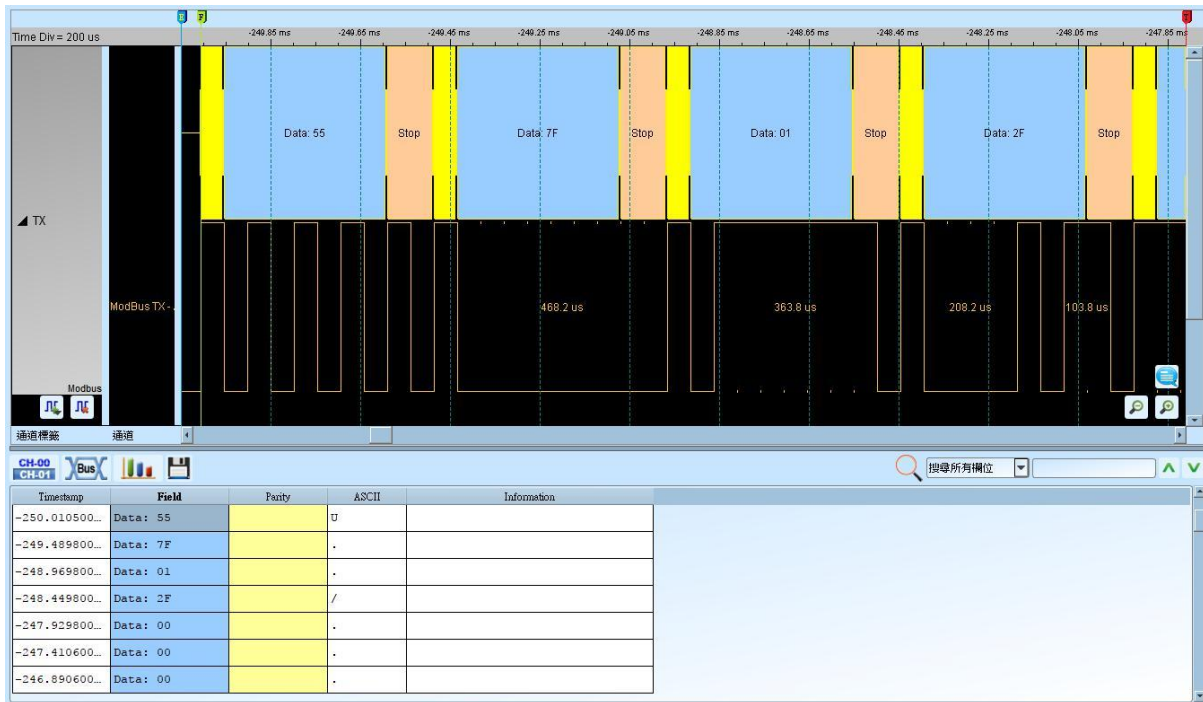
速率(Baud Rate): 传送数据的速度, 每秒钟多少位(bits per second), 范围是 110-2M(bps)。

同位设定(Baud Rate): None Parity(无位)、Odd Parity(奇同位)、 Even Parity(偶同位)。

波形中显示刻度: 在波形上面显示刻度。

MSB First: 预设是 LSB First, 选定时, Start Bit 之后为 MSB。

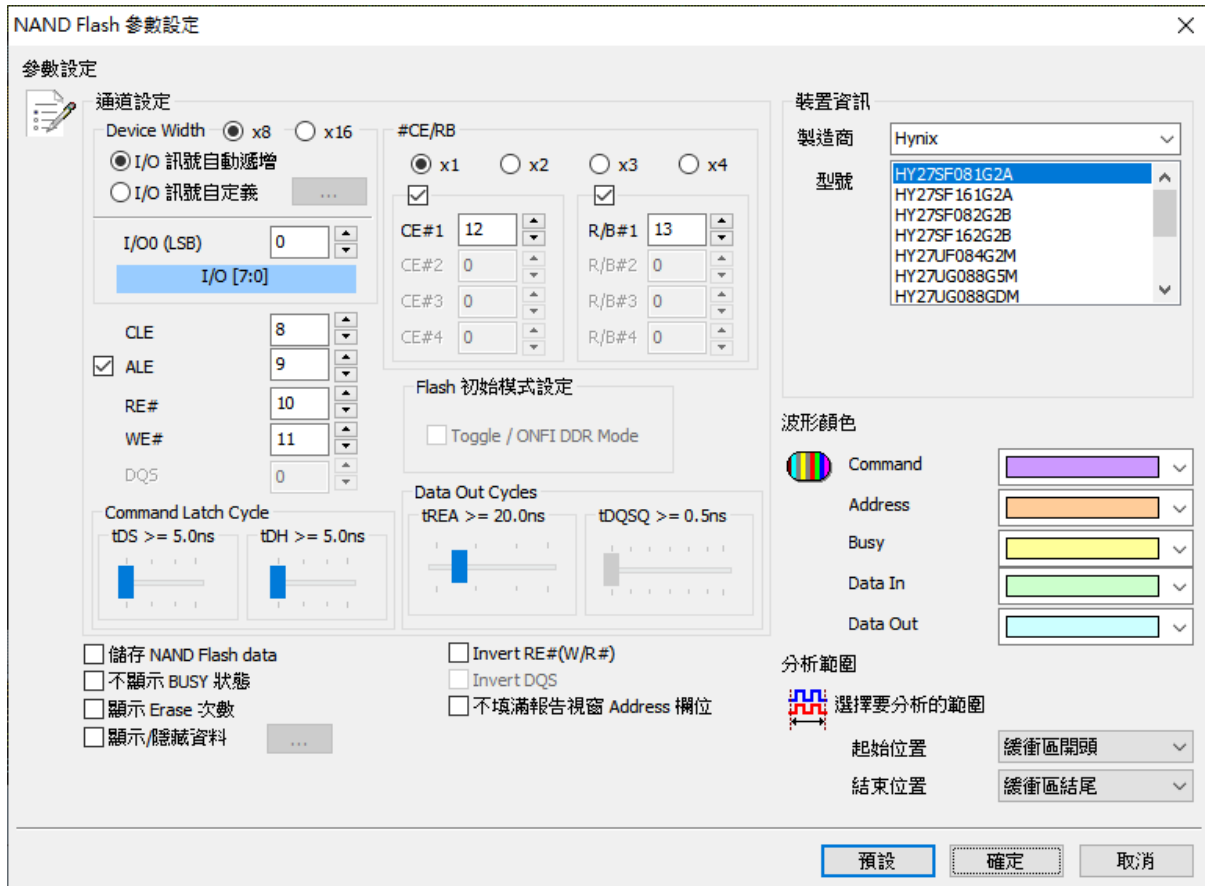
分析结果



NAND Flash

闪存分为 NOR 型和 NAND 型, NAND Flash 相较于 NOR Flash 具有较高的储存密度与较低的每位成本。然而 NAND Flash 的 I/O 接口并没有随机存取外部寻址总线, 它必须以区块性的方式进行读取, NAND Flash 在今天的随身碟与多数记忆卡上都看到。

参数设定

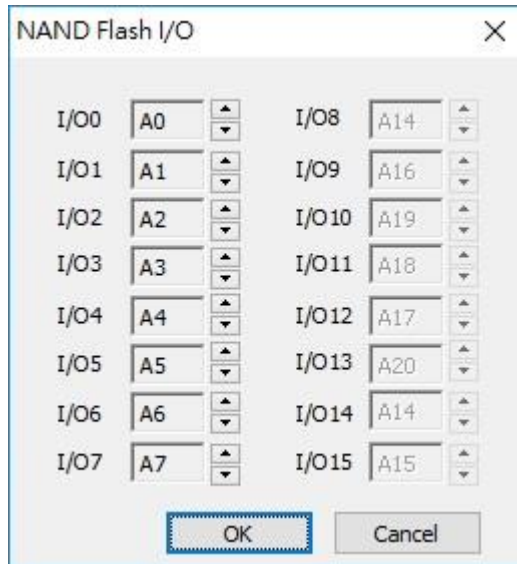


通道设定:

异步模式	同步模式	说明
I/Ox	DQx	NAND Flash 数据信道
CLE	CLE	Command Latch Enable 通道
ALE	ALE	Address Latch Enable 通道
RE	W/R	Read Enable 和 Write/Read 通道
WE	CLK	Write Enable 和 Clock 通道
RB#	RB#	Ready/Busy 通道
CE#	CE#	Chip Enable 通道
---	DQS	Data Strobe 通道

Device Width: 设定 8/16 bits 数据信道

I/O 讯号自动递增 / I/O 讯号自动递减：选择 I/O 讯号自动递增时，只需设定 I/O0 (LSB)，其他信道程序会自动扩增；若选择 I/O 讯号自定义，则需按下旁边按键做信道设定。



Flash 初始模式设定：勾选 Toggle DDR Mode 启用同步模式

tREA / tDQSQ：设定 SDR / DDR 模式下，NAND 读取数据的延迟时间。选定的 NAND Flash 都有预设的 tREA/tDQSQ。若默认的 tREA / tDQSQ 读取数据时为讯号转态处造成读取数值不正确的情况，请调整 tREA/tDQSQ 的设定至讯号稳定状态的时间点。

储存 NAND Flash Data：设定储存 Read/Write NAND Flash Data，当勾选储存 NAND Flash Data 时，程序会在 LA 工作目录下(默认路径：我的文档\Acute\)，储存该 NAND Flash Read/Write 之数据，该档案是 Bin 格式，文件名是以当时 NAND Flash 读写操作命名。

不显示 BUSY 状态：设定报告窗口将显示/不显示 BUSY 的状态信息 (e.g. BUSY START / BUSY END)。

显示 Erase 次数：设定是否显示 NAND Erase command/address 次数统计结果。

显示/隐藏数据：设定是否将报告窗口的内容根据设定条件做隐藏/显示。

Invert RE# (W/R#) / Invert DQS：在 DDR 模式下，若误接到 RE / DQS#，可以勾选此选项做译码。

不填满报告窗口Address字段：不勾选时，会自动计算NAND Write/Read data的地址并填满，反之则不填满address。

忽略 ALE/CE#/RB# 讯号: 勾选时可以忽略该脚位讯号, 其中忽略 ALE 讯号时需选定 2 或是 3 byte Row Address。

以下是储存 NAND Flash Data 文件名分解为 5 个部份说明:

分解之文件名	说明
NF_DI/NF_DO	NAND Flash Data In / Data Out
_Rowxxxxxxh	Row Address
_Colxxxxh	Column Address
CE _x	启用之 CE _x
_1, _2, _3	档案出现顺序

Ex:NF_DI_Row017821h_Col0000h_CE1_1.bin

NF_DO_Row017821h_Col0000h_CE1_2.bin

NF_DO_Row_Col_CE1_3.bin

档案内容与 NAND Flash Bus Decode 波形文件报告窗口内容对照

D0	D1	D2	D3	D4	D5	D6	D7
5A	A6	6F	36	B2	38	B8	B7
06	8A	B7	0B	B1	19	C8	21
7E	CE	58	EF	BD	18	47	7C
5E	DD	9A	E3	A5	E4	02	11
E9	2D	96	14	86	32	CE	F4
53	10	60	79	EA	B6	D6	CE
5A	22	53	A5	F1	9E	DB	58
8A	73	B3	B1	82	19	B9	46
92	25	76	EA	E4	CE	74	A7
1C	E5	20	3D	9F	74	BB	E5
55	54	68	4C	69	86	AC	0F
000000	5A A6 6F 36 B2 38 B8 B7	06 8A B7 0B B1 19 C8 21					
000010	7E CE 58 EF BD 18 47 7C	5E DD 9A E3 A5 E4 02 11					
000020	E9 2D 96 14 86 32 CE F4	53 10 60 79 EA B6 D6 CE					
000030	5A 22 53 A5 F1 9E DB 58	8A 73 B3 B1 82 19 B9 46					
000040	92 25 76 EA E4 CE 74 A7	1C E5 20 3D 9F 74 BB E5					
000050	55 54 68 4C 69 86 AC 0F	F1 A2 47 FA 37 4B 04 0D					

装置信息:

制造商: 此功能主要是选择正确的型号, 以便于命令解析用。若没找到完全符合的型号时, 使用者亦可选择命令格式兼容的型号即可。当选择 Custom 项目时, 用户可以自行建立 NAND Flash 指令表, 详细说明请参考下方。

型号: 支援之 NAND Flash 型号。

Custom 自行建立指令表说明:欲使用此功能, 请先在 LA 工作目录下(默认路径: 我的文档\Acute\建立 AqNFCustom.txt 档案。该档案内容如下:

```

Manufacturer=Samsung
PartNo=K9XXXXXXXX
#CE/RB=1
X16=N
SyncMode=Y
Cmd=Read, Read, tR, 60, , , N, N, N, 00, 30
Cmd=Read Status, Read Stat., , , , Y, N, Y, 70
Cmd=Two-Plane Page Program, TPP Prog., tDBSY, 1, tPROG, 5000, N, Y, N, 80, 11, 81, 10
    
```

其中, Manufacturer, PartNo, #CE/RB, X16, SyncMode, Cmd 代表关键词, 必须输入且不可修改, 说明如下:

关键词	说明
Manufacturer	NAND Flash 厂商名称。
PartNo	NAND Flash IC 型号。
#CE/RB	使用几组 CE/RB, 仅可输入 1/2/4。
X16	使用 8 或 16 数据信道, 仅可输入 Y/N, Y 表示使用 16 通道; N 则使用 8 通道。
SyncMode	仅可输入 Y/N, Y:支持同步模式; N:不支持同步模式。
Cmd	Cmd 内容由逗号隔开, 分别说明如下:
	1. 完整指令名称。
	2. 缩写指令名称。
	3. 第一组 Busy Time Check 名称。若无则免填。
	4. 第一组 Busy Time Check 数值。单位为 us。若无则免填。
	5. 第二组 Busy Time Check 名称。若无则免填。
	6. 第二组 Busy Time Check 数值。单位为 us。若无则免填。
	7. 第一个旗标。该旗标代表该指令是否可作用在 Busy 状态中。
	8. 第二个旗标。该旗标代表该指令是否允许被某些特定指令插入。
	9. 第三个旗标。该旗标代表该指令是否允许插入某些多阶指令中。
10. 脚本。可填入 1 - 4 个脚本, 以逗号做区隔。	

Ex: Cmd=Read, Read, tR, 60, , , N, N, N, 00, 30

Cmd=Read Status, Read Stat., , , , Y, N, Y ,70

Cmd=Two-Plane Page Program, TPP Prog., tDBSY, 1, tPROG, 5000,
N, Y, N, 80, 11, 81, 10

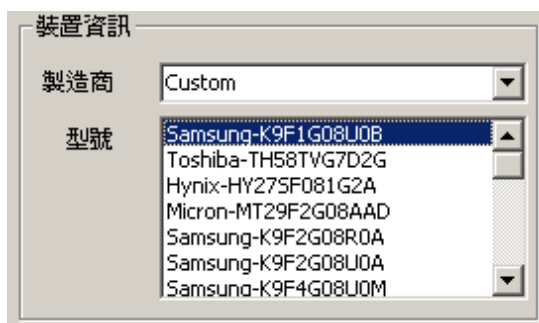
Read Status / Two-Plane Page Program 说明: 完整指令名称。

Read Stat. / TPP Prog. 说明: 缩写指令名称, 因为有些指令太长会在波形区无法完全显示, 所以需要输入缩写指令名称。

Busy Time 检查(tDBSY, 1, tPROG, 5000) 说明: 表示tDBSY为 1us, tPROG为 5000us, Busy Time 若超过此数值, 会在报告窗口中显示该信息, 若不填入此数值, 即不检查 Busy Time, 此时请输入空白并加上逗号, 至于tDBSY和tPROG字符串名称并非固定, 可以由使用者自行定义。

3个旗标说明: 以Cmd=Read Status, Read Stat., Y, N, Y, 70 为例, 第1个旗标为Y表示该指令可作用于Busy状态, 第2个旗标为N 表示该指令不允许被某些特定指令插入, 第3个旗标为Y 表示该指令允许插入某些多阶指令中。例如 Read Status 70h 允许插入于 Two-Plane Page Program 80h, 11h, 81h, 10h 的 11h和81h 之间。

执行 NAND Flash总线分析, 选择 Custom, 会在型号中显示在 **AqNFCustom.txt** 档案中输入之厂商名称和型号; 也会按照输入的指令显示分析结果。



NAND Bus Decode Timing Check 功能说明

当需要使用该功能时请于自定义 NAND Flash Command Set 档案表头增加如下叙述，若不使用则无需填入。

```
Manufacturer=Samsung  
PartNo=K9XXXXXXXX  
Spec=Toggle  
Version=2.0  
#CE/RB=1  
X16=N  
SyncMode=Y  
TimingCheck=Y  
StartupDDR=Y  
...
```

1. Spec=Toggle

仅可填入 ONFI 或是 Toggle。

2. Version=2.0

ONFI 填入 SDR/NV-DDR/NV-DDR2-3; Toggle 填入 Legacy/1.0/2.0。

3. TimingCheck=Y

仅可填入 Y/N, Y 表示启用 Timing Check 功能。

若开启 Timing Check 功能，请填入需要 Timing Check 的项目，其格式：

项目名称，时间最小值，时间最大值

时间数值单位是 ns，而软件所提供之 Timing Check 项目请依所设定的 Spec/Version 选择填入下方附录所规定之项目名称，这些都是按照 ONFI 与 Toggle NAND Flash 所列之标准时间检查项目，除此之外的项目名称都会被忽略。

若某项目时间数值检查项目是不需要的时候，请填入 X，若两个时间数值皆为 X 时该项目也会被忽略。

附录所列之时间数值在使用时可依实际 NAND Flash 规格进行调整。

```
TimingParam=tADL, 300, X
TimingParam=tAR, 10, X
TimingParam=tCALH, 5, X
TimingParam=tCALS, 15, X
TimingParam=tCAH, 5, X
TimingParam=tCAS, 5, X
TimingParam=tCDQSH, 100, X
TimingParam=tCH, 5, X
TimingParam=tCLR, 10, X
```

结果会显示在报告窗口的 Information 字段，违反所设定时间范围的会以红色字体显示，正常的则会以黑色字体显示。

显示信息会包含 1. 时间测试项目 2. 量测之时间 3. 所设定的时间范围。

附錄

ONFI								
SDR			NV-DDR			NV-DDR2-3		
tADL	400	X	tAC	3	25	tAR	10	X
tALH	20	X	tADL	400	X	tCAH	5	X
tALS	50	X	tCADf	25	X	tCAS	5	X
tAR	25	X	tCADs	45	X	tCALH	5	X
tCEA	X	100	tCAH	10	X	tCALS	15	X
tCEH	20	X	tCALH	10	X	tCEH	20	X
tCH	20	X	tCALS	10	X	tCH	5	X
tCLH	20	X	tCAS	10	X	tCS	20	X
tCLR	20	X	tCEH	20	X	tCSD	10	X
tCLS	50	X	tCH	10	X	tCLR	10	X
tCOH	0	X	tCK	50	X	tCR	10	X
tCR	10	X	tCKH(abs)	0.43	0.57	tDBS	5	X
tCS	10	X	tCKL(abs)	0.43	0.57	tRHW	100	X

tDH	20	X	tCKWR	0.43	X	tWC	25	X
tDS	40	X	tCS	35	X	tWH	11	X
tITC	X	1000	tDH	5	X	tWHR	80	X
tRC	100	X	tDQSK	3	25	tITC	X	1000
tREH	30	X	tDQSH	0.4	0.6	tRR	20	X
tRHOH	0	X	tDQSL	0.4	0.6	tWB	X	100
tRHW	X	200	tDQSQ	X	5	tADL	400	X
tRLOH	0	X	tDSC	50	X	tDQSH	0.43	X
tRP	50	X	tDSH	0.2	X	tDQSL	0.43	X
tRR	40	X	tDSS	0.2	X	tWPRE	15	X
tWB	X	100	tHP	0.43	X	tWPST	6.5	X
tWC	100	X	tWPRE	1.5	X	tWPSTH	15	X
tWH	30	X	tWPST	1.5	X	tDH	0.3	X
tWHR	120	X	tWHR	80	X	tDS	0.3	X
tWP	50	X	tFEAT	X	1000	tDSC	3.75	X
tFEAT	X	1000	tRST	X	500000	tAC	3	25
tRST	X	500000				tDQSRE	3	25
						tQSH	0.37	X
						tQSL	0.37	X
						tREH(abs)	0.43	X
						tRP(abs)	0.43	X
						tWP	11	X
						tRPRE	15	X
						tRPST	4.875	X
						tRPSTH	15	X

						tDQSRH	5	X
						tRC	3.75	X
						tCD	3.75	X
						tFEAT	X	1000
						tRST	X	500000

备注:某些 Timing Check 项目会是乘以某些时间项目的平均值, 计有:

1. tDQSH/tDQSL: 0.45 x tDSC(avg)
2. tQSH/tQSL: 0.37 x tRC(avg)
3. tREH/tRP: 0.43 x tRC(avg)

若是采用上述 Timing 的计算方式,须在档案前端增加如下叙述:

```
Manufacturer=Micron
PartNo=3D NAND
Spec=ONFI
Version=NW-DDR2-3
#CE/RB=1
X16=N
SyncMode=Y
TimingCheck=Y
UsedtRCavg=Y
UsedtDSCavg=Y
```

然后在时间检查项目输入数值:

```
TimingParam=tQSH, 0.37, X
TimingParam=tQSL, 0.37, X
TimingParam=tREH(abs), 0.43, X
TimingParam=tRP(abs), 0.43, X
```

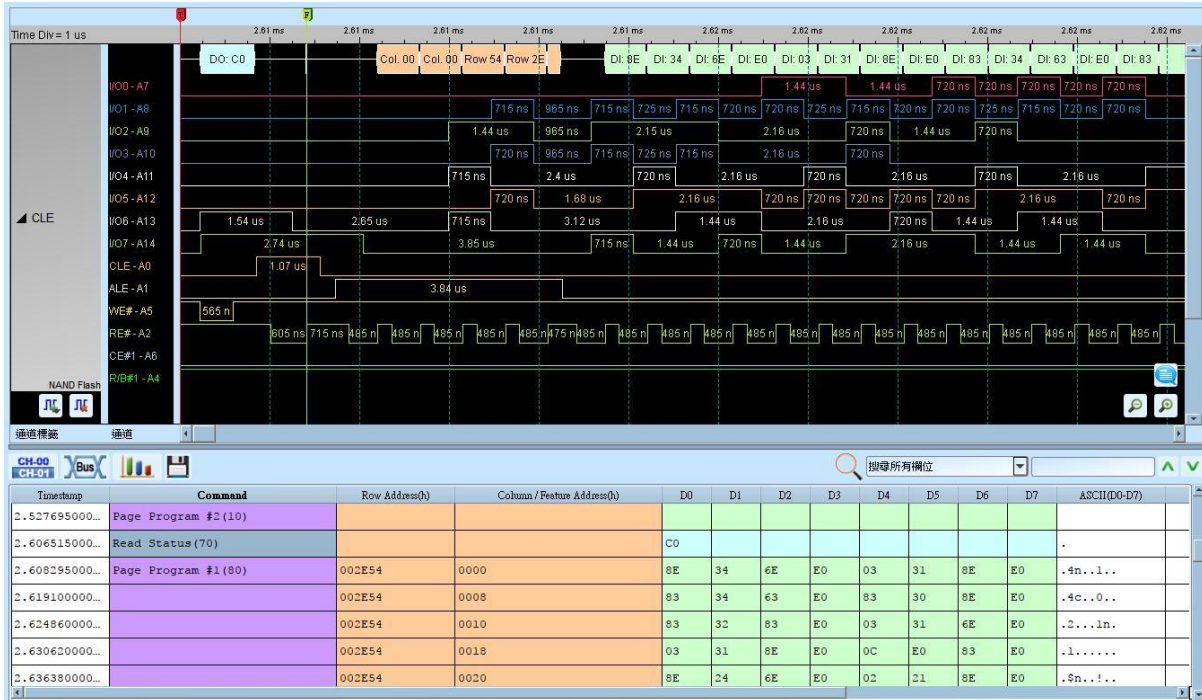
若不采用上述 Timing 的计算方式,只需要在档案表头输入 UsedtRCavg=N,

UsedtDSCavg=N 或是将此叙述完全移除,而时间检查项目所输入的数值就会以时间的最小值/最大值处理。

Toggle							
Legacy			1.0			2.0	
tCLS	10	X	tADL	300	X	tADL	300
tCLS2	40	X	tAR	10	X	tAR	10
tCLH	5	X	tCALH	5	X	tCALH	5
tCS	15	X	tCALS	15	X	tCALS	15
tCH	5	X	tCAH	5	X	tCAH	5
tWP	10	X	tCAS	5	X	tCAS	5
tALS	10	X	tCDQSH	100	X	tCDQSH	100
tALH	5	X	tCH	5	X	tCH	5
tDS	5	X	tCLR	10	X	tCLR	10
tDH	5	X	tCOH	5	X	tCOH	5
tWC	10	X	tCR	10	X	tCR	10
tWH	10	X	tCRES	10	X	tCRES	10
tADL	300	X	tCS	20	X	tCS	20
tRR	10	X	tDH	0.9	X	tDH	0.4
tRP	10	X	tDQSH	4	X	tDQSH	2
tRC	20	X	tDQSL	4	X	tDQSL	2
tCR	9	X	tDQSRE	X	25	tDQSRE	X
tCLR	10	X	tDSC	10	X	tRC	5
tAR	10	X	tDS	0.9	X	tREH	2
tRHOH	25	X	tRC	10	X	tRP	2
tRLOH	5	X	tREH	4	X	tRPP	30
tREH	7	X	tRP	4	X	tRPRE	15

tWHR	30	X	tRPP	30	X	tRPST	27.5	X
tWHC	30	X	tRPRE	15	X	tRPSTH	25	X
tWHR1	180	X	tRPST	27.5	X	tRR	5	X
tWHR2	300	X	tRPSTH	25	X	tWB	X	100
tWB	X	100	tRR	20	X	tWC	25	X
tFEAT	X	1000	tWB	X	100	tWH	11	X
tRST	X	100000	tWC	25	X	tWHR	120	X
			tWH	11	X	tWHR2	300	X
			tWHR	120	X	tWP	11	X
			tWHR2	300	X	tWPST	6.5	X
			tWP	11	X	tWPSTH	25	X
			tWPST	6.5	X	tFEAT	X	1000
			tWPSTH	25	X	tRST	X	500000
			tFEAT	1000	X			
			tRST	500000	X			

分析结果

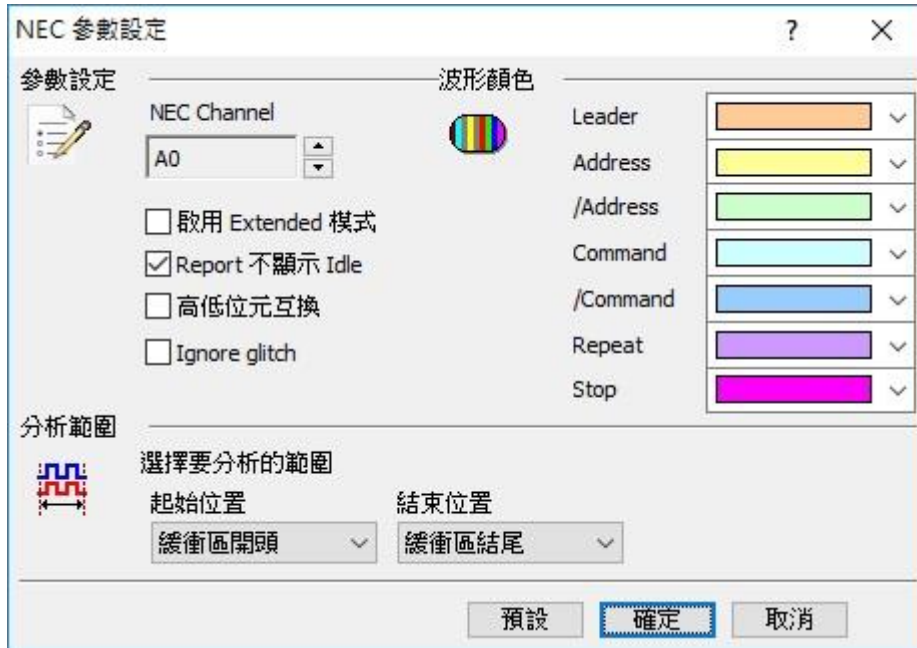


Timing Check 功能

Timestamp (hh:mm:ss.ms.us.ns)	Command	Row Address(h)	Column / Feature Address(h)	D0	D1	D2	D3	D4	D5	D6	D7	ASCII(D0-D7)	Information
29													tWC (152.08 ns):Min(25 ns)
30													tWC (152.50 ns):Min(25 ns)
31													tAR (182.50 ns):Min(10 ns)
32													tWHR (234.17 ns):Min(80 ns)
33													tRPRE (100.83 ns):Min(15 ns)
34													tRP (abs) (100.83 ns):Min(0.43 ns)
35													tRC (103.75 ns):Min(3.75 ns)
36													tWHR (337.92 ns):Min(80 ns)
37													tWPRE (97.08 ns):Min(15 ns)
38													tDQSRE (3.33 ns):Min(8 ns)/Max(25 ns)
39													tQSL (97.08 ns):Min(0.37 ns)

NEC IR

参数设定



参数设定: 设定 NEC 的讯号接在 LA 的信道编号。

启用 Extended 模式: 当 Extended 启用时, 会将 /Address 和 Address 合并, 变为 16 Bits 的 Address。/Command 和 Command 合并, 变为 16 Bits 的 Command。

Report 不显示 Idle: 勾选此项, Report 区会将不会有 Idle 的数据, 方便用户观察分析结果。

高低位互换: 勾选此项, 数据将会由原本的 LSB First, 转换为 MSB First, 方便使用者观察分析结果。

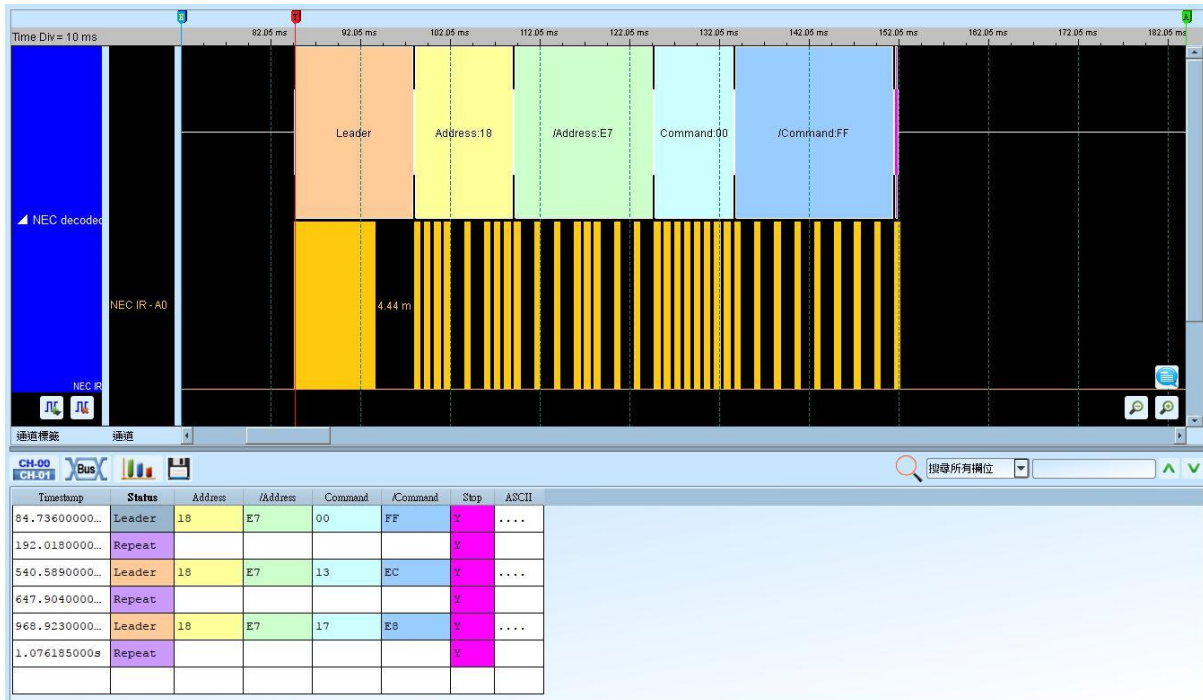
极性: 分 Auto, Idle high, Idle low 三种格式。

Auto: 自动侦测 Idle 时为 High or Low。

Idle high: Idle 状态时显示为 High。

Idle low: Idle 状态时显示为 Low。

分析结果



PECI

PECI(Platform Environment Control Interface) 是由英特尔(Intel)所开发出的总线, 应用在硬件的监测控制芯片, 包括电压、温度、系统异常等监测。

参数设定



PECI 参数设定

参数设定

通道设定

Data A0

报告格式

一般 进阶

波形颜色

设定资料的顏色

Sync

Address

WL / RL

FCS

Data

范围选择

选择要分析的範圍

起始位置 結束位置

緩衝區開頭 緩衝區結尾

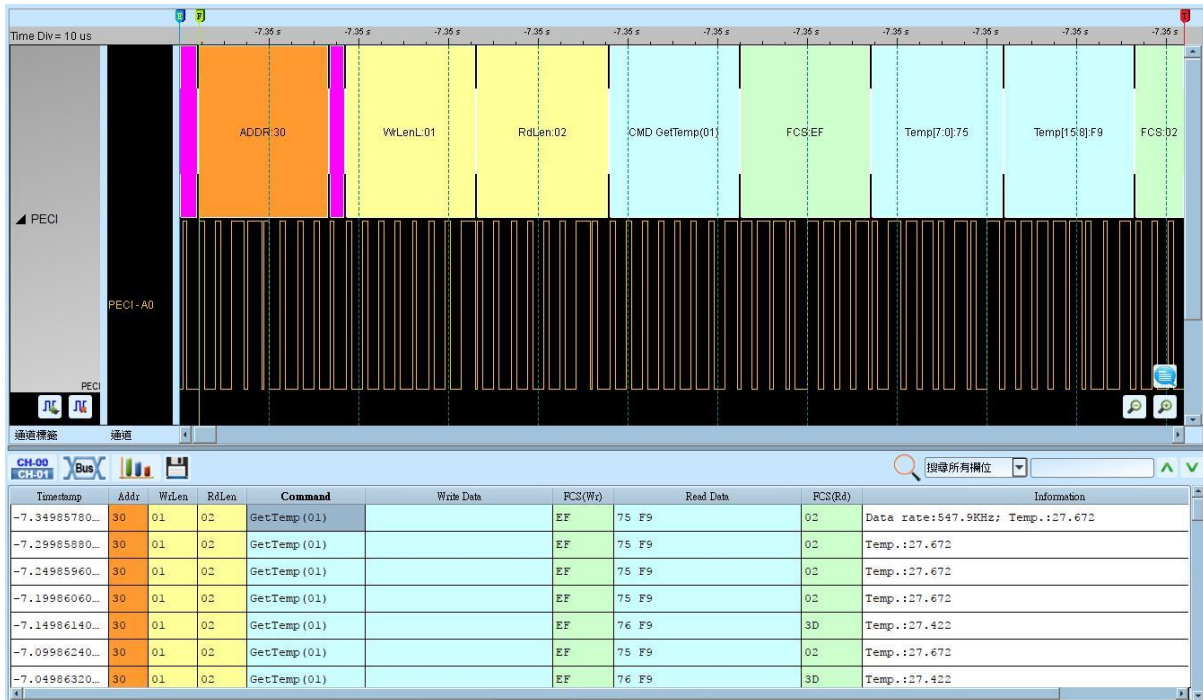
预设 确定 取消

通道设定: Data: Peci 资料

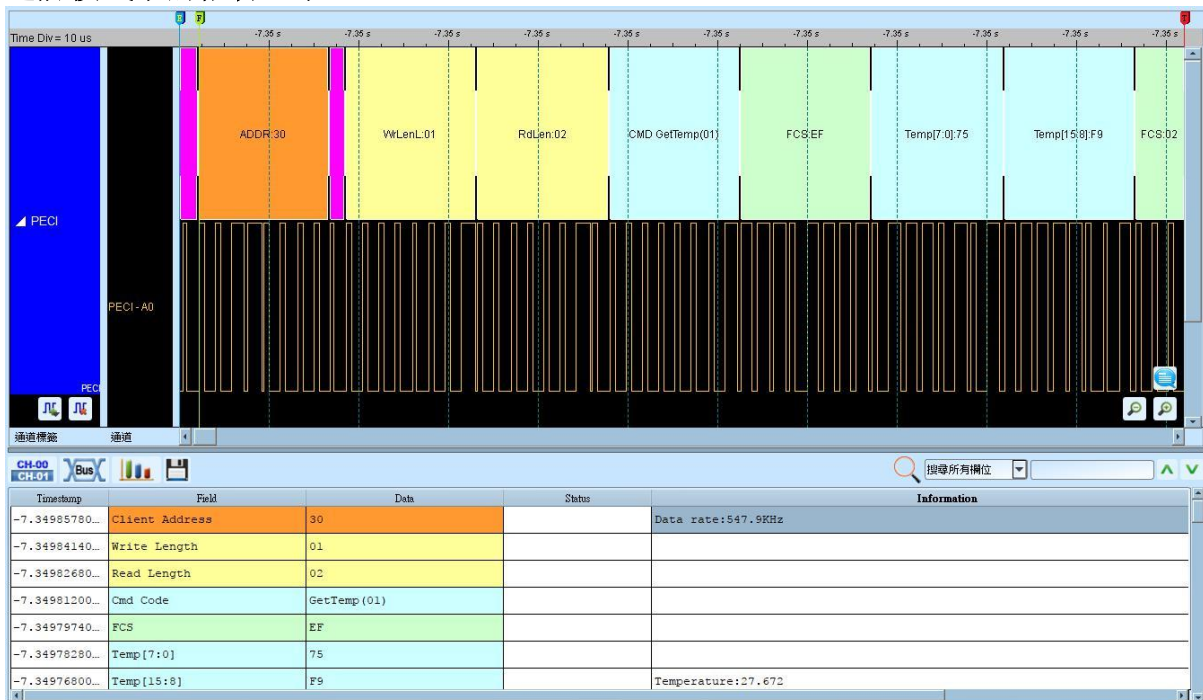
报告格式: 可选择一般、进阶模式, 进阶模式会显示较仔细的信息。

分析结果

一般模式下的报告显示



进阶模式下的报告显示



PMBus

Artesyn 技术公司联合了各大电源与半导体厂商，全力开发电源管理通信的标准协议。该组织于 2005 年 3 月发布了 PMBus 规范。PMBus 规范可为数据传输、命令与数据格式提供开放式标准，从而能够“模仿”智慧电池的标准。

参数设定



Clock Channel (SCK): PMBus 数据传输之 Clock。

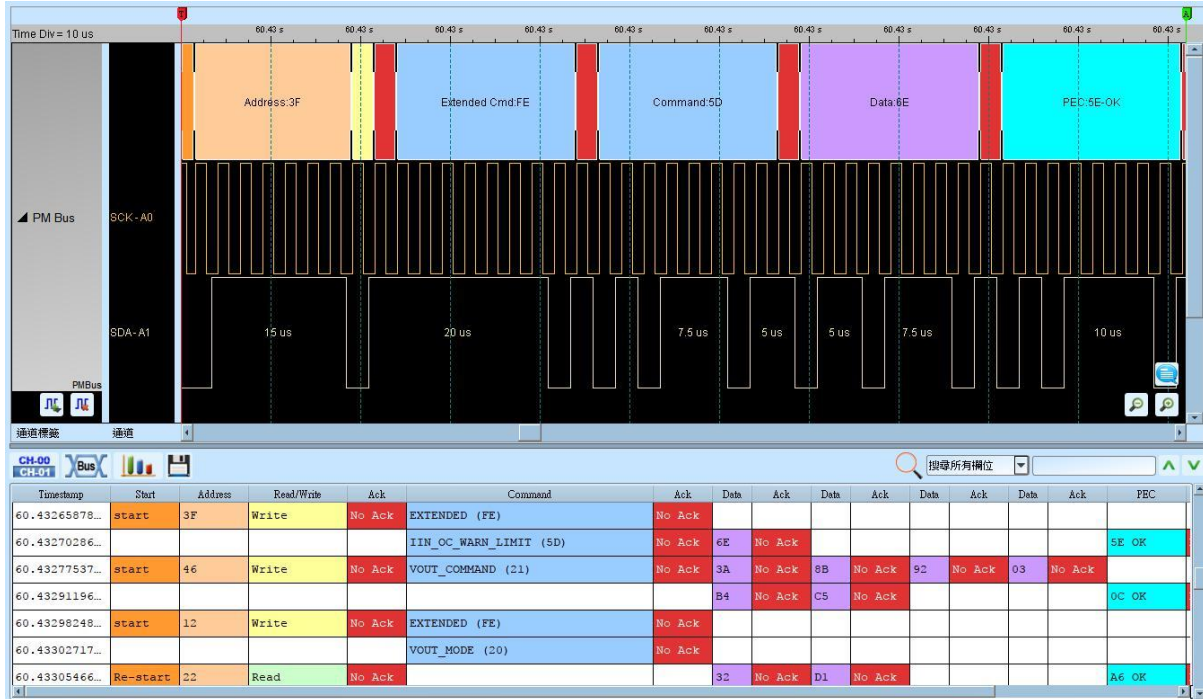
Data Channel (SDA): PMBus 数据传输之 Data。

是否解析 PEC: 设定分析的数据是否包含 PEC。

7-bit addressing (Including R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)。

忽略噪声: 分析时忽略因转态过缓所造成的噪声。

分析结果



Profibus

Profibus (PROcess Field Bus) 于 1987 由德国西门子等十四家公司及五个研究机构所推动, 广泛用于工业控制自动化、交通电力自动化等。Profibus 由 3 个部份组成, 最早提出的 PROFIBUS FMS (Fieldbus Message Specification), PROFIBUS DP (Decentralized Peripherals), PROFIBUS PA (Process Automation)。目前最常使用的是 PROFIBUS DP 和 PROFIBUS PA。

参数设定

通道设定: 设定 Profibus Channel 通道

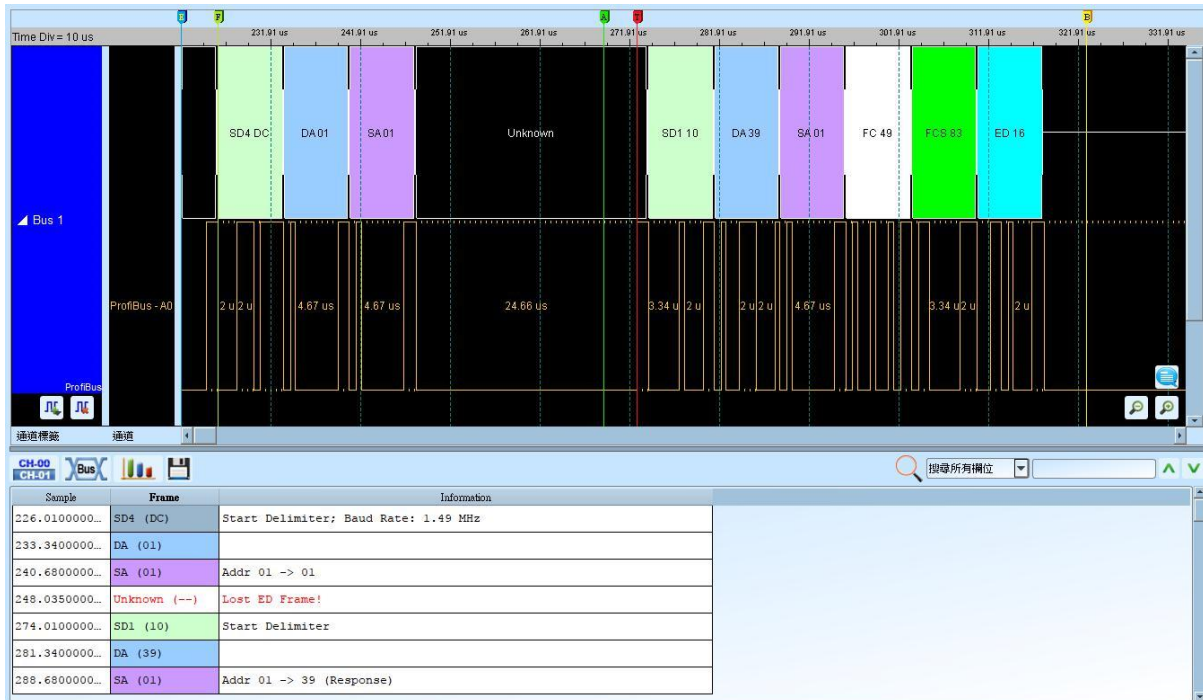
极性: 设定 Idle high / Idle low

速率/自动侦测: 手动设定速率或勾选自动侦测

Start Bit 之后是 MSB: 设定封包 Start Bit 之后是 MSB, 预设是 LSB。

波形中显示刻度: 设定在波形区依速率显示刻度

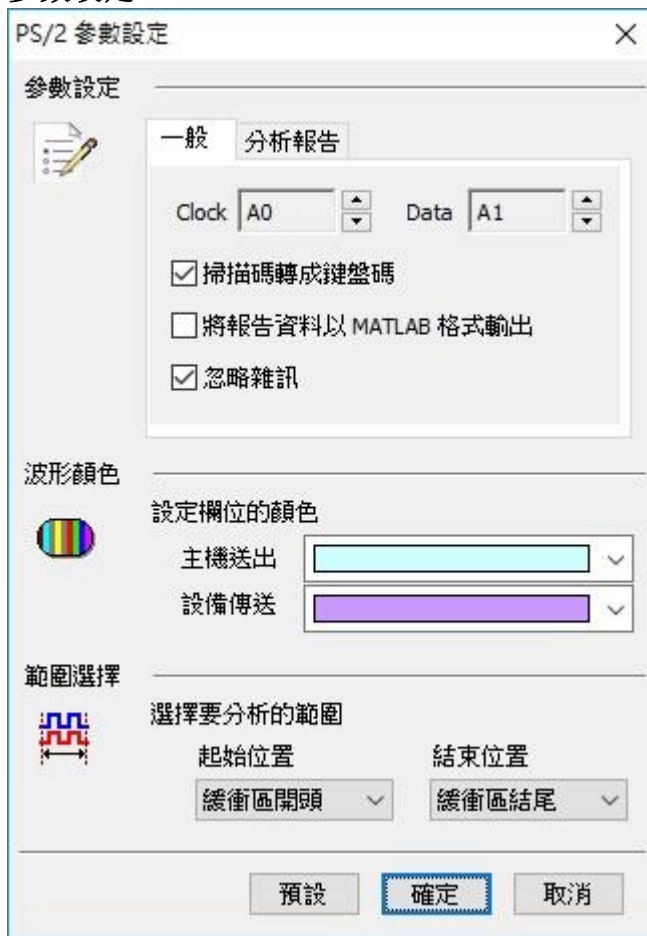
分析结果



PS/2

是一种双向同步串行通讯协议，应用在键盘或鼠标跟 PC 之间的通讯。IBM 开发，由六支接脚所组成，分别为 Clock(频率)、Data(数据)、+5v(电源)、Ground(接地)以及两支空脚。PS/2 采用双向同步传输方式，通讯的两端透过 Clock(频率输出)及 Data(数据传送)交换数据。

参数设定



一般：

通道选择： 设定待测物上各个讯号端接在逻辑分析仪的信道编号。分别是 Clock 以及 Data。

扫描码转成键盘码： 将分析后的数据显示成对应之键盘码。

将报告数据以 MATLAB 格式输出： 将分析后的数据输出为 MATLAB 的文件格式，格式如下所示。

Time = [25.78484 25.785985 ...]

Description = [DH DH ...] • DH = Device to Host, HD = Host to Device

Data = [58 FA 02 FA C4 ...]

档案(PS2_Matlab.m)储存于工作目录下。

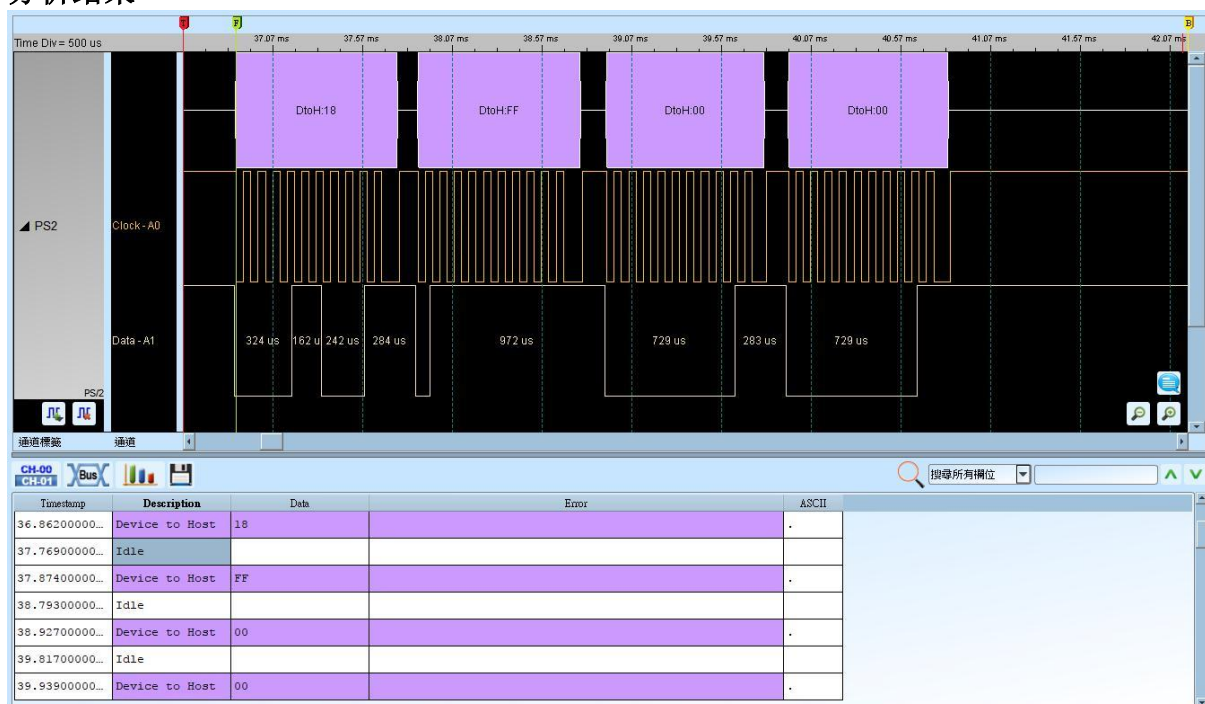
忽略噪声：分析时忽略因转态过缓所造成的噪声。

报告：



报告过滤的功能，报告区会显示被勾选的项目。

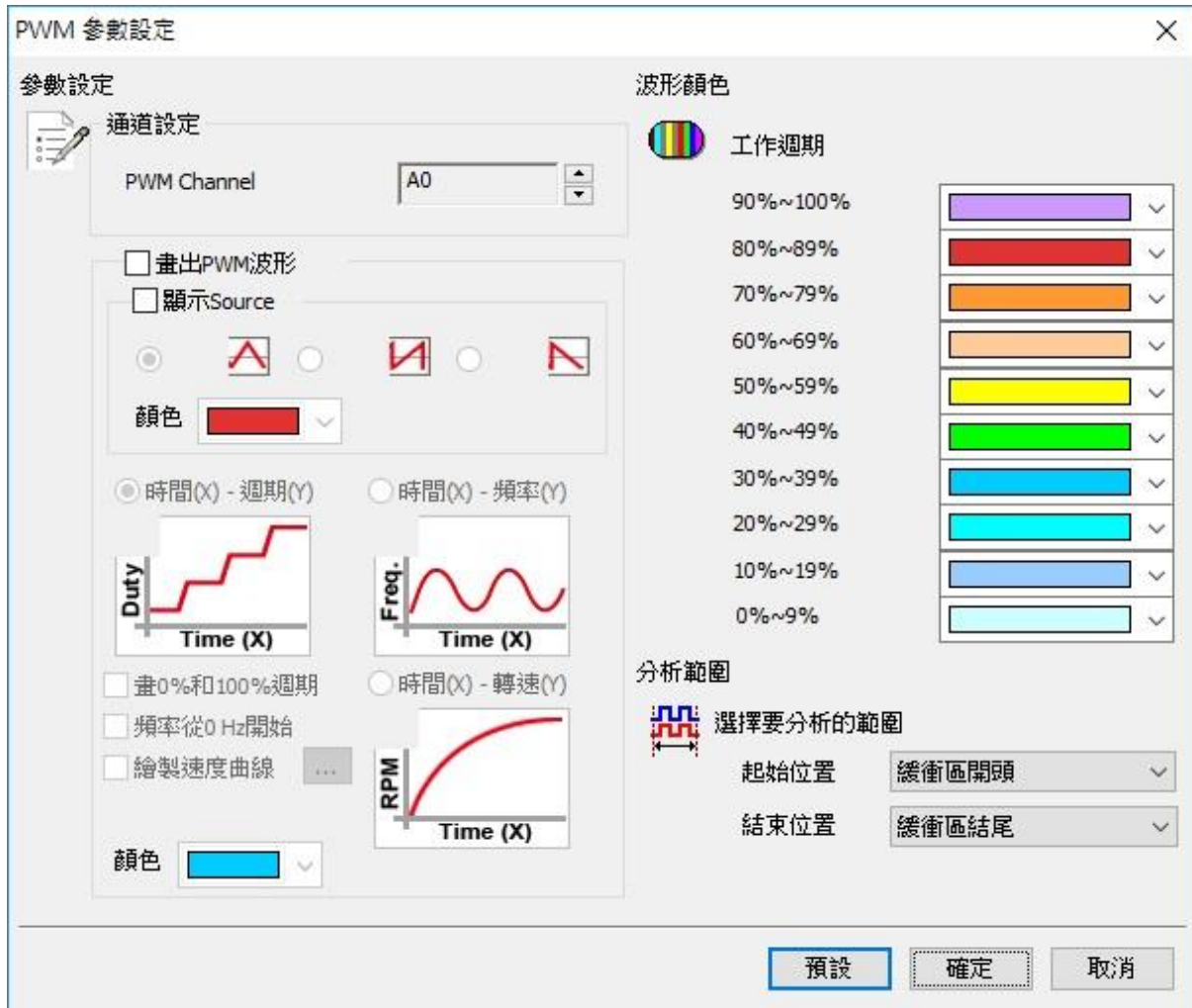
分析结果



PWM

PWM(Pulse Width Modulation), 称为脉宽调变, 它不是一种总线分析协议。主要是利用脉冲宽度之周期对模拟电路进行控制的一种非常有效的技术, 广泛应用在一些转速控制、亮度控制和温度控制等。

参数设定



PWM Channel: PWM 该讯号信道

画出 PWM 波形:

显示 Source: 显示 PWM 来源波形

时间(X)-周期(Y): 显示以时间为 X 轴;周期为 Y 轴的折线图

时间(X)-频率(Y): 显示以时间为 X 轴;频率为 Y 轴的折线图

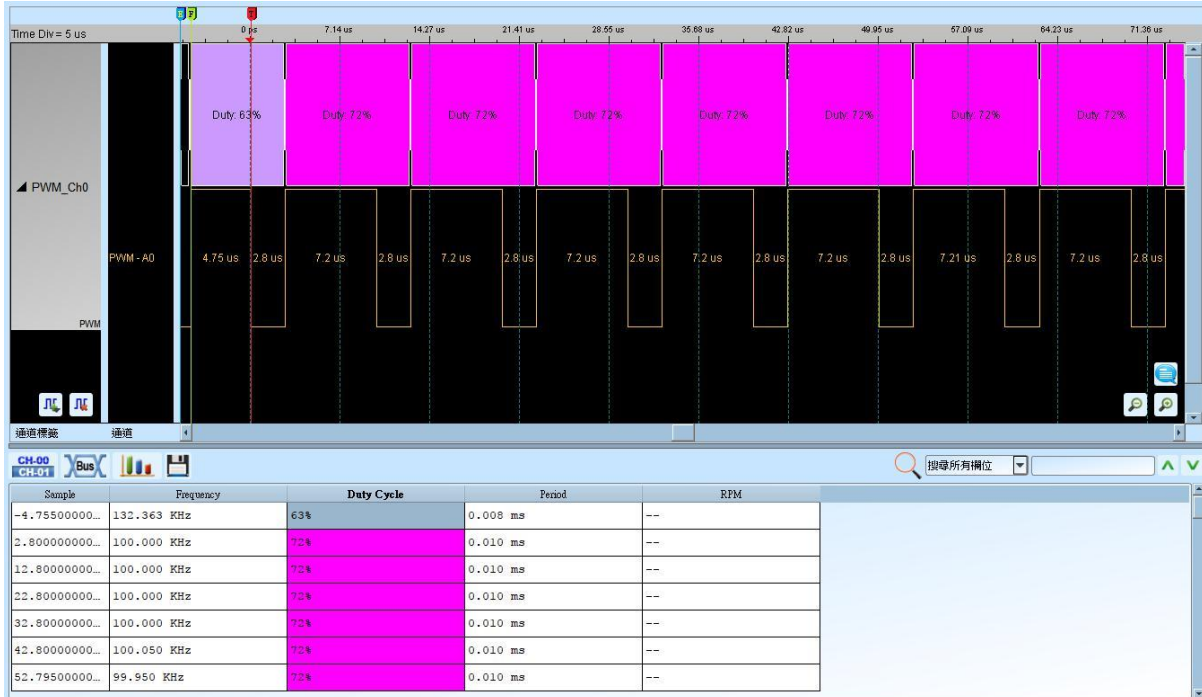
时间(X)-转速(Y): 显示以时间为 X 轴;转速为 Y 轴的折线图

画 0% 和 100% 周期: 当选择时间(X)-周期(Y)绘图时, 勾选画 0% 和 100% 周期时, 则会画出该段曲线; 反之, 则不会画出该段曲线。若出现 0%紧接 100%或是 100%紧接

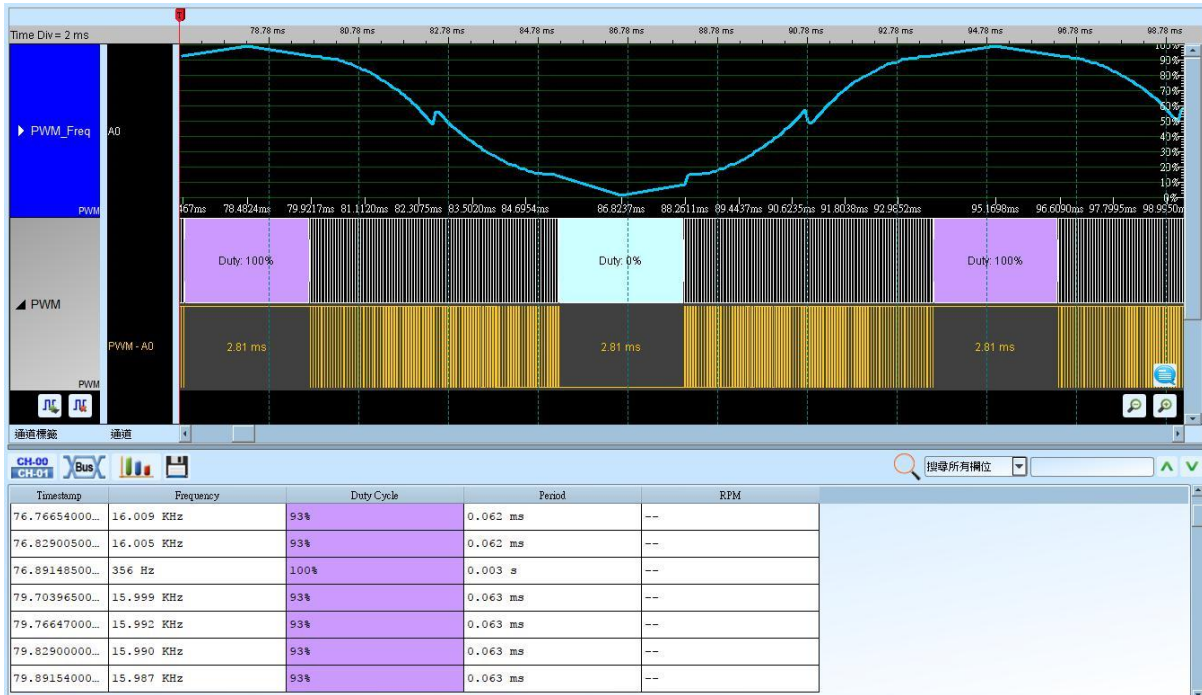
0%的情形, 2 个周期相连的曲线将不画。

频率从 0 Hz 开始: 当选择时间(X)-频率(Y)绘图时, 勾选该项 Y 轴频率刻度会从 0 Hz 开始, 反之会从最小频率开始。

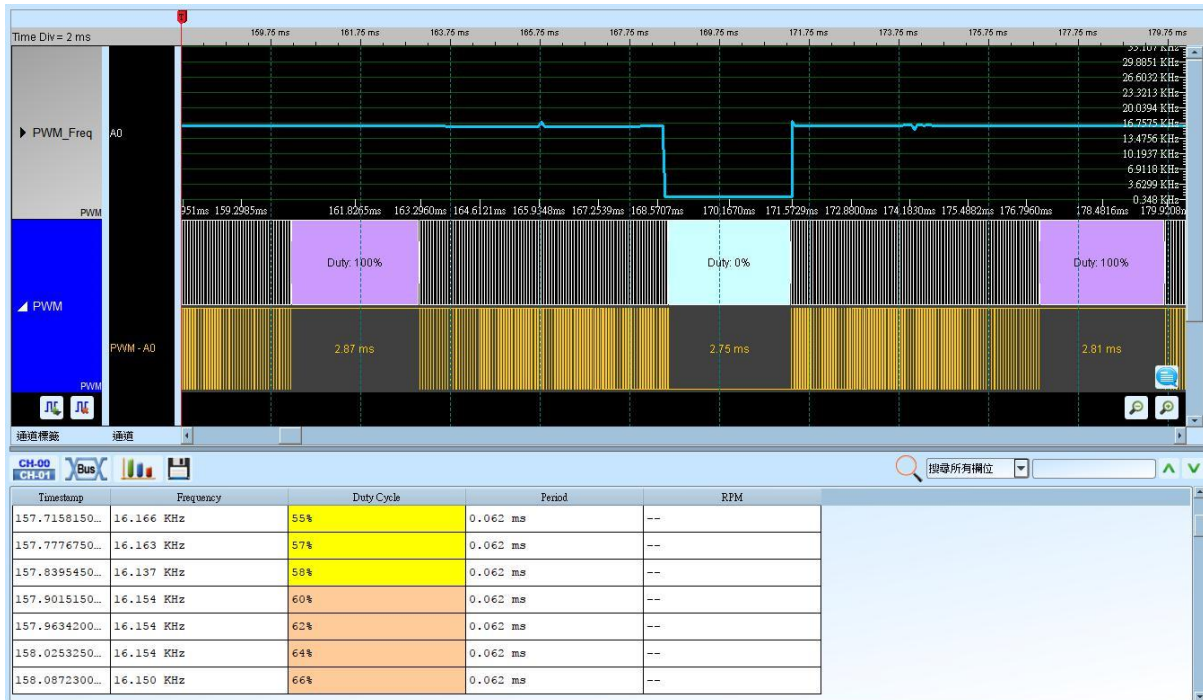
分析结果



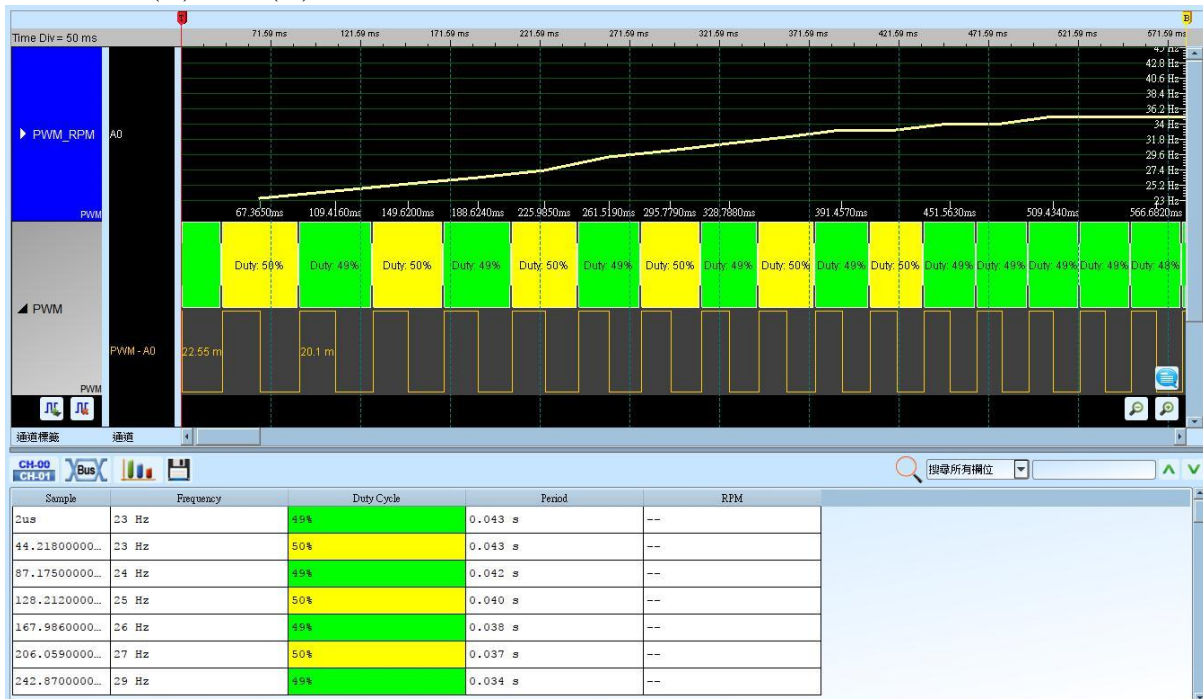
设定 时间(X)-周期(Y)



设定 时间(X)-频率(Y)



设定 时间(X)-转速(Y)



QI

QI 为无线电力传输协会 Wireless Power Consortium (WPC)所制定，作为无线电力传输时用以沟通发送端及接收端装置的通讯协议。

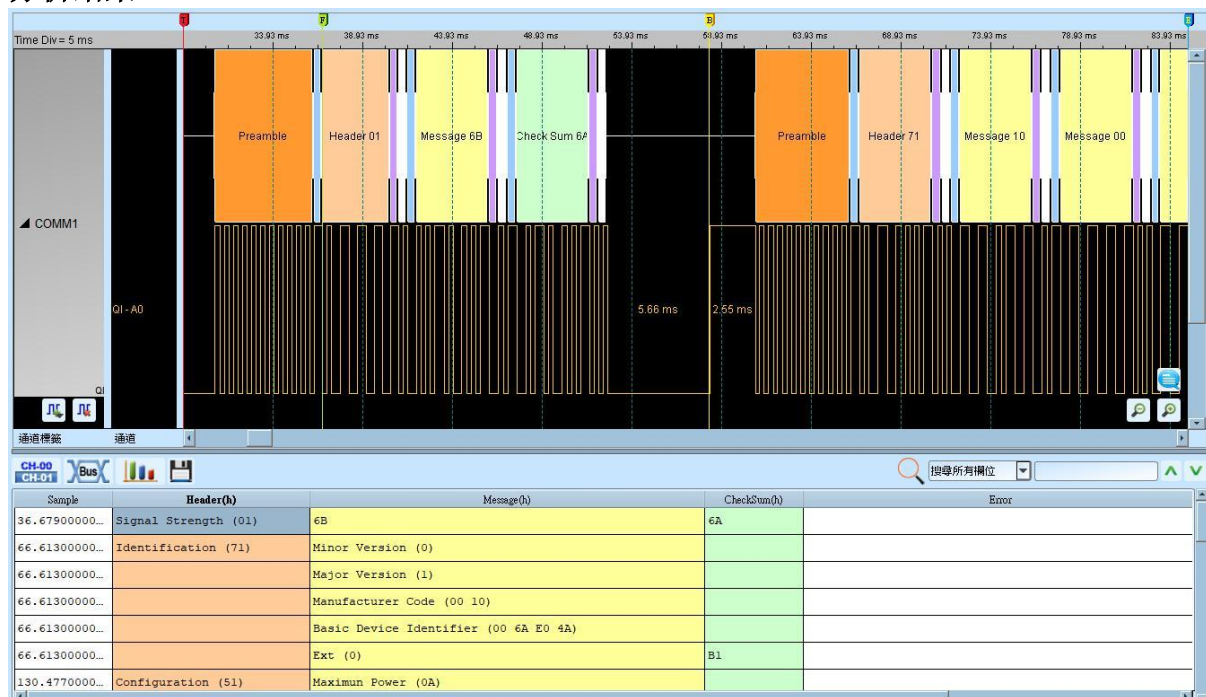
参数设定



QI 通道: QI 讯号(Bi-phase Encoded)

进阶解码: 对 Message 内容解码

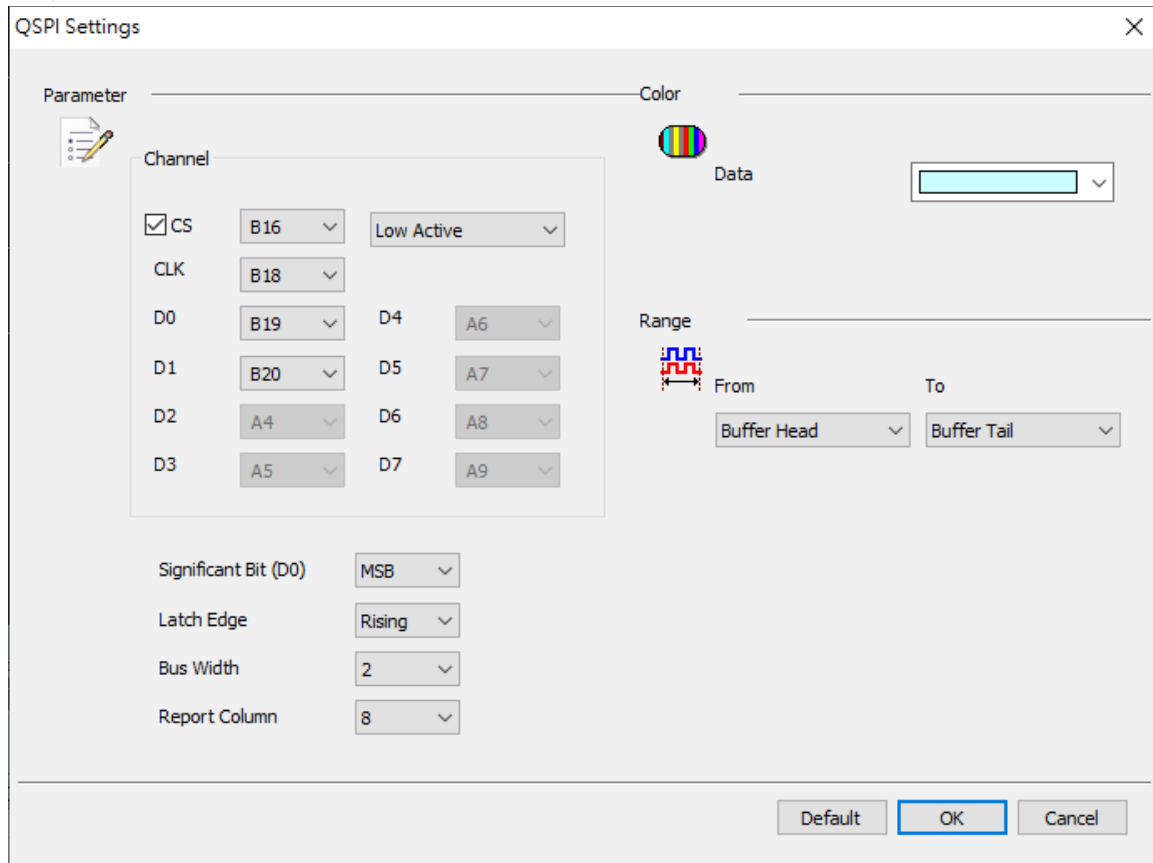
分析结果



QSPI

QSPI 为 SPI 的加强版，加强在 DATA 的传输量；QSPI 的数据线是属于双向的，且属于
 并行传输

参数设定



通道设定:

CS: 预设开启，当 CS edge falling，开始撷取数据，可自定义是否使用，

CLK: DUT 的 Clock 通道

D0-D7: 可自定义数据信道

Significant Bit(D0): D0 为资料排列的 MSB or LSB,

以 Bus Width = 4 MSB 为例, Byte 组合方式为 D0 D1 D2 D3 D0 D1 D2 D3

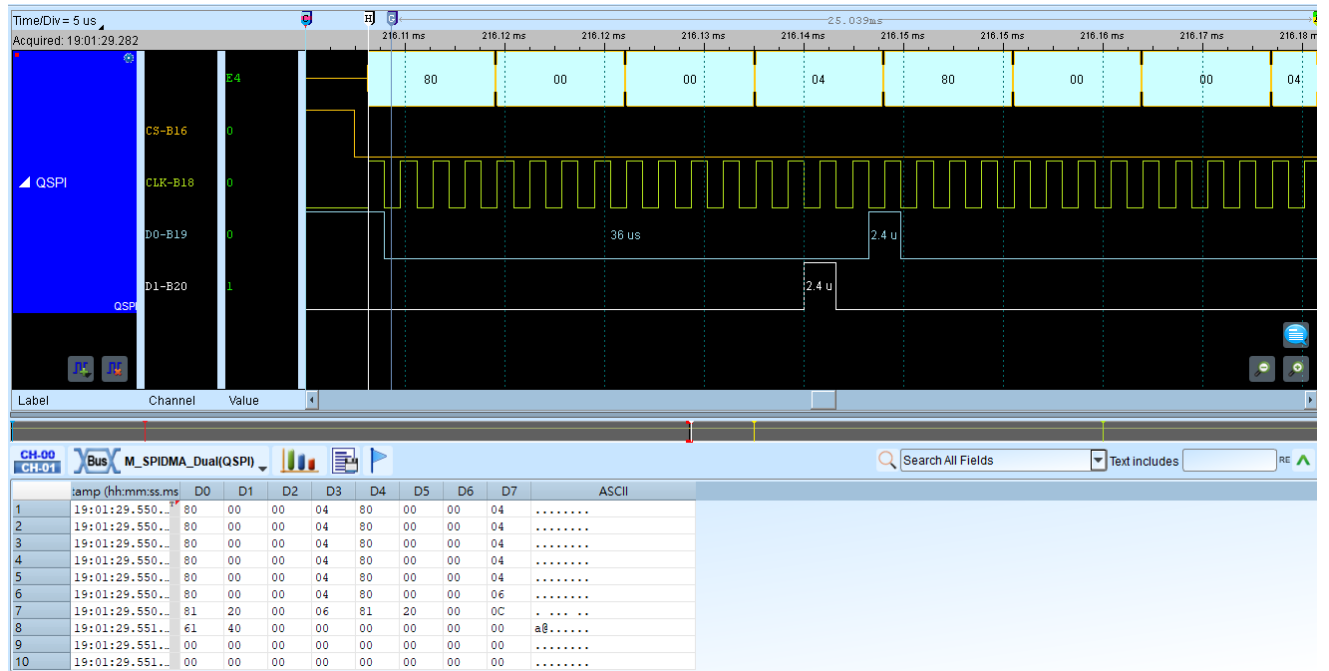
以 Bus Width = 4 LSB 为例, Byte 组合方式为 D3 D2 D1 D0 D3 D2 D1 D0

Latch Edge: 可选择 Rising/Falling/Both 当作数据的采集位置

Bus Width: 可选择数据 1, 2, 4, 8 线

Report Column: Report 呈现方式, 可选择 8/16 字段

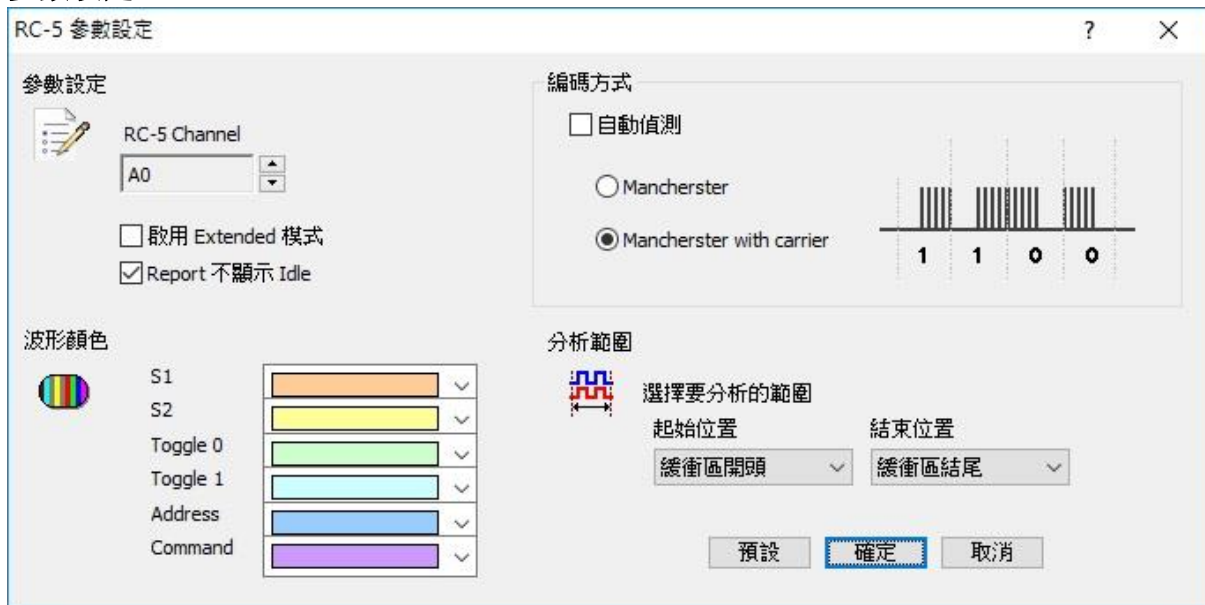
分析結果



RC-5

RC-5 是为飞利浦(Philips)所制定的一种红外线遥控信号协议，为广泛提供廉价的遥控控制。该协议明确界定为不同类型的设备(如家庭的娱乐系统)，以确保它的兼容性。目前最新的协议称为 RC-6，具有更多的功能。但大多仍采用 RC-5 的格式。

参数设定



参数设定: 设定待测物上的讯号端接在逻辑分析仪的信道编号。

启用 Extended 模式: 当 Extended 启用时，会将 S2 转换成 Command 的第七个位。在波形区会多一个 Extend Command 的资料。

Report 不显示 Idle: 勾选此项, Report 区会将不会有 Idle 的数据，方便用户观察分析结果。

编码方式: 分自动侦测、Manchester、Manchester with carrier 三种格式。

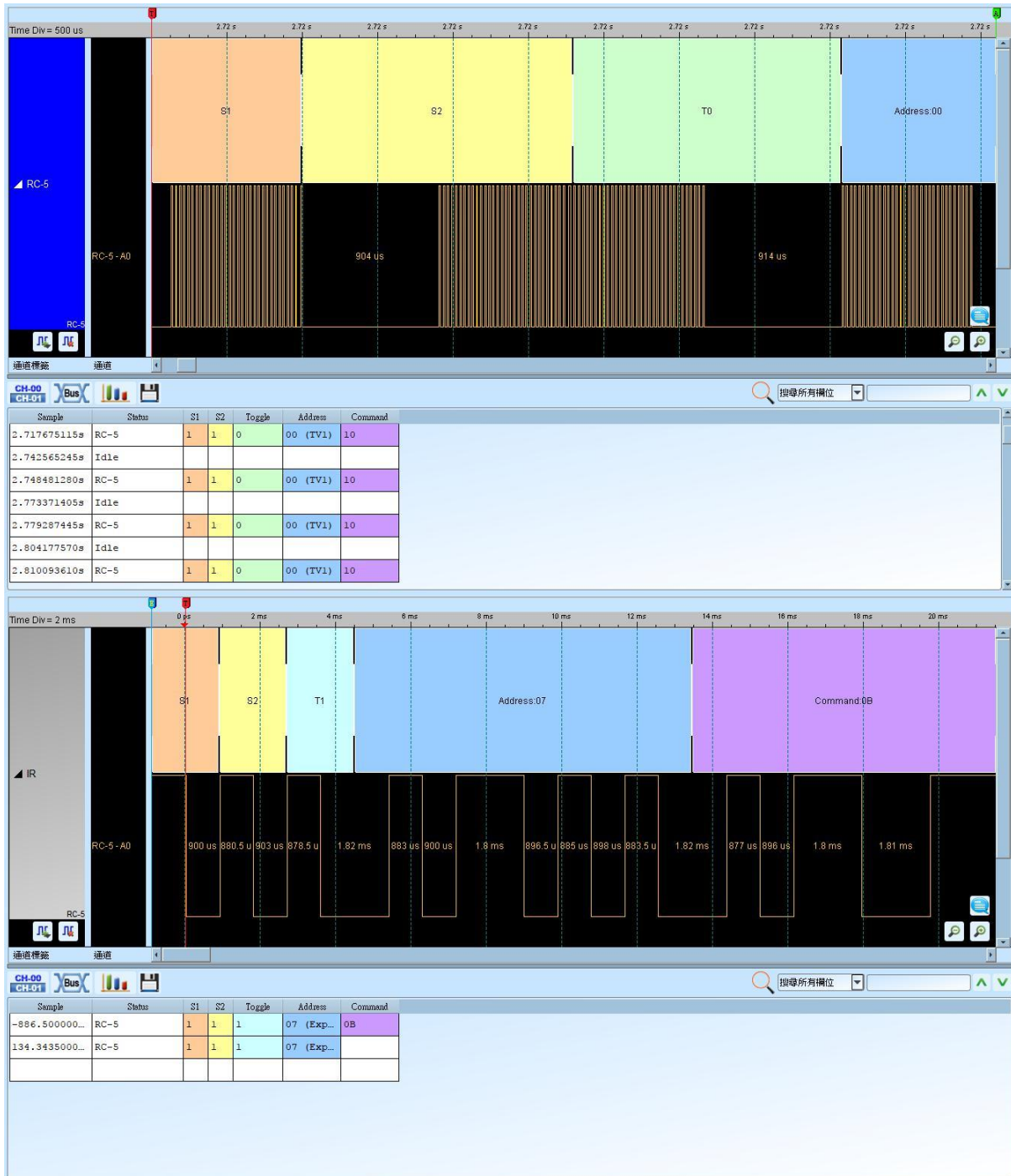
自动侦测: 自动侦测所使用之编码方式。

Manchester: 编码方式为无载波之 Manchester。

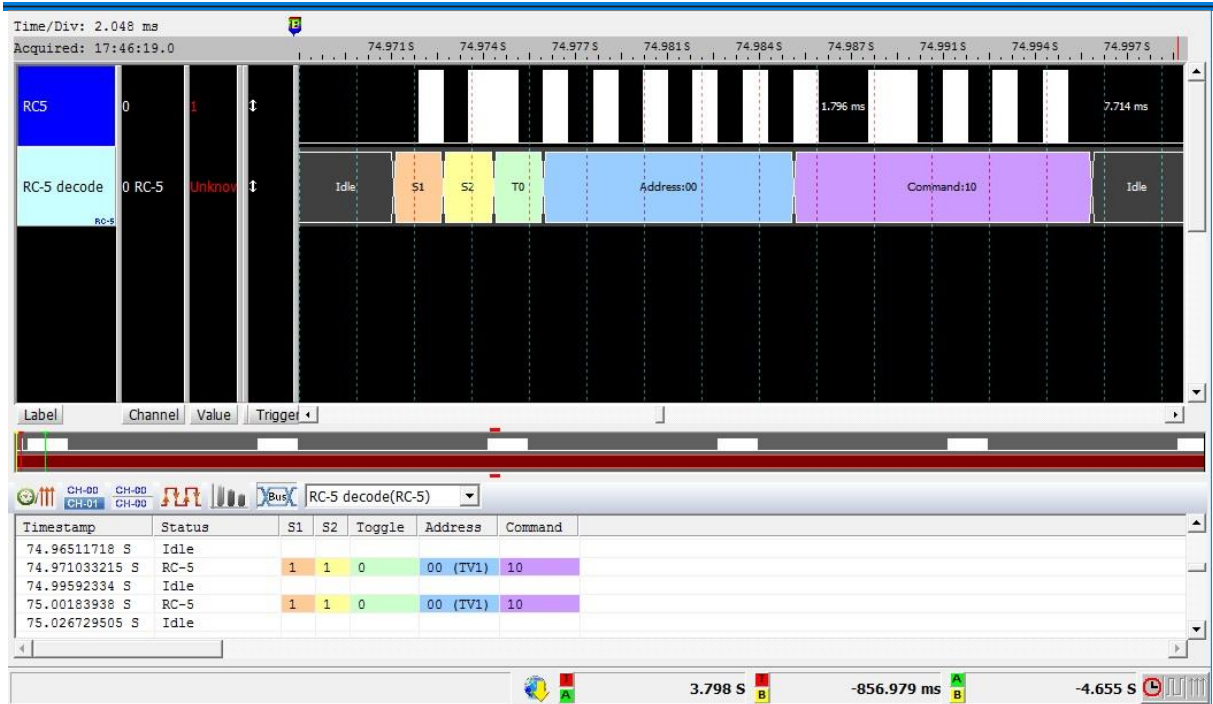
Manchester with carrier: 编码方式为有载波之 Manchester。

分析结果

分析无载波之 RC5



分析有载波之 RC5



RC-6

RC-6 是飞利浦(Philips)制定的一种红外线通讯协议，承袭自 RC-5 的架构并且增加了更多功能，可使用不同的操作模式在不同的用途，不同的模式下也会有不同长度的命令。

参数设定



参数设定: 设定待测物上的讯号端接在逻辑分析仪的信道编号。

Add & Cmd Bits: 可选择 Control 讯号内的 Address 和 Information 讯号内的 Command 是 8 或 16 个 Bits。

Report 不显示 Idle: 勾选此项, Report 区会将不会有 Idle 的数据, 方便用户观察分析结果。

编码方式: 分自动侦测、Manchester、Manchester with carrier 三种格式。

自动侦测: 自动侦测所使用之编码方式。

Manchester: 编码方式为无载波之 Manchester。

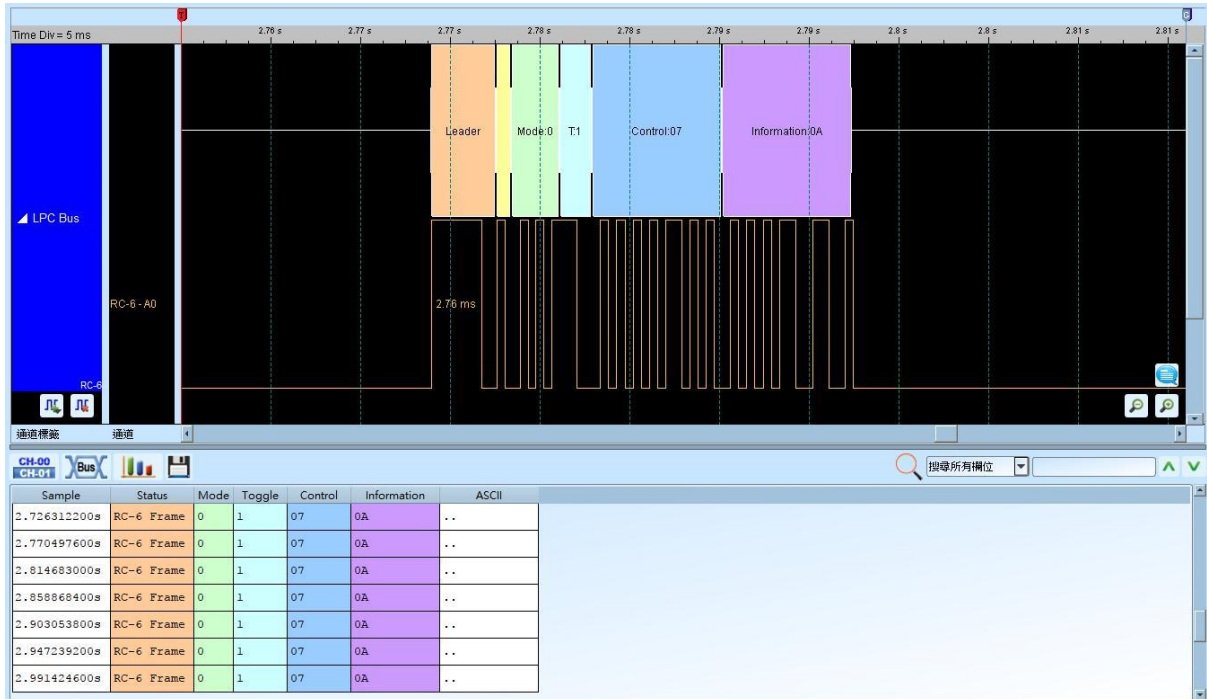
Manchester with carrier: 编码方式为有载波之 Manchester。

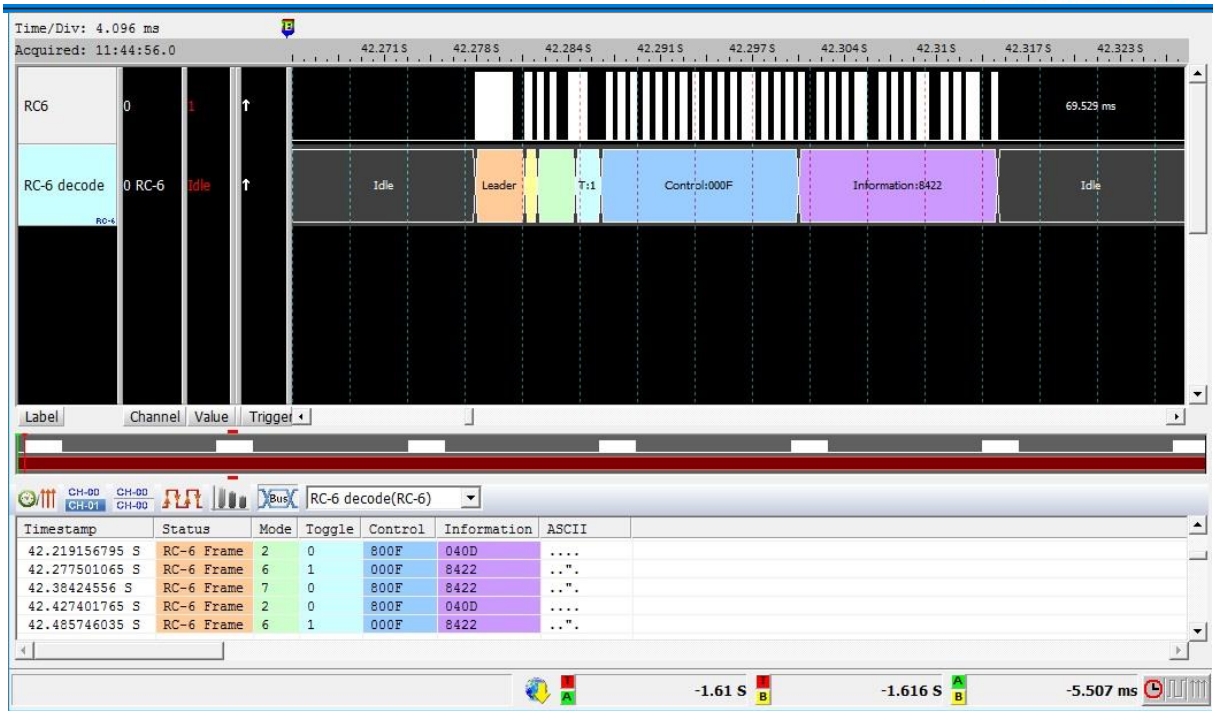
分析结果

分析无载波之 RC6



分析有载波之 RC6





RGB Interface

RGB Interface 用于 MCU 和 LCD 之间传输数据的接口。LCD Panel 由 LCD 的控制器来驱动，而 RGB 数据则由 MCU 写入内存中再传到 LCD 控制器中。可以由此接口读取 RGB 数据来看 LCD 上呈现的画面。

参数设定

通道设定:

SCLK: 频率讯号

DE (Data Enable): 开始读取数据讯号

Hsync (Horizontal synchronization): 横向数据讯号

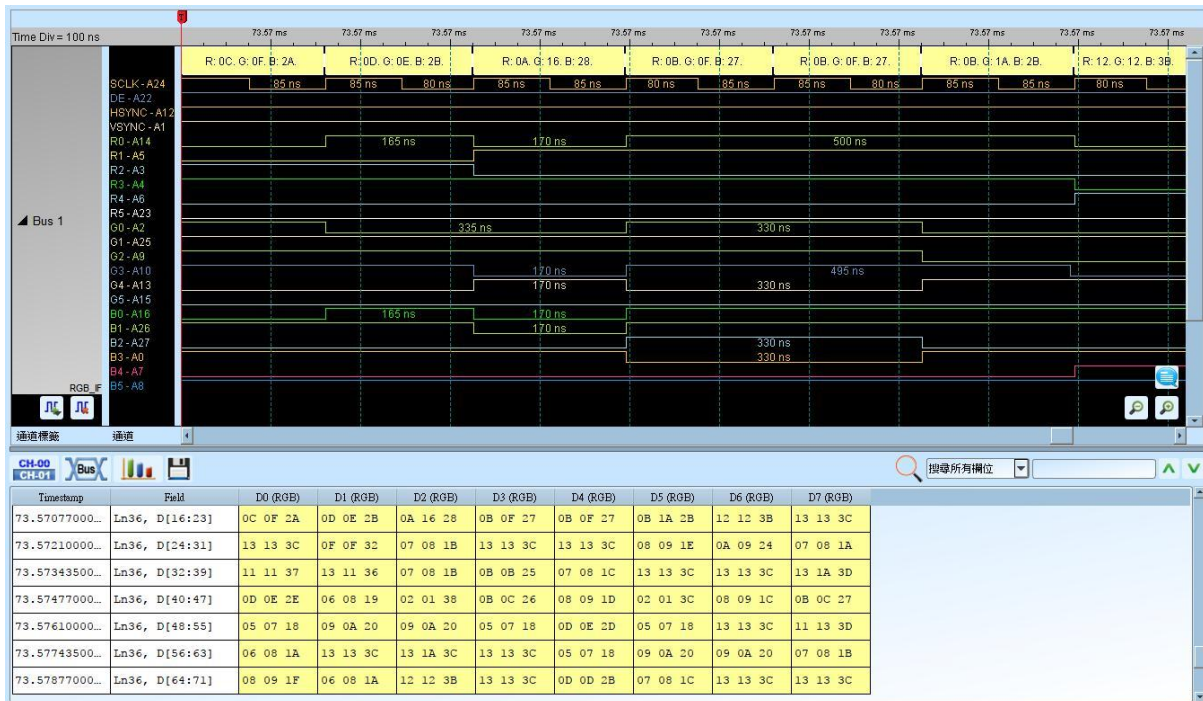
Vsync (Vertical synchronization): 纵向数据讯号

R0 - 7, G0 - 7, B0 - 7: RGB 资料脚位

Format: 选择 RGB 格式或 User defined

Save as JPG file: 勾选此功能, 译码完成后会将 RGB 数据于 LA Viewer 工作目录下产生 JPG 文件

分析结果



S/PDIF

是一种数字音效传输接口，可使用电线或光纤进行传输。其名称是 Sony/Philips Digital Interconnect Format(也被称为 Sony Philips Digital InterFace)。这两家公司是主要的规格制定者，其规格源自 AES/EBU 专业用数字音效传输接口，然后做一些修改后可用于较低成本的硬件上。

参数设定

通道设定: 预设为 Channel 0。

自动侦测 Bit Rate: 预设为开启。此处可自动侦测信号源所送出的信号频率，可量测的范围是 Bit Rate 384Kb/s-12.288Mb/s(Audio sample rate 6Khz-192Khz)。您可以选择由逻辑分析仪自动侦测或选择内建的项目来进行信号抓取。自动侦测所得出的频率可能会接近真实的频率，但对于信号分析并没有影响。若是您最后希望进行录音播放时，逻辑分析仪会根据侦测到的频率来换算播放的 sample rate，可能会与信号源不同。

Frame 数量: 预设每个 Block 内，有 192 个 Frame。此数值主要是用来协助分析出每个 Sub frame 的顺序，并协助解出 User bit 及 Channel status bit。

位方向(Aux. Data): 预设 Aux. data 为 LSB first。可修改为 MSB first。

位方向(Audio Data): 预设 Audio data 为 LSB first。可修改为 MSB first。

数据格式: 预设为 16 bits。可选择为 16、20、24 bits。逻辑分析仪会根据此数值来显示数据及产生可播放的声音资料。

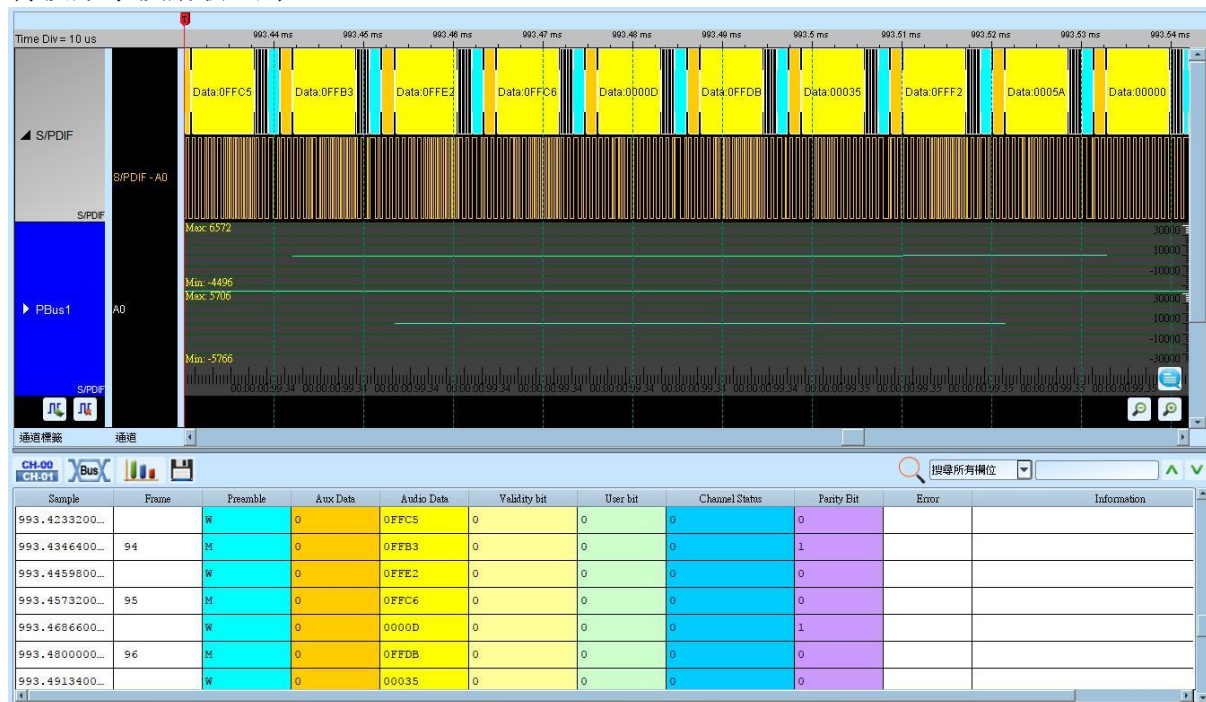
同位检查: 预设为 Event parity, 您可修改为 Odd parity 或 Non Parity。在报告窗口会协助判断数据是否有发生错误。

录音播放: 默认为开启, 此功能可以把所有 Sub frame 收集起来后, 于分析完毕后进行播放。您可以用最快的方式确认声音是否已经正常传送, 而不必逐项检视数据。由于播放的时间长度, 会根据逻辑分析仪能纪录的数据深度有关, 建议您可将逻辑分析仪的数据深度拉大, 并减少逻辑分析仪使用的信道数量。

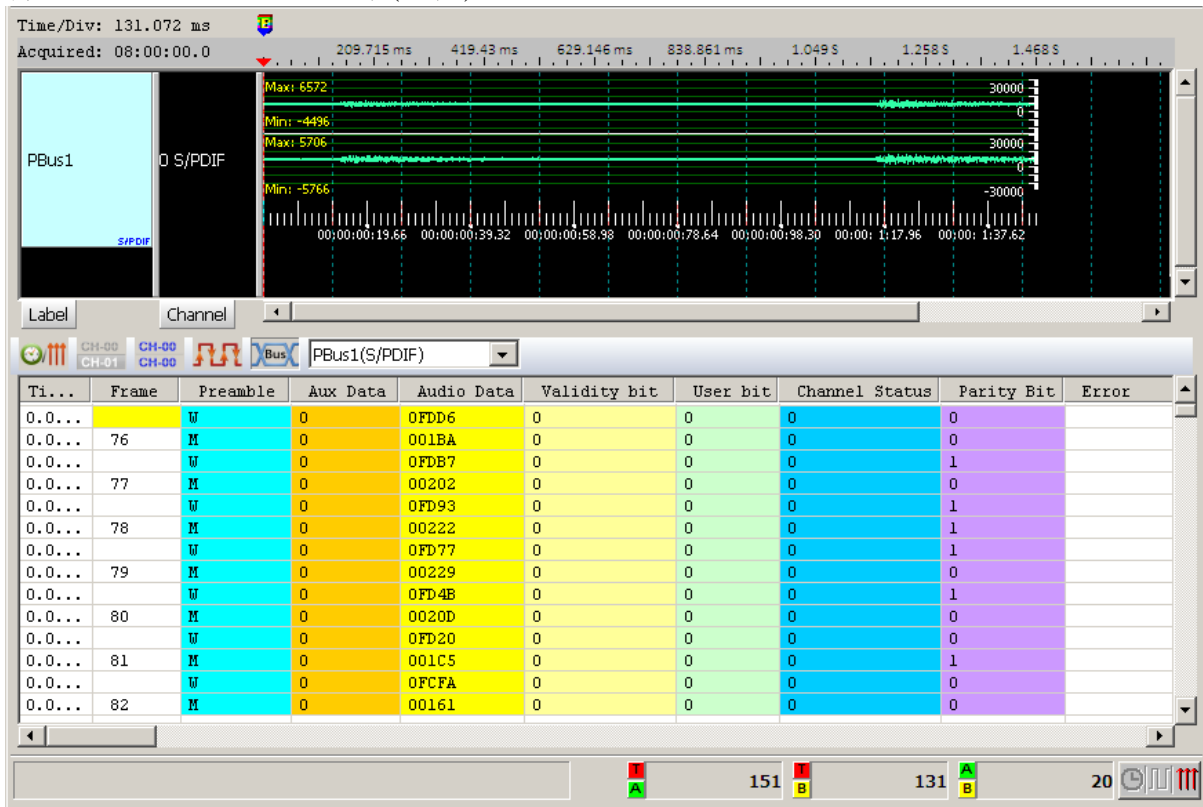
画出声音波形: 可于波形区划出声音的波形。

分析结果

将波形字段解析出来



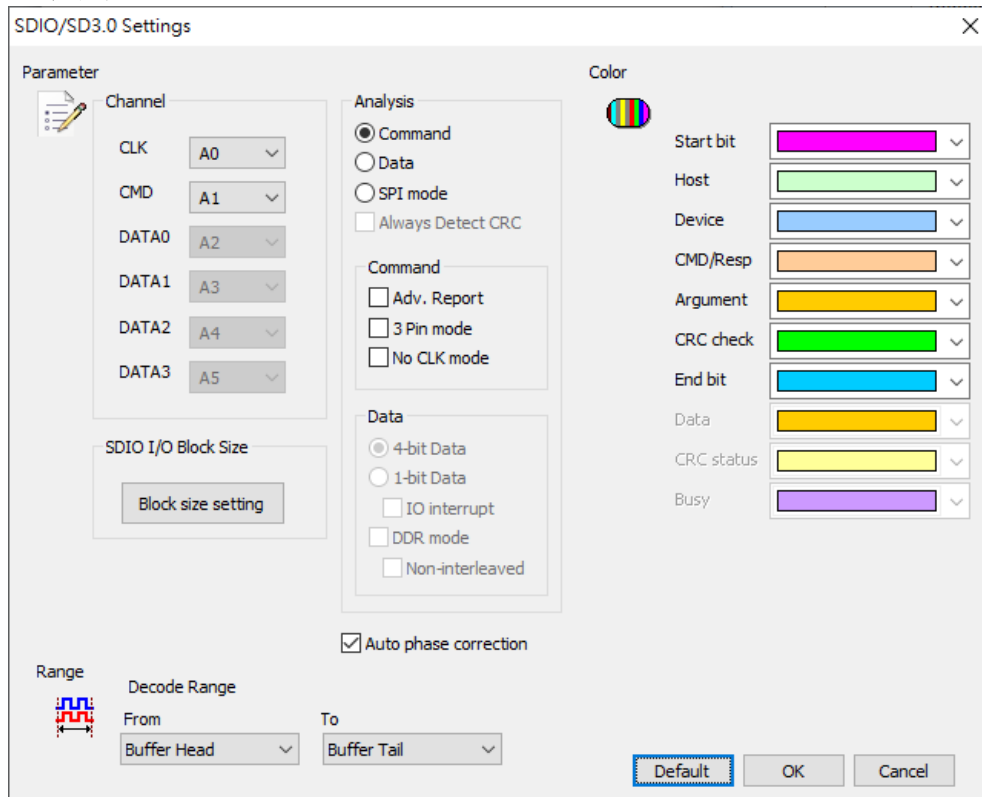
将波形以声音波形绘制出来(缺檔)



SDIO

SDIO, 意即 Secure Digital Input/Output, 支持 SD3.0/SDIO3.0 是一种记忆卡的标准。

参数设定



通道设置: 设定待测物上之讯号, 接在 Busfinder 的通道编号。

数据长度: 设定分析目标的数据长度, 由用户自行设定。

分析方式:

Command only: 只分析 Command。

Data only: 只分析 Data。

Command + Data: 同时分析 Command 以及 Data。

SPI mode: 以 SPI 模式分析。

额外选项:

Adv. Report: 报告区会对 Command argument 数据进一步译码。

Don't care clock: 只依照 CMD 信道来译码, 不需要 CLK 通道。

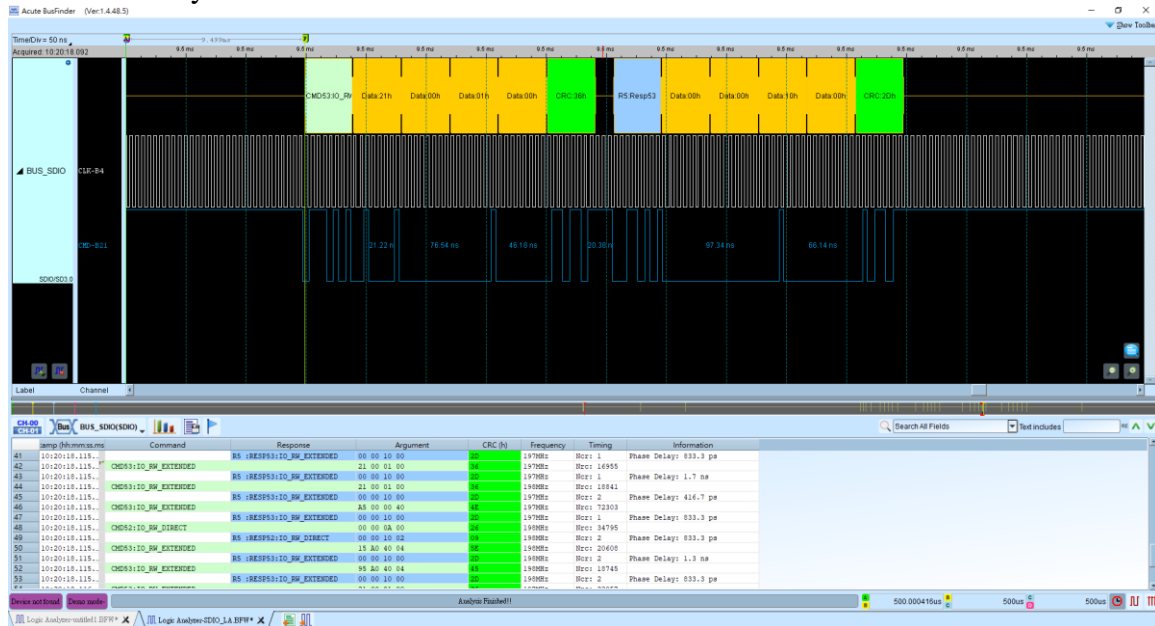
Data: 可选择 DDR mode、8 位、4 位或 1 位的数据,

(选择 1 位的数据时可选择是否要分析 SDIO interrupt 并经由 DAT1 来分析 IO interrupt, 在 DDR mode 下勾选 "Non-interleaved" 后分析数据不会交错排列。)

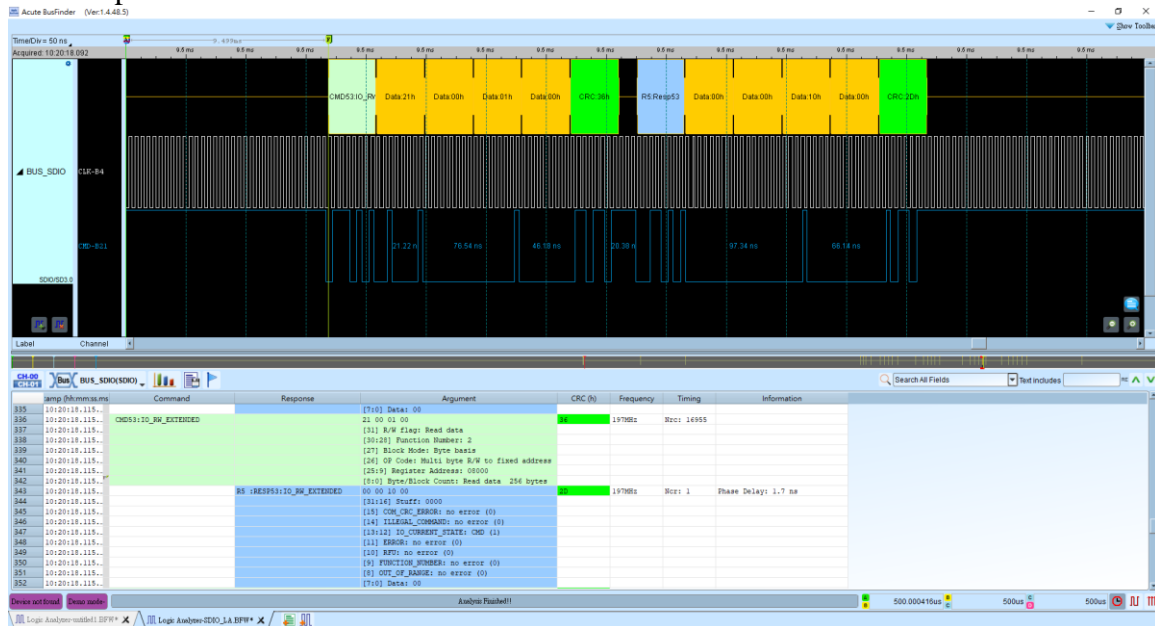
Auto phase correction 自动调整相位

分析结果

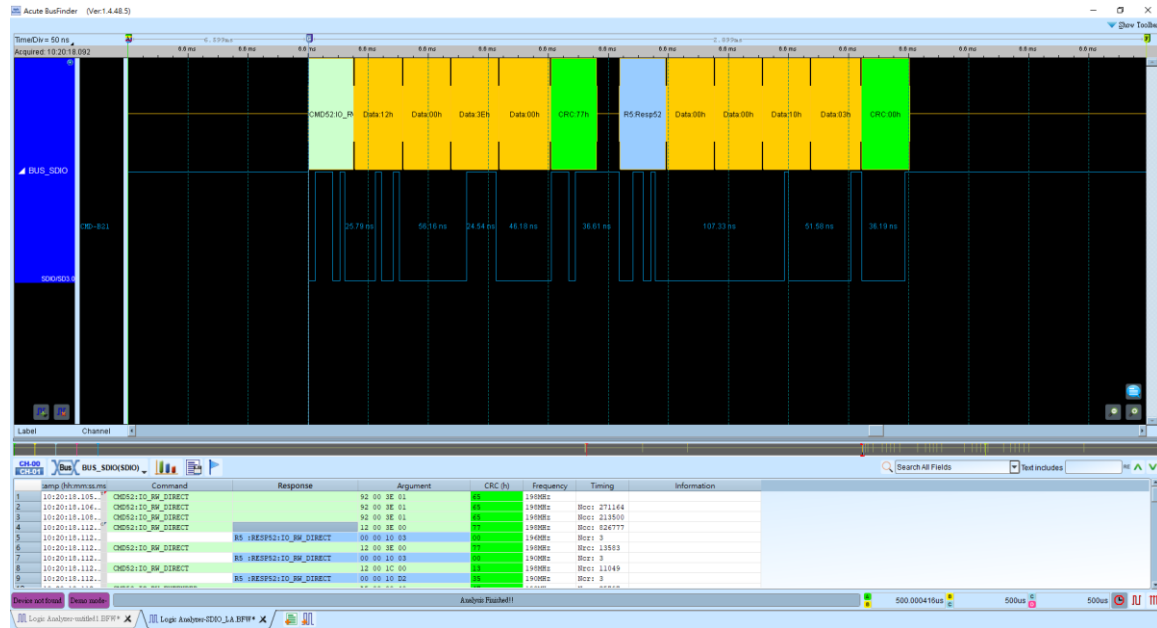
Command only:



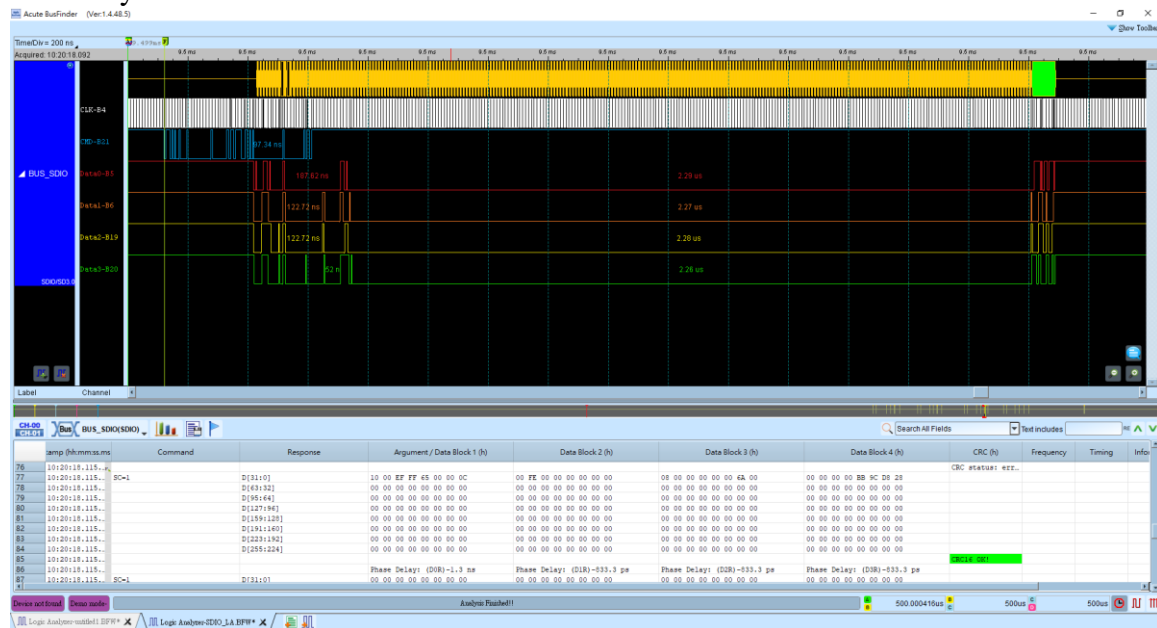
Adv. Report:



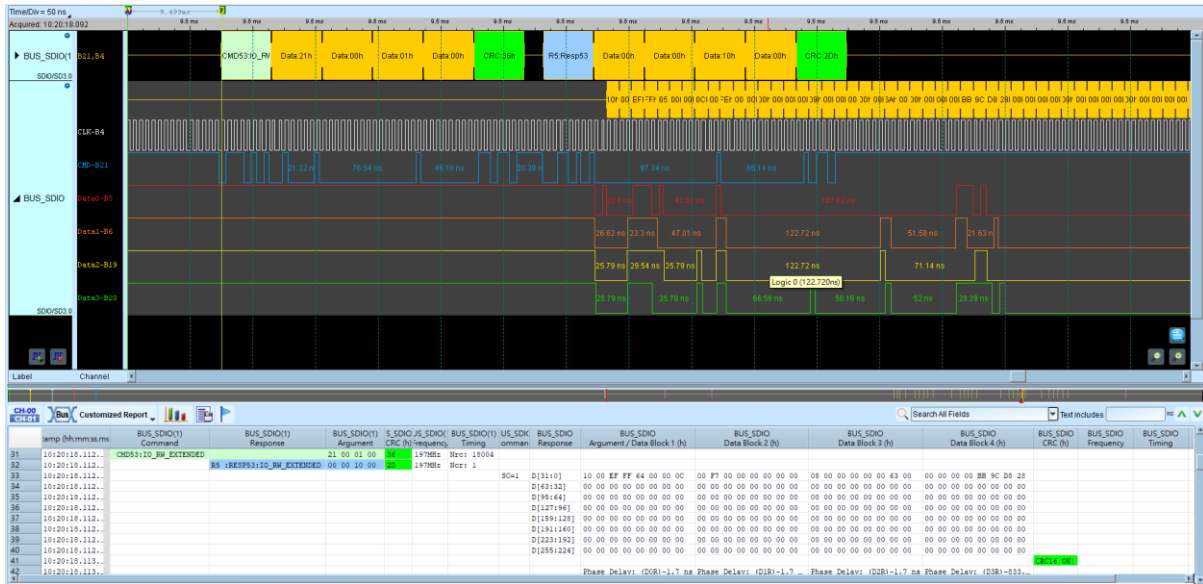
Don't care clock:



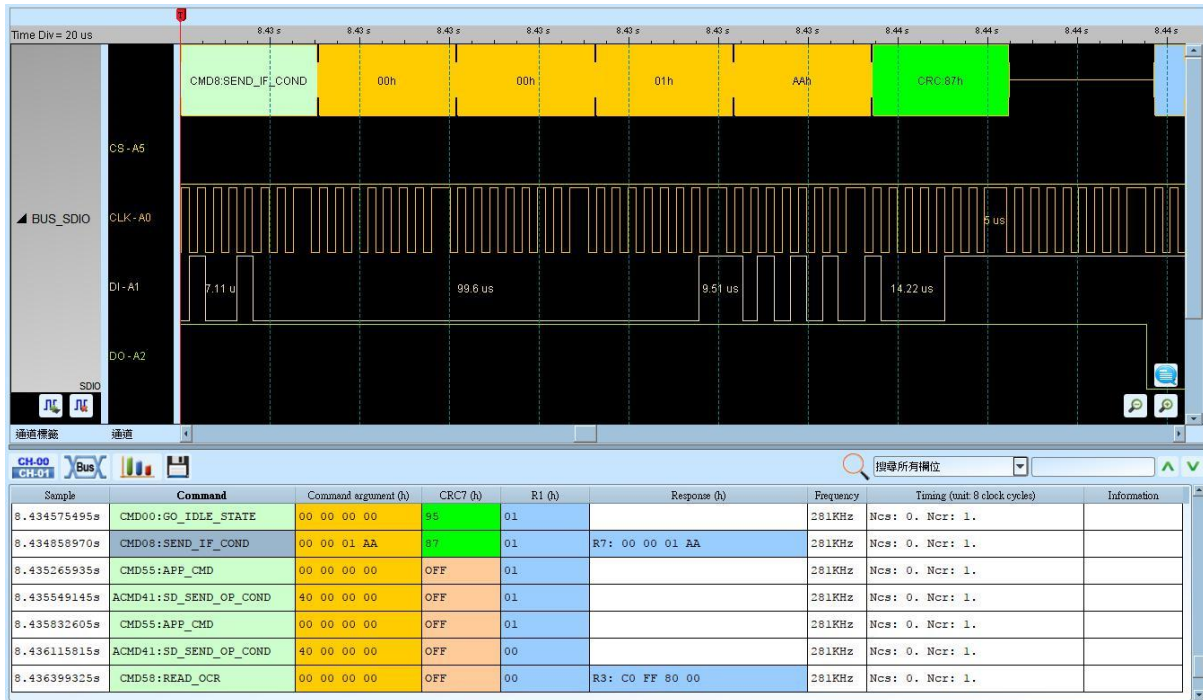
Data only:



Command + Data mode:



SPI mode:



SDR SDRAM

SDRAM (Synchronous Dynamic Random Access Memory) 同步动态随机存取记忆体，其特征能够与 Host 同步内存的频率，由于只能在 Rising edge 传输数据，SDRAM 亦可称为 SDR SDRAM (Single Data Rate SDRAM)。

SDRAM 与现行计算机使用的 DDR SDRAM 结构有所不同, DDR(Double Data Rate)其实指的是 DDR SDRAM (Double Data Rate SDRAM) 表示 Rising/Falling edge 都可传输数据。

由于所需通道数较多以及信号速度较快的关系，此 Decode 仅于 LA3000+ 或 BusFinder 机种提供。

另外,此 Decode 仅支持 SDR SDRAM 分析，不支援 DDR SDRAM。

Settings

SDR SDRAM 參數設定

通道設定

#CAS: A3
 CKE: A5
 CLK: A0
 #CS: A1
 #RAS: A2
 #WE: A4
 DQM: x4
 DQM0: A6
 DQM1: A7
 DQM2: A8
 DQM3: A9
 Bank Address: BA0: A10, BA1: A11

Address

x12
 A0: A12
 A1: A13
 A2: A14
 A3: A15
 A4: A16
 A5: A17
 A6: A18
 A7: A19
 A8: A20
 A9: A21
 A10: A22
 A11: A23
 A12: A24

Data

x32
 DQ0: A24, DQ8: B0, DQ16: B8, DQ24: B16
 DQ1: A25, DQ9: B1, DQ17: B9, DQ25: B17
 DQ2: A26, DQ10: B2, DQ18: B10, DQ26: B18
 DQ3: A27, DQ11: B3, DQ19: B11, DQ27: B19
 DQ4: A28, DQ12: B4, DQ20: B12, DQ28: B20
 DQ5: A29, DQ13: B5, DQ21: B13, DQ29: B21
 DQ6: A30, DQ14: B6, DQ22: B14, DQ30: B22
 DQ7: A31, DQ15: B7, DQ23: B15, DQ31: B23

Parsing include Address and Data

Startup
 #CAS Latency
 Non
 3 clocks
 2 clocks

波形區解碼顯示

Command
 Address
 Data
 Bank Address
 A10

波形顏色

DESL: [Orange]
 NOP: [Light Orange]
 BST: [Yellow]
 READ/A: [Light Green]
 WRIT/A: [Light Blue]
 ACT: [Blue]
 PRE: [Purple]
 CBR_AREF: [White]
 MRS: [Magenta]
 PALL: [Yellow-Orange]
 SELF: [Yellow]
 Address: [Green]
 Data: [Cyan]

範圍選擇

選擇要分析的範圍
 起始位置: 總衝區開頭
 結束位置: 總衝區結尾

預設 確定 取消

通道设置: 设置 SDRAM 信号接在逻辑分析仪上的通道编号

Parsing include Address and Data:

不勾选此项时:

仅做 SDRAM Command 简易分析,只需连接#CAS, CKE, #CS, #RAS, #WE, A10 这 6 个通道就可分析,如此,可降低接线数量,但因为无法得知 Address, Data 等等之状态,只适合初级分析使用,分析结果请见下方图一

勾选此项时:

包含所有 SDRAM 脚位做完整分析,分析结果请见下方图二

Startup:

#CAS Latency:

设置 SDRAM 读操作时的延迟时间

波形区译码显示:

由于 SDRAM 需显示的状态很多,无法在波形区内一次全部显示出来。

因此,必须选择于波形区要查看的项目。

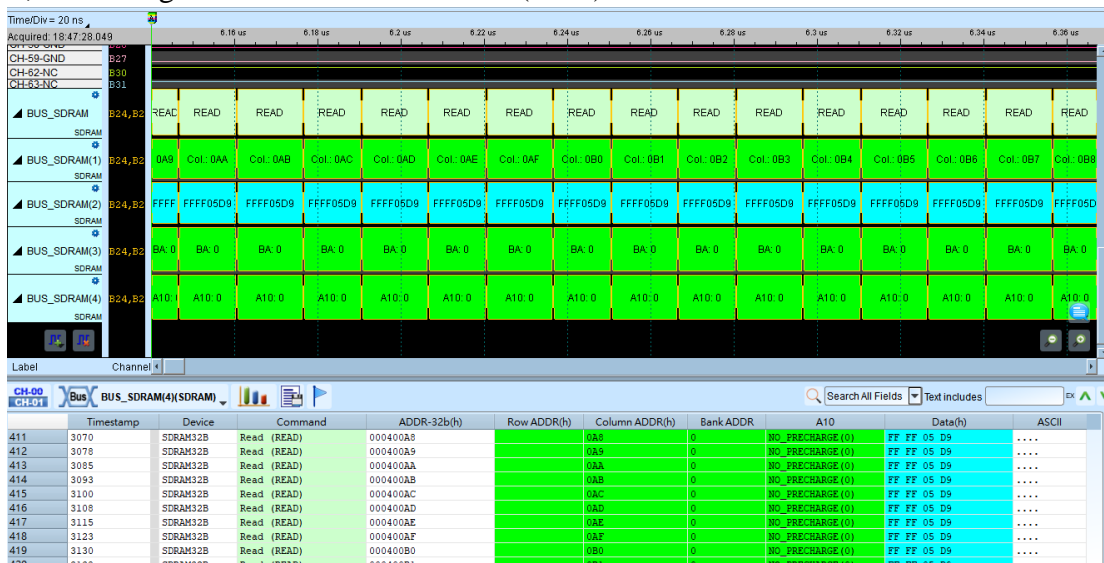
若同一个时间要查看的项目很多,可新增多组相同的 SDRAM 解碼,然后分别设定不同的波形区译码显示方式就可以。如下方图二,左侧新增了多组通道,用来区分显示。

分析结果

不勾选 Parsing include Address and Data (图一)



勾选 Parsing include Address and Data (图二)



Serial Flash

Serial flash (SPI Flash) 25 系列, 使用 SPI/QPI 传输协议作为其数据传输之通讯方式。

Serial flash 总线分析提供用户检视讯号时, 可同时查看命令及输入输出总线讯息, 节省用户使用 SPI 总线分析波形的时间。

参数设定

CS#: 讯号传输之 Chip select。

SCLK: 讯号传输之 Clock。

SIO0 – SIO3: 数据传输之 Data 脚位。

制造商/型号: 此功能主要是选择正确的 Flash 型号、tCLQV 以及 tSHSL, 以便于命令解析用。若没找到完全符合的型号时, 使用者亦可选择命令格式兼容的型号即可。

Flash 初始模式设定: 由于 Serial Flash 可使用命令切换工作模式, 逻辑分析仪撷取到波形时, 因为不晓得实际 Serial Flash 现行的工作模式。所以, 若有需要时, 须请使用者告知。当用户选择的 Flash 型号不支持模式切换时, 相关选项就会被关闭无法设定。

QPI 模式: 指的是 Quad Peripheral Interface Mode 或称 Quad SPI Mode

4-Byte 模式: 指的是 4-Byte Address Mode

PEM 模式: 指的是 Performance Enhance Mode

Dummy Cycles: 有些 Read 指令要等候 Dummy cycles. 而其等候的 cycle 数量可预先设定.

Wrap Around: 可预设 Wrap around 的数值.

QE bit: Status register 内的 QE bit. 可做为 QPI mode enable/disable 控制

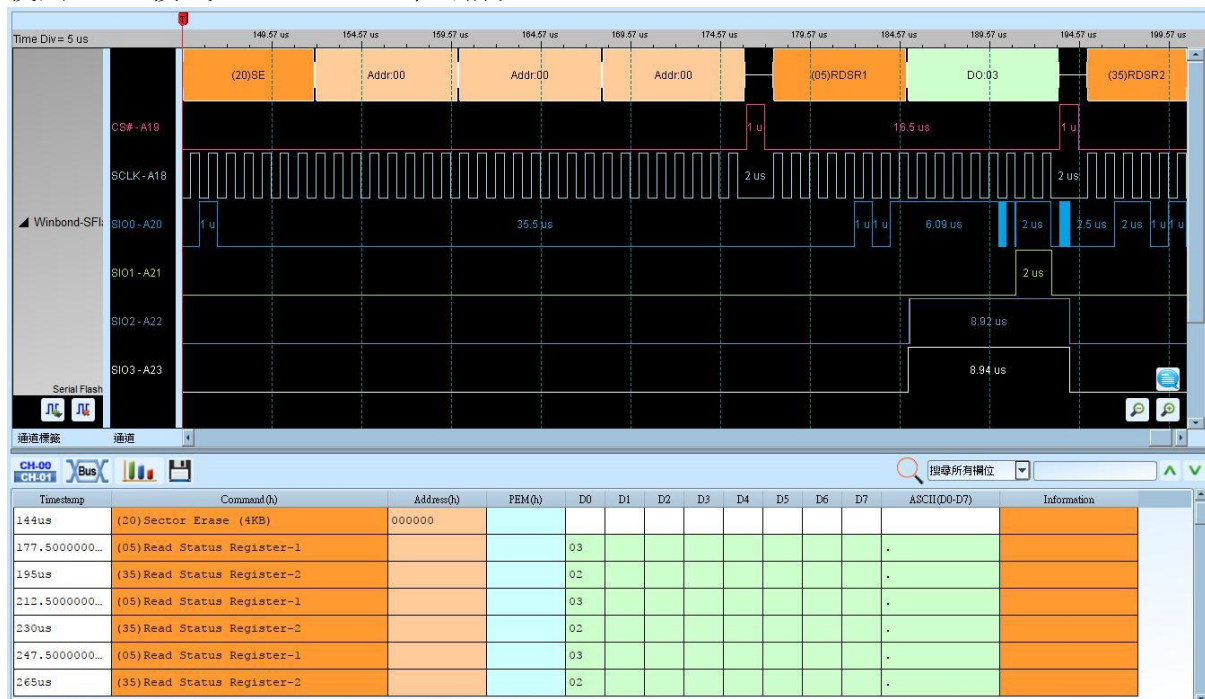
仅对 SI 解码: 若此选项打勾时, 程序将会使用单线模式(Single mode) 3 线模式来分析波形。这 3 线分别是 CS# / SCLK / SI。

仅对 Single 模式译码: 若此选项打勾时, 程序将会使用单线模式(Single mode) 4 线模式来分析波形。这 4 线分别是 CS / Clock / SI / SO。此时, 程序将会忽略切换多线模式之命令。若两者都没打勾, 程序将会根据所选择之 Flash 型号进行 4 线或 6 线模式进行分析。

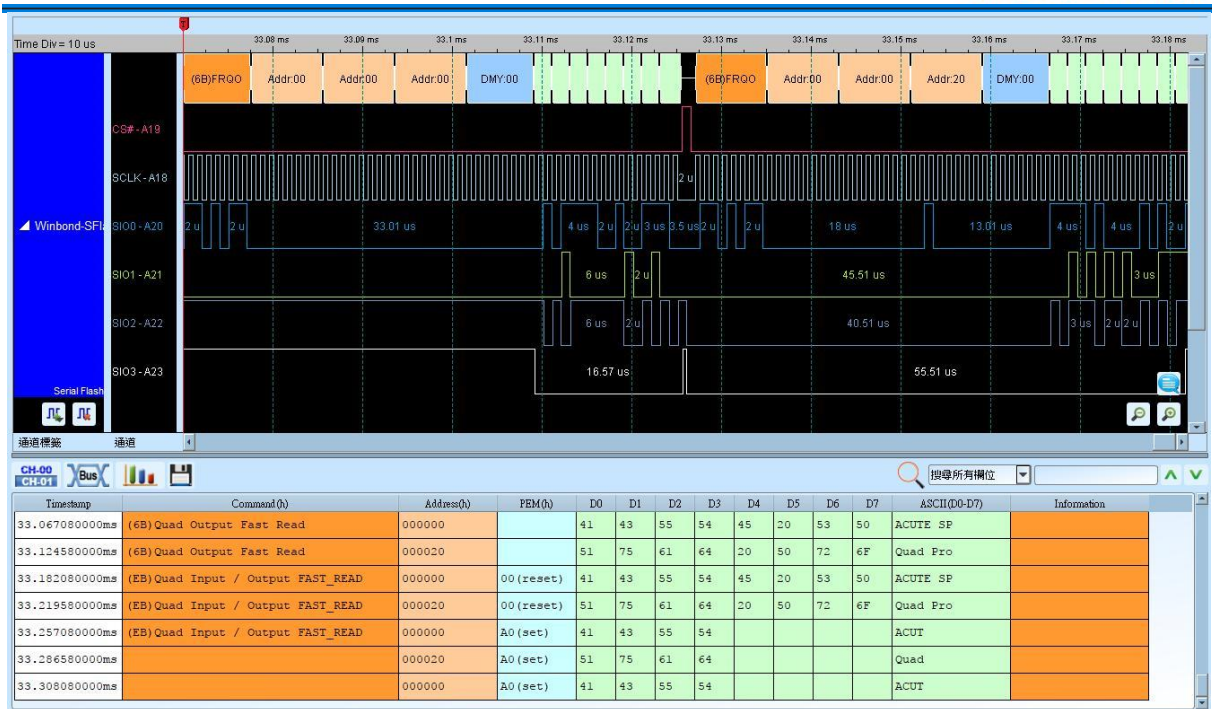
Command unknown 时: 仅对 SO 或 SI 解码

分析结果

使用 SPI 模式 Serial Flash 译码情况



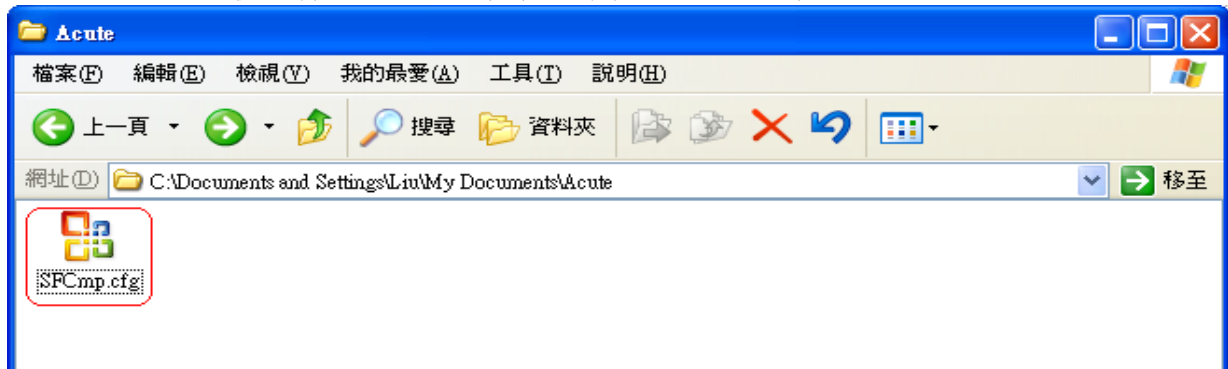
使用 QPI 模式 Serial Flash 译码情况



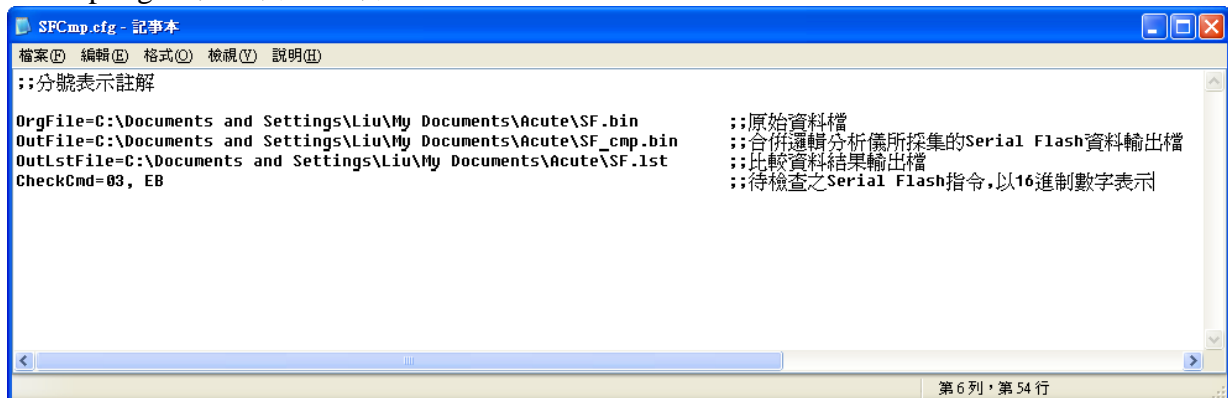
Serial Flash Bus Decode Dump & Compare

使用时机: 欲利用逻辑分析仪采集到的 Serial Flash 讯号找出 Serial Flash 内部错误之数据。

使用方法: 利用文字编辑软件编辑 1 个文件名为 **SFCmp.cfg** 的文本文件, 请将该档案放置到逻辑分析仪软件工作目录下, 默认路径为: 我的文档/Acute/。



SFCmp.cfg 的档案内容说明如下:



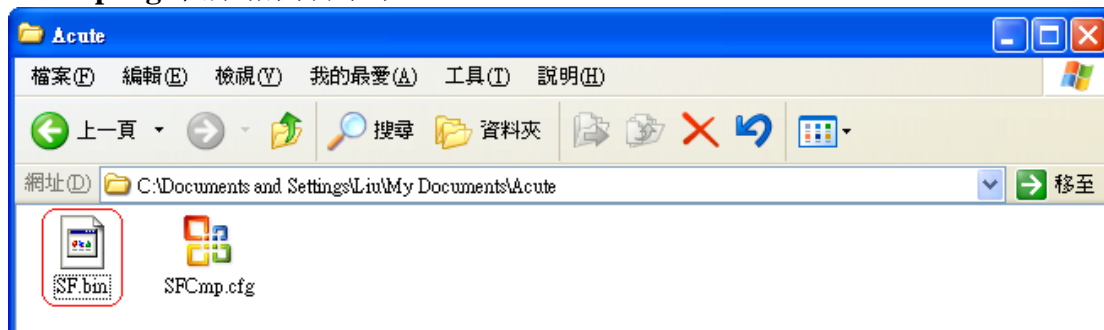
请输入 **OrgFile=档案路径**，该档案为 Serial Flash 内部原始数据文件，扩展名为**.bin**。此档案由使用者提供并将该档案放置到所输入的文件 案路径上。

请输入 **OutFile=档案路径**，该档案为合并逻辑分析仪所采集的 Serial Flash 数据输出文件，该档案会由程序自动产生，用户只需输入档案路径和文件名。

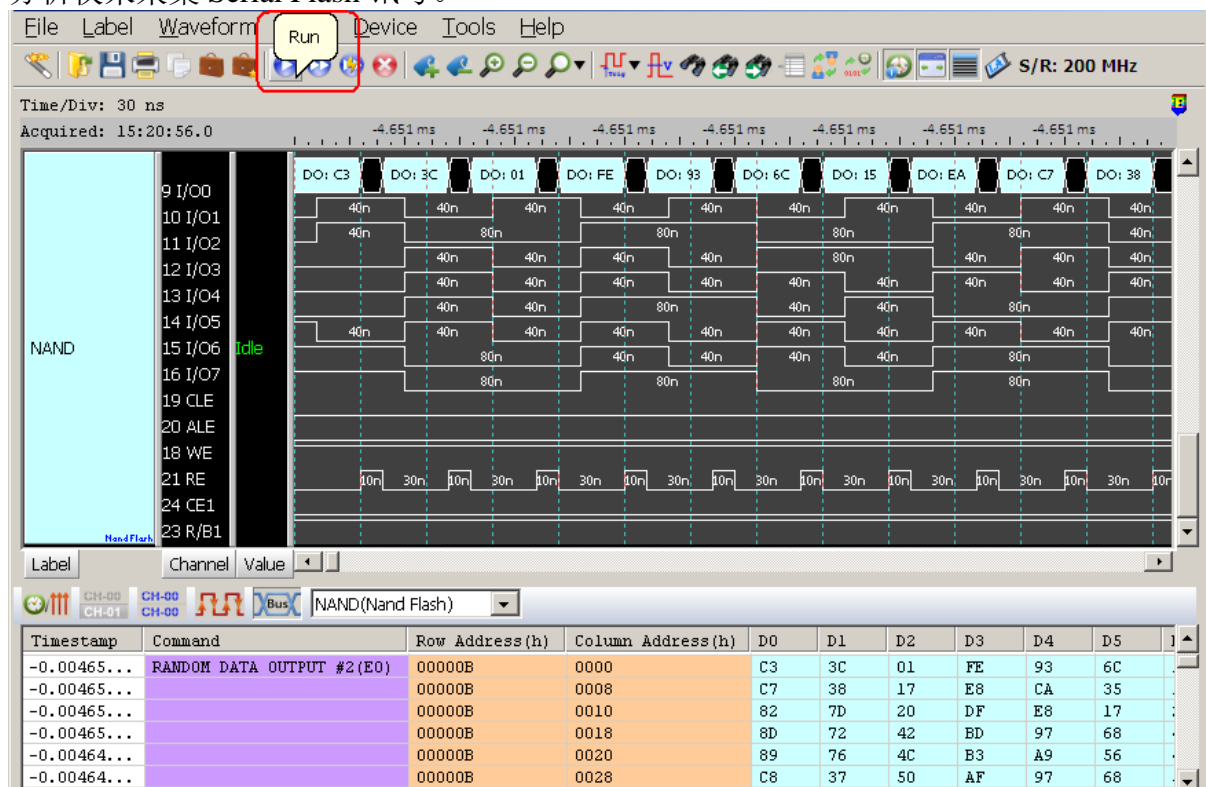
请输入 **OutLstFile=档案路径**，该档案为数据比较结果之输出文件，扩展名为**.lst** 该档案为文本文件会由程序自动产生，用户只需输档案路径和文件名。

请输入 **CheckCmd=待检查之 Serial Flash 指令**，该指令以 16 进制数值填入，以逗号作为指令区隔。

将 Serial Flash 内部原始数据文件放置到指定的路径，此例是放置到和 **SFCmp.cfg** 档案相同目录下。



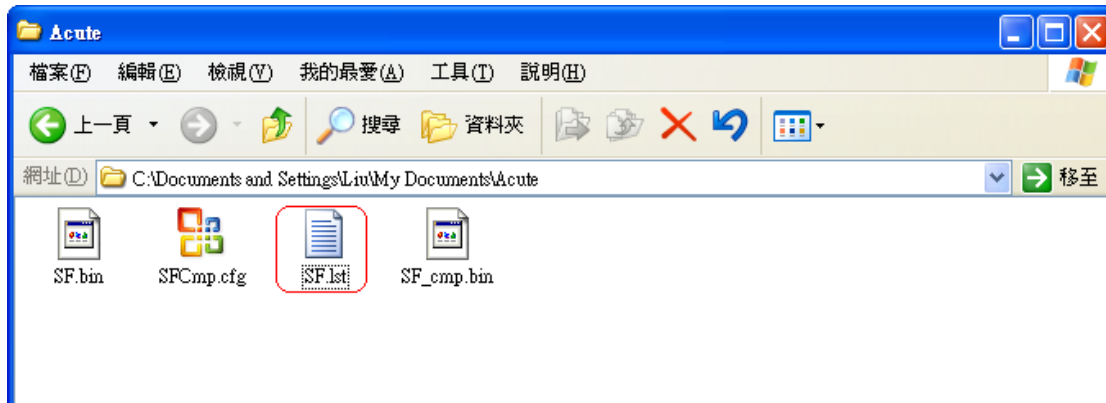
执行逻辑分析仪软件并开启 Serial Flash Bus Decode 功能, Serial Flash Bus Decode Dump & Compare 功能必须在 Serial Flash Bus Decode 开启下才会运作。按下撷取数据让逻辑分析仪来采集 Serial Flash 讯号。



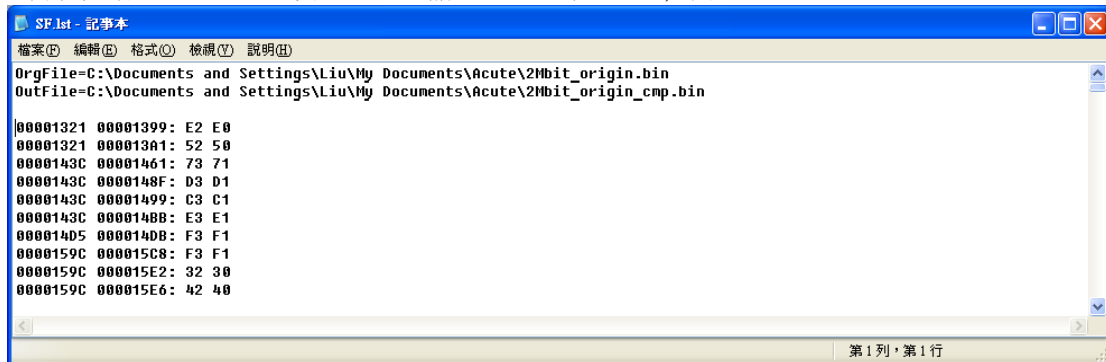
因逻辑分析仪的记忆深度有限，所以可能无法一次采集到 Serial Flash 所有数据，所以可分次储存为多个逻辑分析仪波形文件(.law)，再载入波形档即可。

使用 Serial FlashBus Decode Dump & Compare 功能，会先检查 Serial Flash 数据输出文件是否存在于所输入的路径上，若不存在则会先将 Serial Flash 内部原始数据文件复制内容到 Serial Flash 数据输出文件，此例档名为 SF_Cmp.bin，之后会根据使用者输入待检查的 Serial Flash 指令，将该指令依据地址所得到的数据写入到 SF_Cmp.bin，最后 SF.bin 会和 SF_Cmp.bin 做数据比对。

比对结果



会将数据比对出现差异的结果输出至.lst 档案中，内容如下：



第一栏的地址为出现比对差异，当时所下的开始地址；第二栏是实际发生比对差异时的地址。第一栏数据对应到数据原始文件，也就是 SF.bin；第二栏数据则是对应到数据输出文件 SF_cmp.bin。若无资料差异的情况发生，则这 2 栏将为空白，只会显示上方的需比对之档案路径。

Serial IRQ

Serial IRQ/Data 是以 PCI-Clock 和 IRQSER 两线组成，用以传递中断状态的一种通讯协议。一个 IRQSER Cycle 基本上包含了三个部分：Start、IRQ/Data 和 Stop Frame。其运作的模式区分为 Continuous mode 和 Quiet mode。在 Continuous mode 模式下 Start Frame 来源并不受限，但是在 Quiet mode 模式下只有 Host 能产生 Start Frame 讯号。

参数设定

Serialized IRQ 参数设定

通道设定
CLOCK: A0 IRQSER: A1

报告格式
 Normal Advance
 显示重复出现的讯号

波形颜色
 Start Frame: [Orange]
 Stop Frame: [Light Orange]
 Assert Frame: [Yellow]
 Dessert Frame: [Light Green]

分析范围
 选择要分析的範圍
 起始位置: [缓冲區開頭] 結束位置: [缓冲區結尾]
 [预设] [确定] [取消]

CLOCK: PCI Clock 讯号

IRQSER: IRQSER 讯号

Normal: 将同一个 Frame 的讯号展开在同一行上

隐藏重复的讯号 (默认):

Timestamp	No.	Mode	0	1	SMI	3	4	5	6	7	8	9	10	11	12	13	14	15	IOCHCK	INTA	INTB	INTC	INTD
13.75384000...	6121	Continue mode	A											A									
14.37173000...	6395	Continue mode	A					A						A									
14.40782000...	6411	Continue mode	A											A									
14.63334000...	6511	Continue mode	A					A						A									
14.64911000...	6519	Continue mode	A											A									
15.23771500...	6779	Continue mode	A					A						A									
15.29860500...	6806	Continue mode	A											A									

显示重复的讯号:

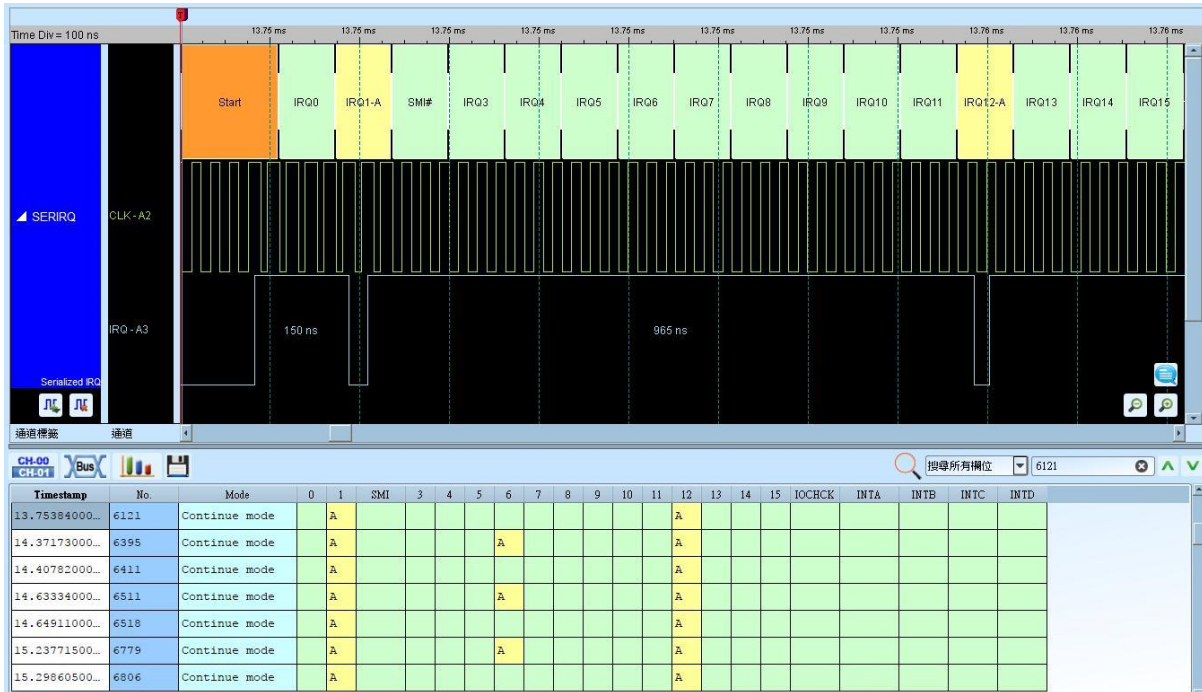
Timestamp	No.	Mode	0	1	SMI	3	4	5	6	7	8	9	10	11	12	13	14	15	IOCHCK	INTA	INTB	INTC	INTD
13.75384000...	6121	Continue mode	A												A								
13.75610000...	6122	Continue mode	A												A								
13.75835500...	6123	Continue mode	A												A								
13.76060500...	6124	Continue mode	A												A								
13.76286000...	6125	Continue mode	A												A								
13.76511000...	6126	Continue mode	A												A								
13.76736000...	6127	Continue mode	A												A								

Advance: 将一个 Frame 中所有的 IRQ/Data 讯号摊开在不同行

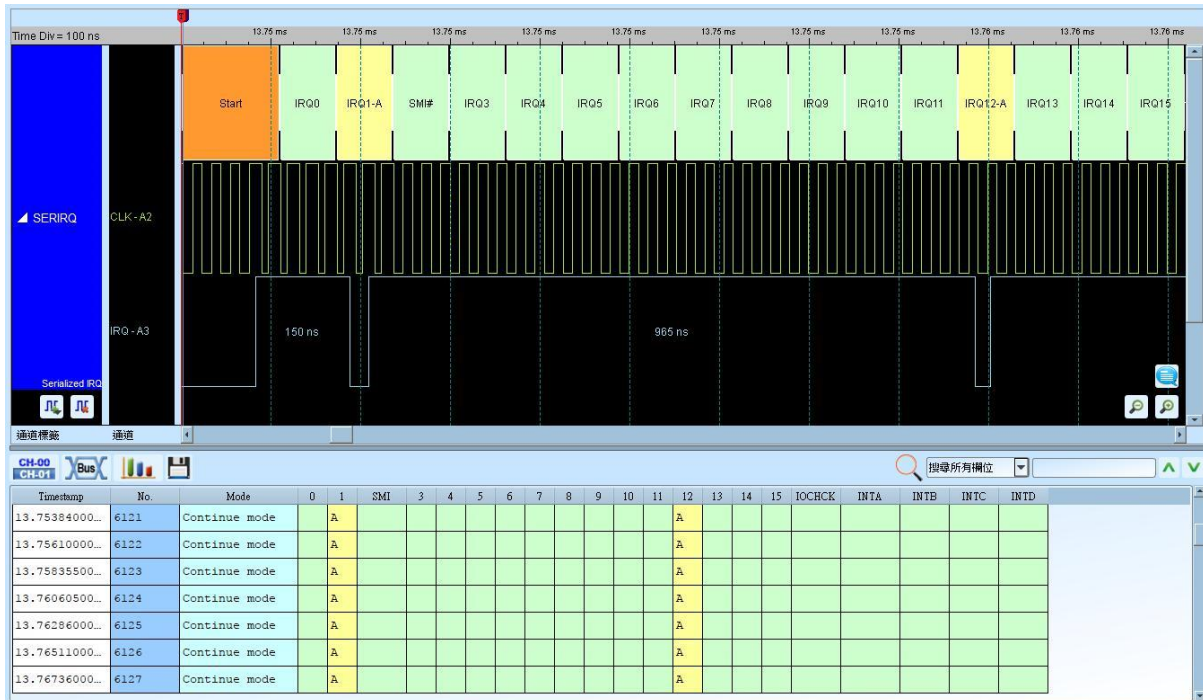
Timestamp	IRQ/Data Frame	Signal Sampled	# of clocks past Start
13.75399500...	1	IRQ0	2
13.75408500...	2	IRQ1	5
13.75417500...	3	SMI#	8
13.75426500...	4	IRQ3	11
13.75435500...	5	IRQ4	14
13.75444500...	6	IRQ5	17
13.75453500...	7	IRQ6	20

分析结果

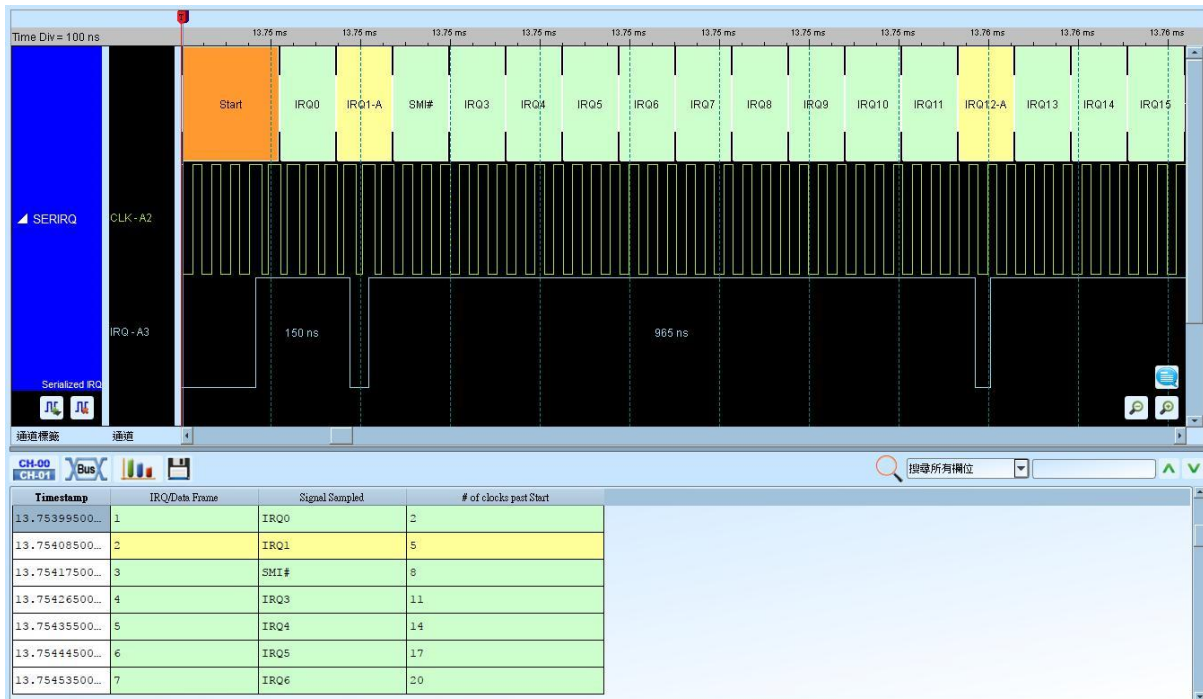
Normal mode(隐藏重复的讯号)



Normal mode(显示重复的讯号)



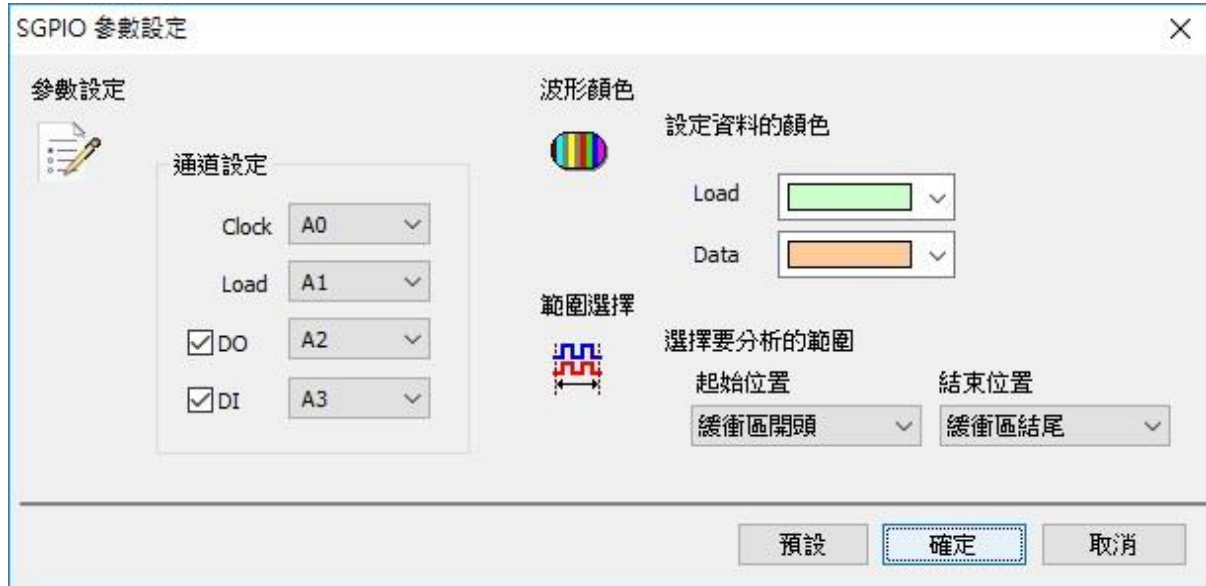
Advance mode



SGPIO

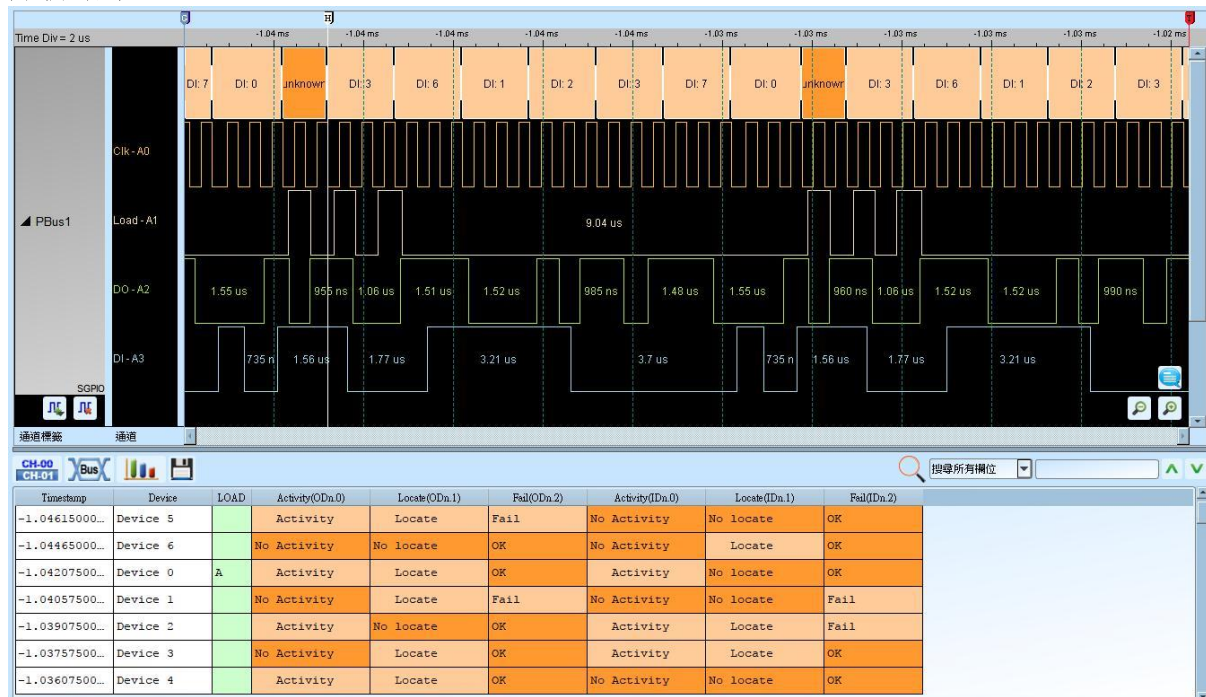
SGPIO(Serial General Purpose Input Output Serial)是一种通用的输入输出，使用者可以自行控制输入输出。

参数设定



通道设置: 设置待测物上各个讯号端接在逻辑分析仪的信道编号。分别是 Clock、Load、Data Out 以及 Data In。可选择只要 Data Out、Data In 或是都需要

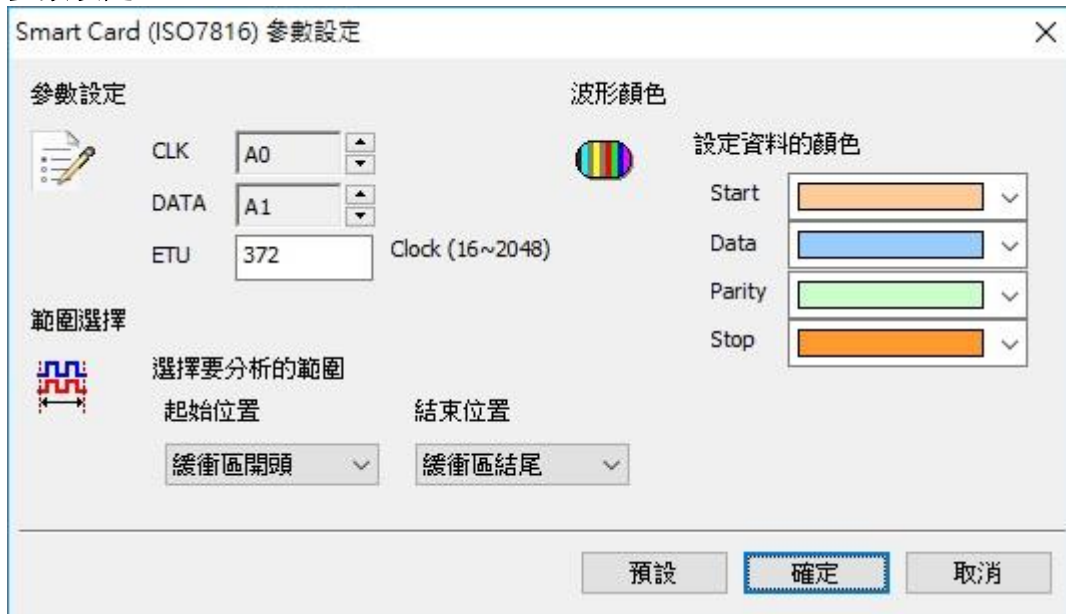
分析结果



Smart Card (ISO7816)

Smart Card 是根据 ISO 7816 规范下的通讯协议，一般使用在 IC 卡或 IC 芯片卡，不同的 IC 芯片其功能及应用也有不同。主要用途是用来识别、纪录以及编/译码。

参数设定

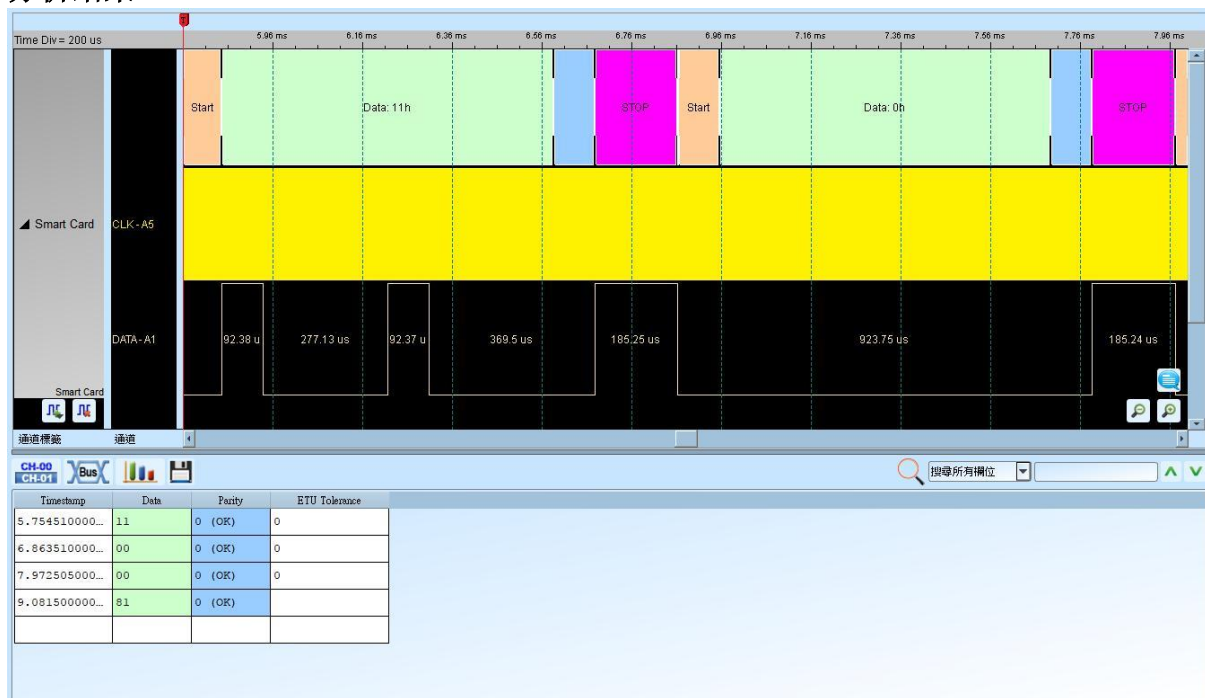


CLK: 讯号传输之 Clock。

DATA: 数据传输之 Data 脚位。

ETU(Elementary Time Unit): 每个 Bit 内所包含的 Clock 数目。

分析结果



SMBus

全名系统管理总线(System Management Bus)源自于 I²C 总线，是一种两条讯号所组成的一种总线。SMBus 由 Intel 于 1995 年所定义，包含有 Clock、Data 以及基于 Philips' I²C serial bus 协议的指令。其时钟频率范围在 10KHz 到 100KHz。

参数设定

SMBCLK: SMBus 数据传输之 Clock。

SMBDATA: SMBus 数据传输之 Data。

分析设定: 设定 SMBus 讯号封包译码方式，包含 PEC 分析,以及 SPD-DDR3、SPD-DDR2、SPD-DDR、SPD SDRAM 解碼。

7-bit addressing (Include R/W in Address): 显示 8 位宽度地址(7 位宽度地址加上 1 位 Rd/Wr)。

SMBus: 默认选项，报告窗口显示 SMBus 分析内容。

Show SBS: 报告窗口显示智能型电池(Smart Battery System)分析内容，内容显示电池的状态以及信息，例如：电压、电流或制造商信息等。

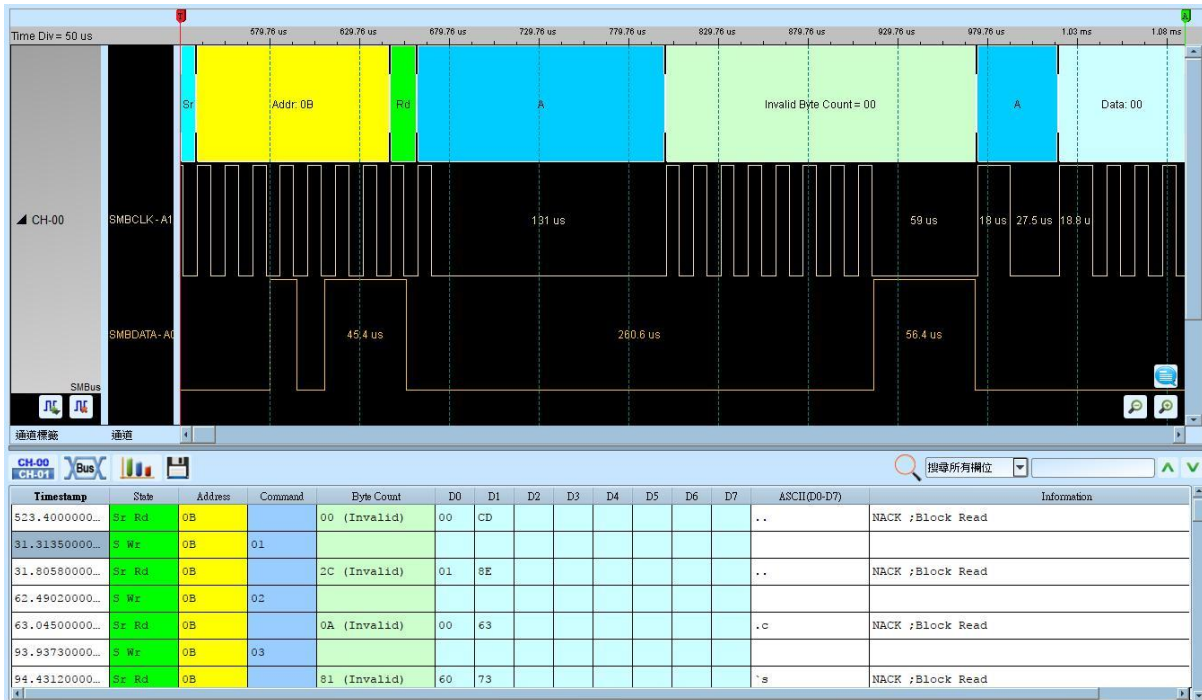
Show SPD(Serial Presence Detect): 报告窗口显示 EEPROM 分析内容, 内容显示内存模块(DDR3、DDR2、DDR、SPD SDRAM)的配置信息, 如 P-Bank 数量、电压、行地址/列地址数量、位宽、各种主要操作时序 (如 CL、tRCD、tRP、tRAS 等)。

过滤非 SBS/SPD 项目: 报告窗口仅显示 SBS/SPD 项目。

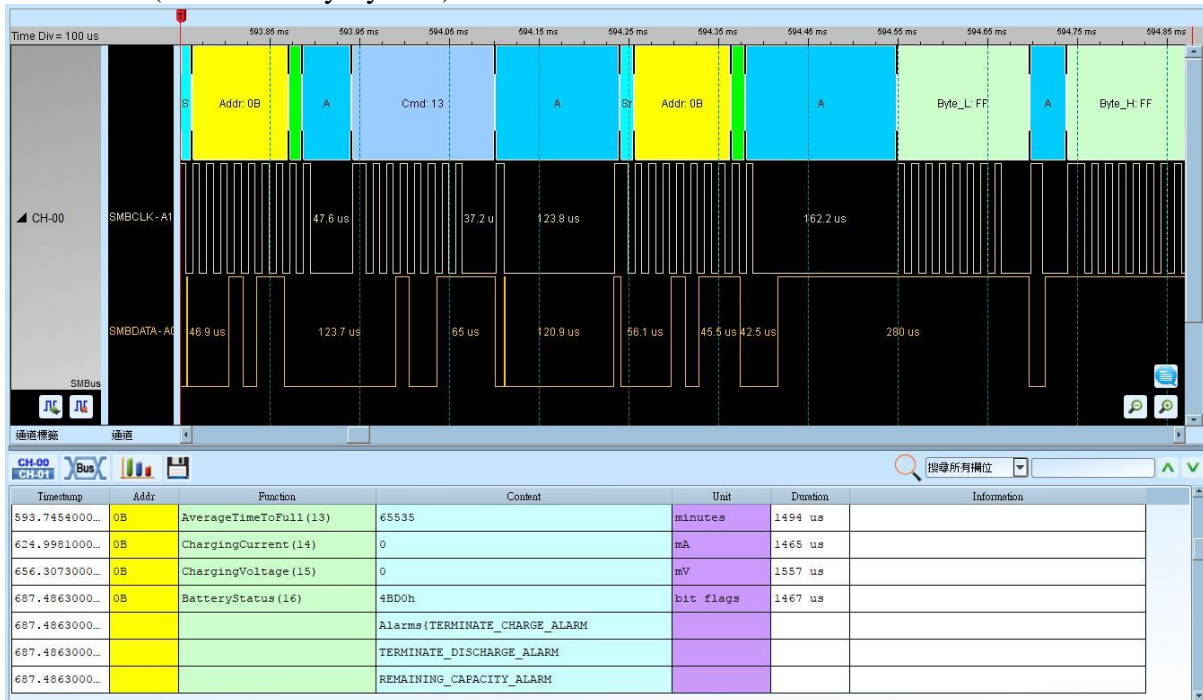
忽略噪声: 分析时忽略因转态过缓所造成的噪声。

分析结果

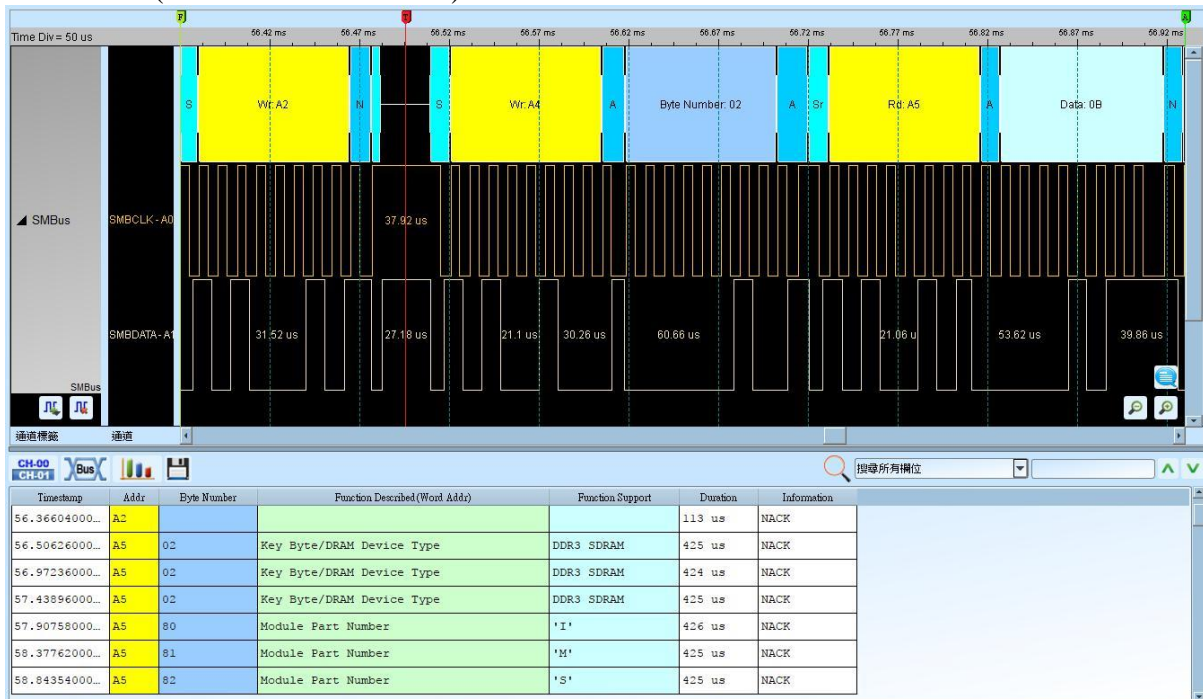
SMBus



Show SBS (Smart Battery System)



Show SPD (Serial Presence Detect)



SMI

SMI(Serial Microprocessor Interface)是 BDNC 所制定，使用接口由一个 Clock 以及 Data 所组成。

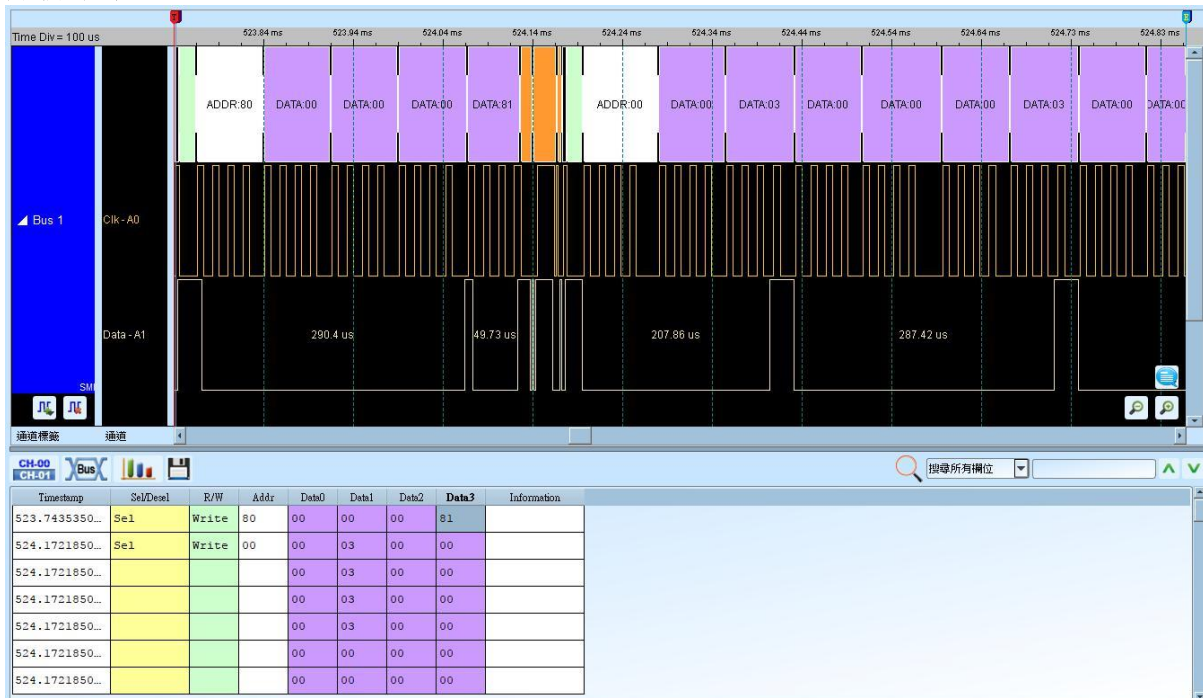
参数设定



CLK: 数据传输之 Clock。

Data: 数据传输之 Data。

分析结果



SoundWire

SoundWire is a hardware interface and transport protocol developed by MIPI. It provides an expandable, simple, low-power, low-latency, dual-lead (clock and data) bus that can be used to transfer multiple audio streams such as amplifiers and microphones and embedded control commands.

Max Clock Rate:12.288MHz

SoundWire Settings

SoundWire Settings

Parameter

Channel

CLK

Data

Bank

Bank0

Bank1

Color

PREQ

PING

Reserved

SSP

BREQ

BREL

TX

Range

Start End

Frame Shape

Column Row

Payload Data

Data Port Settings

Number

	HStart	HStop	Word Length	Sample Interval	Offset 1	Offset 2	Channel								
							1	2	3	4	5	6	7	8	
DP0	1	1	10	96	0	0	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP1	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP2	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP3	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP4	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP5	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP6	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP7	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP8	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP9	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP10	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP11	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP12	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP13	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP14	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk
DP15	1	1	0	96	0	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	Blk

Parameter

Channel

CLK

Data

Bank

Range

Start End

Frame Shape

Column Row

CLK: Clock signal

Data: Data signal

Frame Shape:

Column:2~16(Even)

Row:48~256

Bank: Bank0, Bank1

A Data Port is a subset of a Device that is either a source or sink of one Payload Stream on the SoundWire bus. Data Ports provide an abstraction of a Payload Stream being divided into one or more channels which, in the audio application space will correspond to individual audio channels.

Number of Data Port: 1~16(DP0~DP15)

1. HStart: HStart is a 4-bit number identifying the lowest numbered column in the SoundWire Frame that contains BitSlots for this Payload Stream.
2. HStop: HStop is a 4-bit number identifying the highest numbered column in the SoundWire Frame that might contain BitSlots for this Payload Stream.
3. Word Length: WordLength is a 6-bit number that controls the size of a Payload Channel Sample.
4. Sample Interval: Sample Interval is an integer in the range 2 to 65535 that controls the spacing from one Sample Event to the next, and the size of a Sample Window.
5. Block Package Mode:

Block per port: $\text{Block Offset} = \text{Offset1} + (256 * \text{Offset2})$

Block per channel: $\text{Block Offset} = \text{Offset1}$, $\text{Sub-Block Offset} = \text{Offset2}$.

*Block Offset is an integer in the range 0 ~ 65535

*Sub-Block Offset is an integer in the range 0 to 255

*Offset1 is an integer in the range 0~65535

*Offset2 is an integer in the range 0~255

6. Channel: Divide a Data Port into different parts, which are often used for data distribution of left and right audio channel etc. It can select up to 8 channels, and can be selected without order.

7. Port Flow Mode: Isochronous, Tx-Controlled, Rx-Controlled and Full-Asynchronous modes

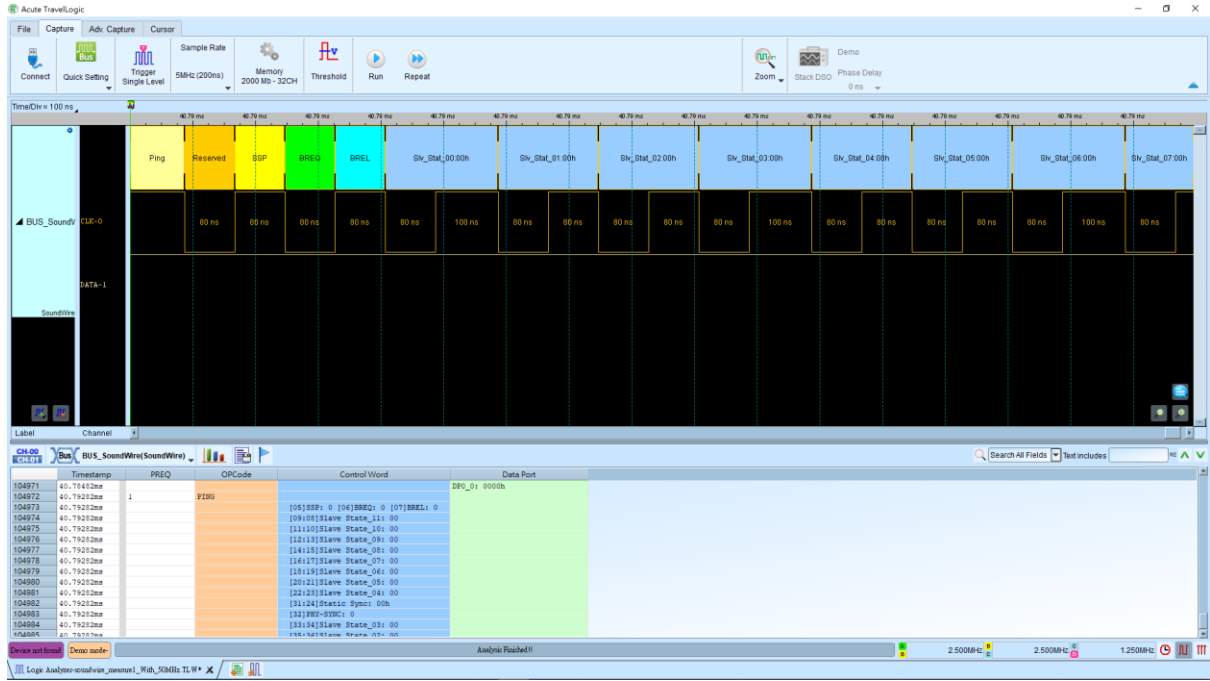
*Isochronous: 'Normal' mode No Valid data is transported in every Payload Data Block.

*Tx-Controlled: 'Push' mode , A flow-control bit driven by the Source Data Port controls whether or not valid data is transported in the Payload Data Block.

*Rx-Controlled: 'Pull' mode , A flow-control bit driven by the Sink Data Port controls whether or not valid data is transported in the Payload Data Block.

*Full-Asynchronous: Flow-control bits driven by both the Source and Sink Data Ports control whether or not valid data is transported in the Payload Data Block.

Result



SoundWire

SoundWire 是由 MIPI 所制定的一种硬件接口与传输协议。它提供了可扩展、简单、低能耗、低延迟的双引线（时钟与数据）多点总线，可用于传输多个音频流与嵌入式控制命令。其时钟频率最高 12.288 MHz

参数设置

Soundwire参数设置 ×

参数设置

通道设置

CLK:

Data:

Bank设置

Bank0

Bank1

范围选择

选择要分析的范围

起始位置:

结束位置:

Frame 大小

行: 列:

Payload设置

Data Port 设置

数量:

	HStart	HStop	Word Length	Sample Interval	Offset 1	Offset 2	Channel								Block Package Mode	Port Flow Mode	
							1	2	3	4	5	6	7	8			
DP0	1	1	10	96	0	0	☑									Block-per-Port	Isynchronous
DP1	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP2	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP3	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP4	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP5	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP6	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP7	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP8	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP9	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP10	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP11	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP12	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP13	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP14	1	1	0	96	0	0										Block-per-Port	Isynchronous
DP15	1	1	0	96	0	0										Block-per-Port	Isynchronous

默认 确定 取消

波形颜色

设置数据的颜色

PREQ:

PING:

Reserved:

SSP:

BREQ:

BREL:

TX:

PayLoad Data:

Dynamic SYNC:

Device Address:

Register Address:

RegData:

Parity:

RX:

Slave State:

Static SYNC:

PHY SYNC:

RD:

WR:

ACK:

NAK:

CLK: 数据传输之 Clock。

Data: 数据传输之 Data。

191

Acute Technology Inc.
Copyright ©2017

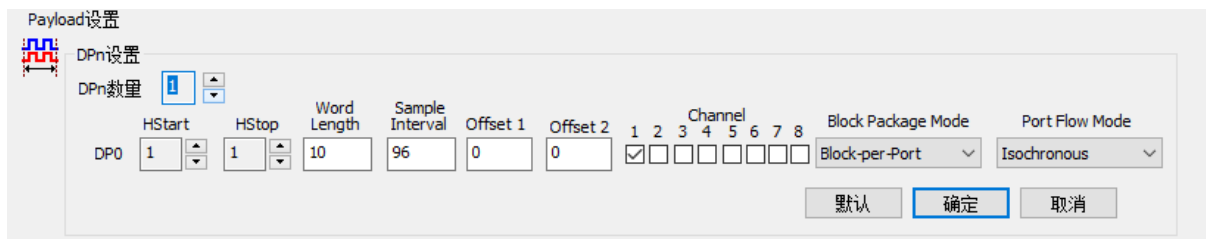
Frame 大小: 设定每组数据的行与列

行:2~16(偶数)

列:48~256

Bank: 有 Bank0 與 Bank1 两种参数配置文件

Data port(DP)是建立在 SoundWire bus 上 Payload Stream 中的 source 或是 sink，而且 DP 也將 Payload Stream 分為一個或多個 channel 並分別對應於各個音頻通道。



Data Port 數量: 1~16，编号为 DP0~DP15

1. HStart: DPn 数据在 Frame Shape 中行的起始位置
2. HStop: DPn 数据在 Frame Shape 中行的结束位置
3. Word Length: DPn 中每个 Channel 拥有的数据长度
4. Sample Interval: DPn 采样间隔
5. Block Package Mode:

Block per port: Block Offset = Offset1 + (256 * Offset2)

Block per channel: Block Offset = Offset1,

 Sub-Block Offset = Offset2.

*Block Offset 范围 0 ~ 65535

*Sub-Block Offset 范围 0 to 255

*Offset1 范围: 0~65535

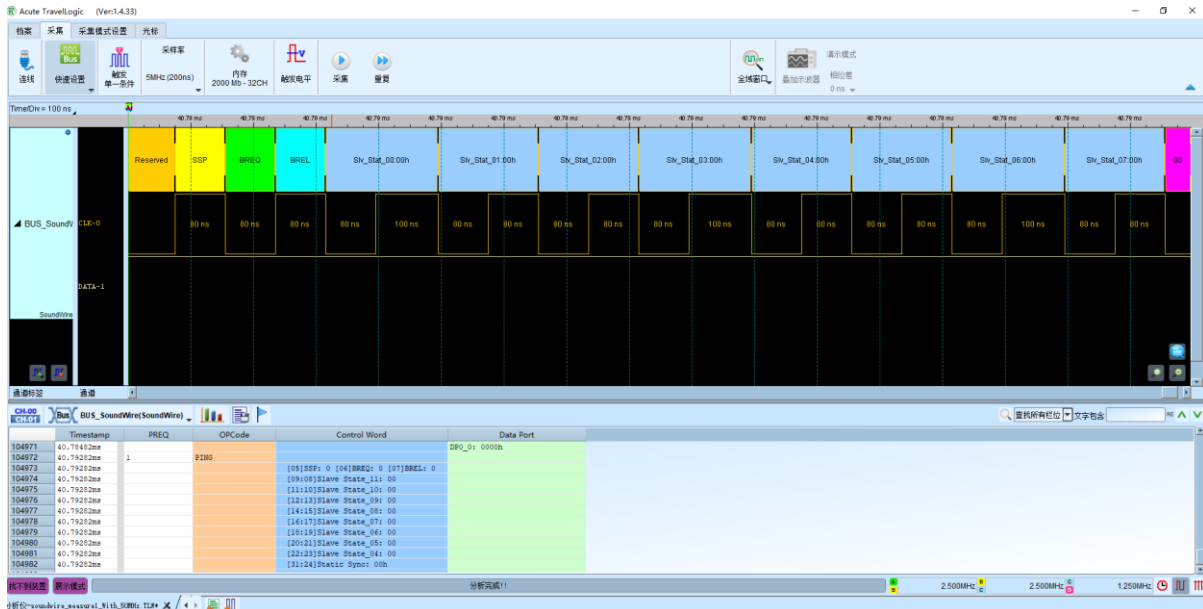
*Offset2 范围: 0~255

6. Channel: 将一个 Data Port 分成不同部分，常用于左声道、右声道等等的的数据分配，可以自行选择最多 8 个 Channel 使用，并且可以不用按照顺序选择。
7. Port Flow Mode: 总共有四种模式，Isochronous, Tx-Controlled, Rx-Controlled &

Full-Asynchronous modes

- *Isochronous: ‘Normal’ mode，每个 Payload Data Block 中没有有效的数据
- *Tx-Controlled: ‘Push’ mode，由 Source Data Port 驱动的 flow-control bit 是否在 Payload Data Block 中传输有效数据。
- *Rx-Controlled: ‘Pull’ mode，由 Sink Data Port 驱动的 flow-control bit 是否在 Payload Data Block 中传输有效数据。
- *Full-Asynchronous: 由 Sink 和 Source Data Port 驱动的 flow-control bit 是否在 Payload Data Block 中传输有效数据。

分析结果



SPI

SPI 串行周边接口(Serial Peripheral Interface Bus, SPI)，是一种 4 线同步序列数据协议，适用于便携设备平台系统。串行周边接口一般是 4 线，有时亦可为 3 线或 2 线。

参数设定

类别: 选择 SPI 类别, 预设为 3 线-SPI, 收录有: 4 线-SPI→使用 SCK, CS, SDI 或 SDO
 您可以分别分别设定 CS、SDI、SDO 之触发缘。CS 预设为 Active Low, SDI/SDO 预设为 Active High。由于 SDI 与 SDO 数据会同时出现。您可以在显示数据信道里面选择最后显示之数据是 SDI only、SDO only 或 Both 两者都显示, 默认为 Both。



3 线-SPI→使用 SCK, CS, SDA

在 3 线使用 Slave select 模式下，只需要 1 个数据信道(可为 SDI or SDO)。您可以分别分别设定 CS, Data 之触发缘。CS 预设为 Active Low。Data 预设为 Active High。一般的应用，数据信道是单线单向的方式传输数据。



我们也提供了单线双向传输模式。如下图。

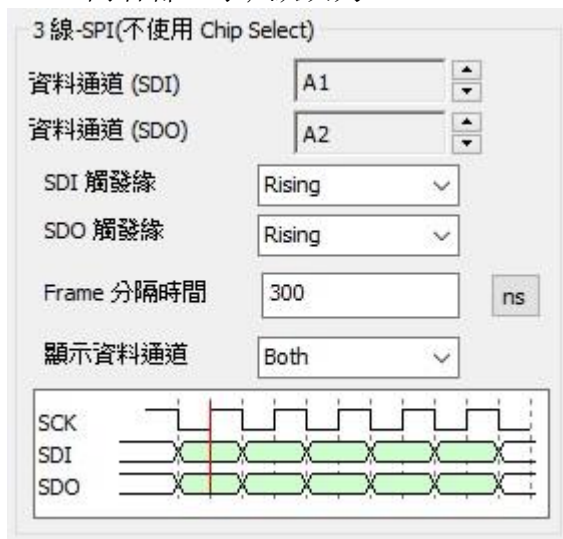


您只需将「SDI(写入)-等候-SDO(读取)」打勾，就可以设定双向传输之 bit 数。我们以 Master 为观点，写入长度即为 Master 把数据放到数据信道的 bit 数，最小为 1。等候 Slave 处理的 bit 数，最小为 0。然后再依读取长度来收集数据，最小为 1。此 3 个参数设定值，

最大为 65535。

3 线-SPI(不使用 Slave select)→使用 SCK, SDI, SDO

因为没有使用 CS, 所以必须设定 SCK 之 Idle time, 作为 Frame 之分隔时间。在 3 线不使用 Slave select 模式下, 您需设定 SDI/SDO 所在的通道。及其触发缘, 预设 of Active High。并设定好作为 Frame 分隔之等候 Clock Idle 的时间即可。由于 SDI 与 SDO 数据会同时出现。您可以在显示数据信道里面选择最后显示之数据是 SDI only, SDO only 或 Both 两者都显示, 默认为 Both。



2 线-SPI(不使用 Slave select) →使用 SCK、SDA

因为没有使用 CS, 所以必须设定 SCK 之 Idle time, 作为 Frame 之分隔时间。在 2 线不使用 Slave select 模式下, 您需设定数据所在的信道。及其触发缘, 预设 of Active High。并设定好作为 Frame 分隔之等候 Clock Idle 的时间即可。一般的应用, 数据信道是单线单向的方式传输数据。



在不使用 Slave select, 且 Frame 之分隔时间不为 0 时, 其应用范例如下。讯号只有

CLK, DATA. Frame 分隔时间为 6 us, 数据触发缘在 Rising。可以看出, 在 Clock 暂停间隔超过 6 us 时, 就会被识别为 Idle。

SPI 参数设定

参数设定

类别: 2 线-SPI(不使用 Chip Select)

使用外部 Clock

Clock 通道 (SCK): A1

位元方向: MSB First

Word Size: 8 bit (4~40)

Data valid from SCK: 0 S/R Clk

报告视窗

在报告视窗显示 Idle 状态

精简报告

显示资料方式: 16 欄

2 线-SPI(不使用 Chip Select)

资料通道 (SDA): A2

资料触发缘: Rising

SDI(写入)-等候-SDO(读取)

写入长度: 8 等候: 2

读取长度: 8 (Bits)

Frame 分隔时间: 6 ns

波形颜色

SDI/资料/写入 通道: [Green]

SDO/读取 通道: [Blue]

分析范围

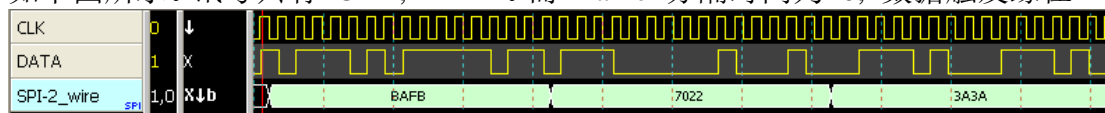
选择要分析的範圍

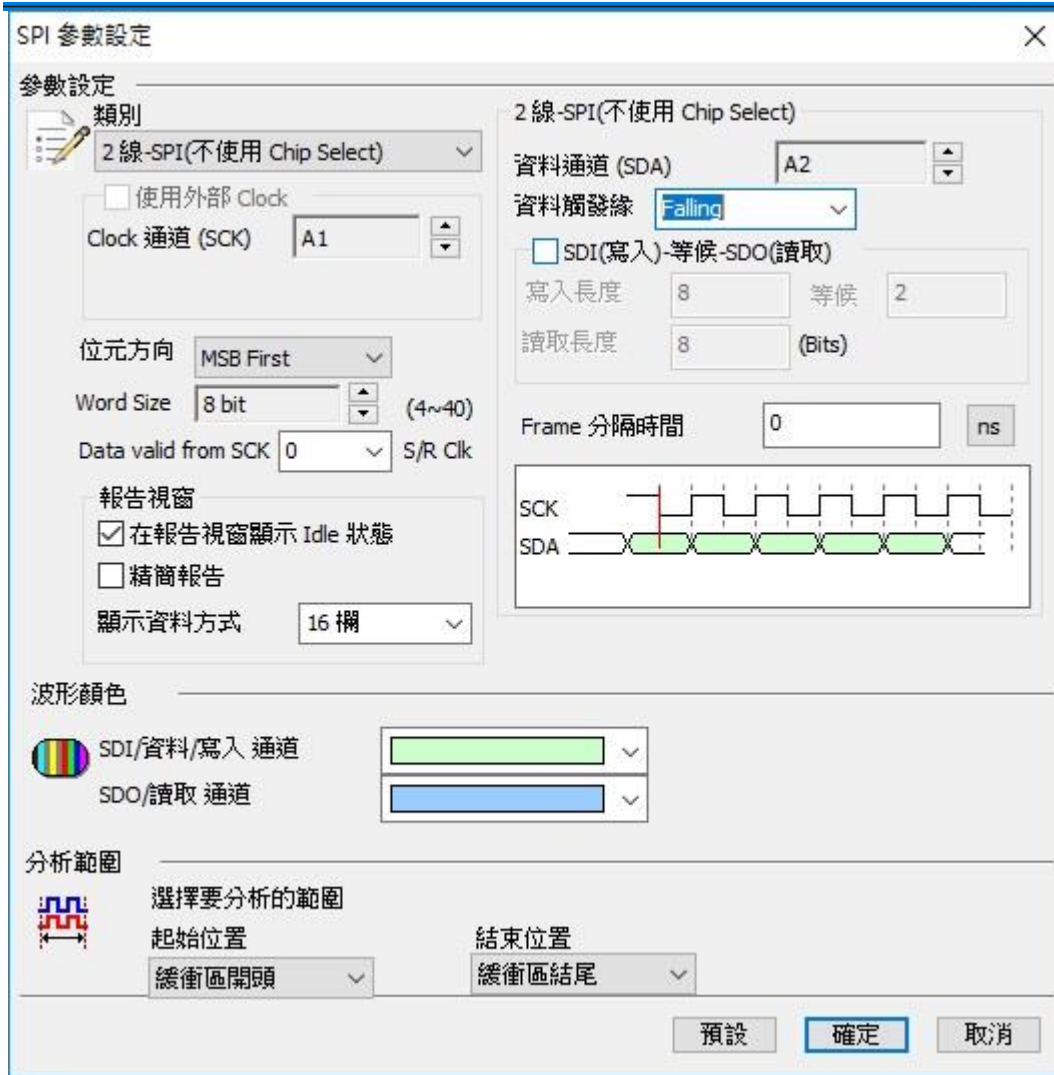
起始位置: 缓冲區開頭

结束位置: 缓冲區結尾

预设 确定 取消

在不使用 Slave select, 且 Frame 之分隔时间为 0 时, 可成为另一种连续资料的分析, 如下图所示。讯号只有 CLK, DATA。而 Frame 分隔时间为 0, 数据触发缘在 Falling。





我们也提供了单线双向传输模式。如下图。

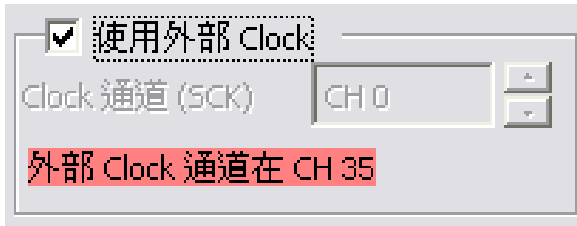


您只需將「SDI(寫入)-等候-SDO(讀取)」打勾，就可以設定双向傳輸之 bit 數。我們以 Master 為觀點，寫入長度即為 Master 把數據放到數據信道的 bit 數，最小為 1。等候 Slave 處理的 bit 數，最小可為 0。然後再依讀取長度來收集數據，最小為 1。此 3 個參數設定值，最大為 65535。

使用外部 Clock

若不使用外部 Clock，則您需選擇 SCK 所在的信道位置。若使用外部 Clock 的設定被打

勾时，表示您将使用 SCK 作为逻辑分析仪的 Sample rate clock，这样 SCK 必须接在逻辑分析仪所指定的通道上。



位方向

您可设定解析 SPI 数据时，为 MSB first or LSB first，预设 of LSB first。

Word Size

您可设定每个 Data word size，以 bit 为单位，SPI 解析时，将会以此数值作为收集每个 Data word 的位数。最小值为 4，最大值为 40。默认值为 8。

报告窗口

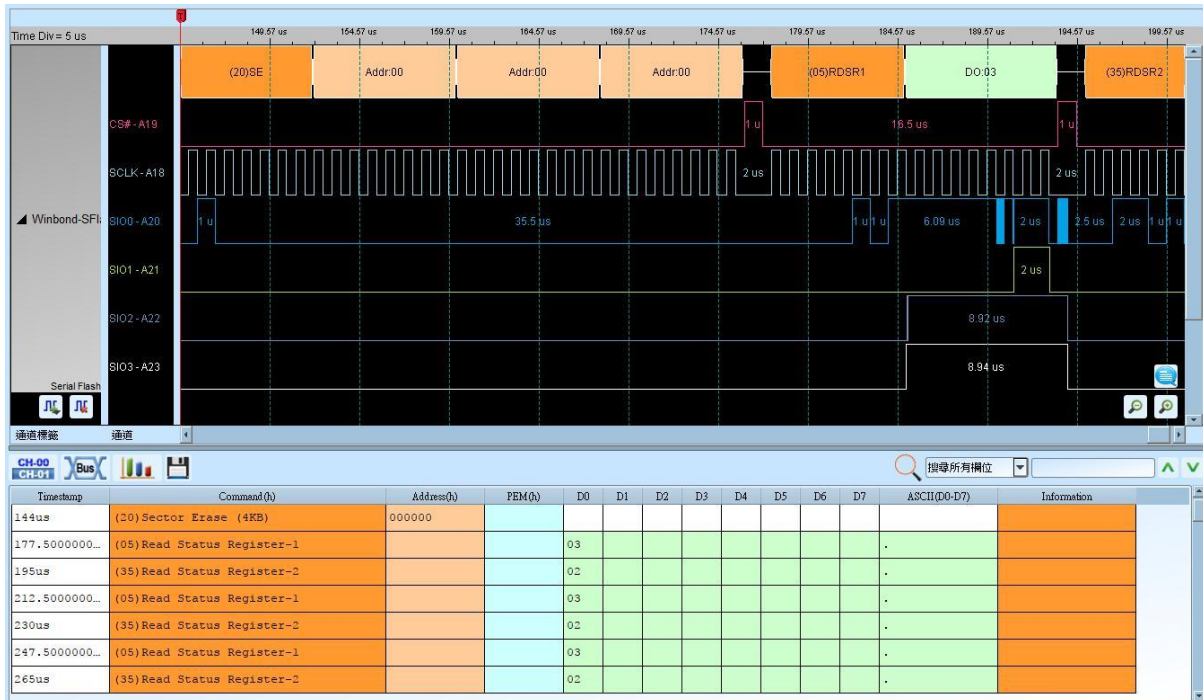
在报告显示 Idle 状态： SPI 在应用时，可能每次抓取数据的间隔都会有 Idle 的状态出现，为了方便数据检视。您可以设定报告窗口不显示 Idle 状态。默认为会显示 Idle 状态。

显示数据方式： 可设定连续之 SPI 资料，可选择 1 - 16 栏方式显示于报告窗口。默认为 16 栏，您可以在报告窗口最右侧看到 ASCII 编码的结果。

Data Valid from SCK

在某些使用 SPI 传输的装置，其数据输出后到数据有效数据会有一段延迟时间，此时间不会在 Clock 的 Edge 上。因此，配合此类装置，您可以设定 Data valid from SCK 来延迟这个时间。可输入延迟时间以取样率为单位 Range 是 0-3。预设就是不延迟。若设定为 1，当取样率是 200MHz，则实际延迟时间就是 5 ns。

分析结果



SPI NAND

SPI NAND Flash Memory 系列，使用 SPI/QPI 传输协议作为其数据传输之通讯方式。

SPI NAND 总线分析提供用户检视讯号时，可同时查看命令及输入输出总线讯息，节省用户使用 SPI 总线分析波形的时间。

参数设定

CS#：讯号传输之 Chip select。

SCLK: 讯号传输之 Clock。

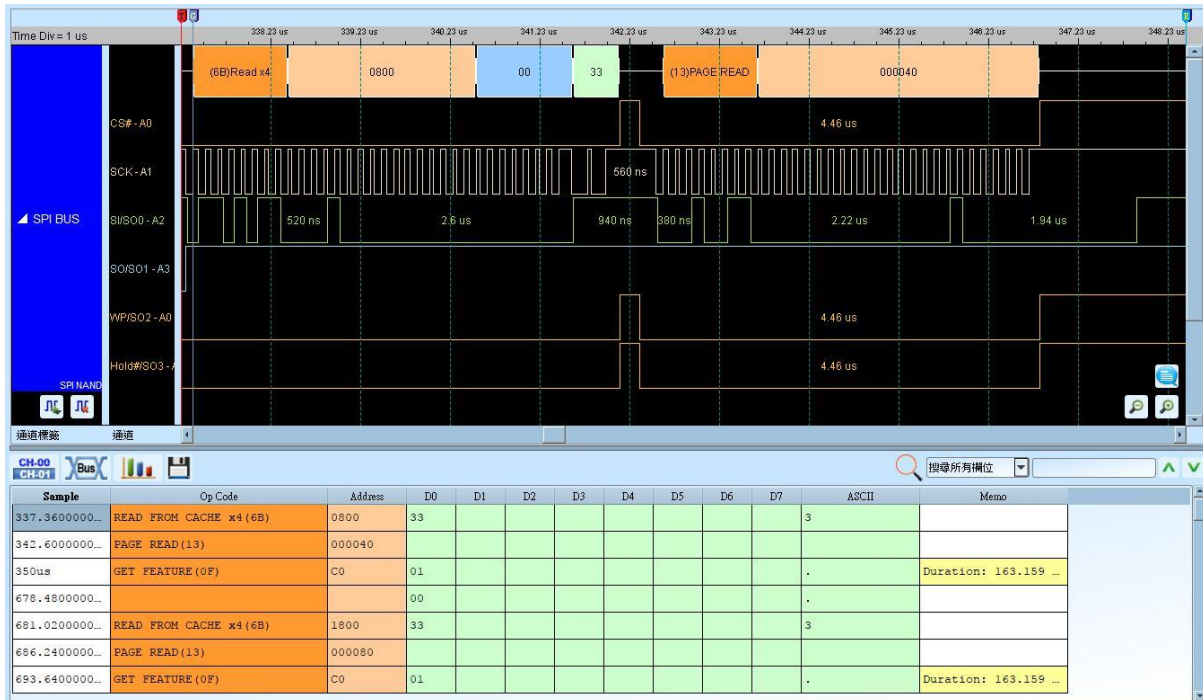
SIO0 – SIO3: 数据传输之 Data 脚位。

Start up reading mode: 可选择初始分析时的读取状态

Command deselect time: 可调整分析判断 CS#无效所需要的维持时间。

Clock LOW to output valid: 可调整分析判断实际数据的位置。

分析结果



若 Op Code = Get Feature (0F), report 会自动删除重复的数值, 并标记 Duration time。

SSI

串行同步界面，常应用在无线通信传输。由六条讯号信道组成，其中只有四条为讯号传输，分别是串行频率线(SCK)、封包同步线(包括接收封包同步、传送封包同步，简称 FS)、数据传送线(TD)及数据接收线(RD)。有两种传输模式：正常模式(Normal)及网络模式(Network)。

参数设定

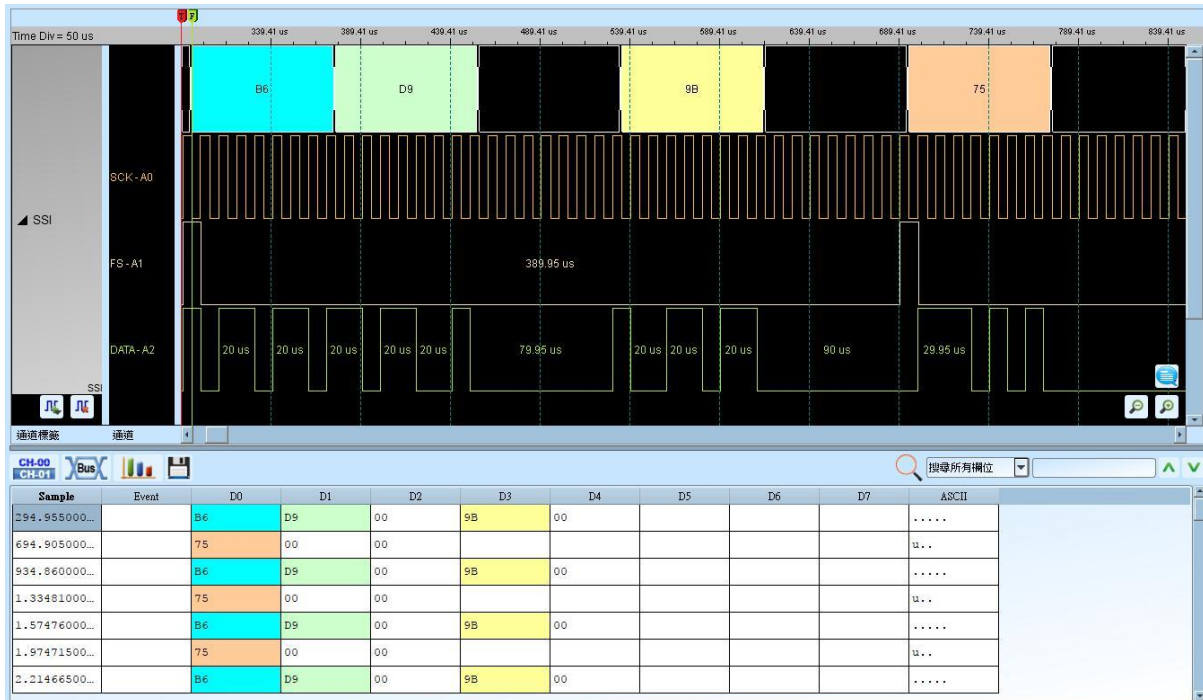
通道设定: 设定待测物上各个讯号端接在逻辑分析仪的信道编号。

模式: 选择一般或是网络模式。

资料方向: 选择传送或是接收数据。

将无意义的的数据合并: 合并无意义的的数据，仅在网络接收模式可以使用。

分析结果



ST7669

ST7669 由 Sitronix(硅创)所研发的芯片，主要应用在 LCD 的屏幕模块上。

参数设定

类别: 可选择 3 线、4 线、5 线模式。

Chip Select Channel (/CS): ST7669 数据传输之 CS。

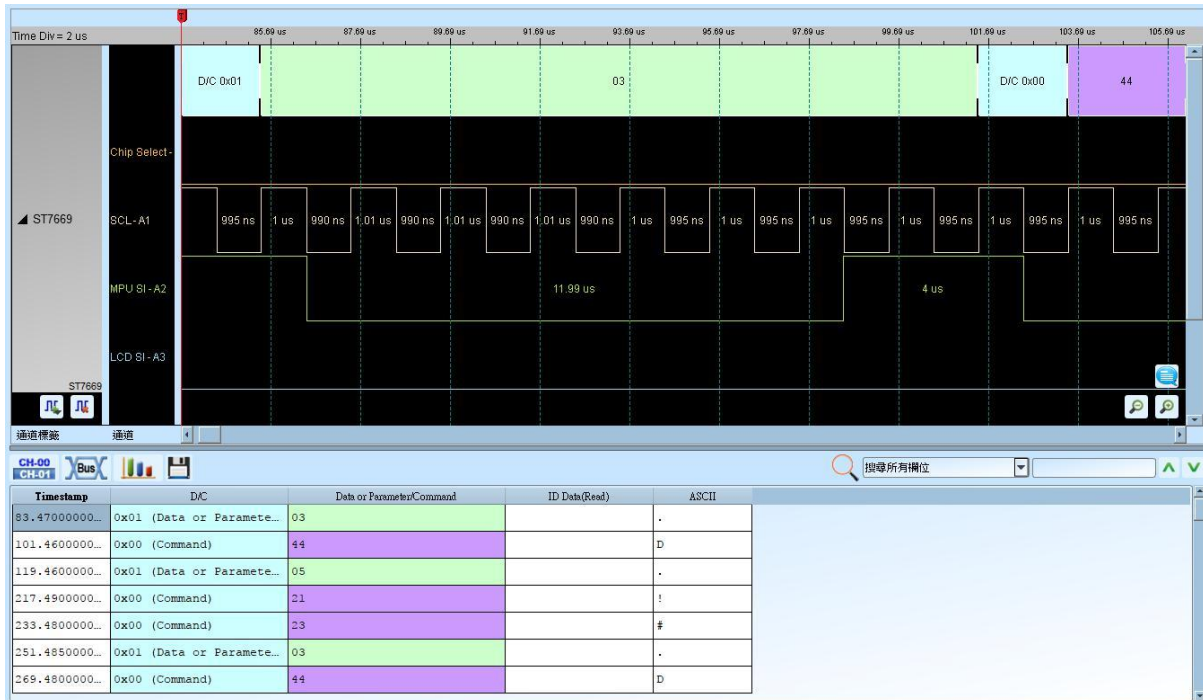
Clock Channel (SCL): ST7669 数据传输之 Clock。

Serial Data Input (MPU SI): ST7669 数据传输之 MPU Data Input。

Serial Data Input (LCD SI): ST7669 数据传输之 LCD Data Input。

A0: ST7669 数据传输之 A0。

分析结果



SVI2

SVI2(Serial VID Interface 2.0)总线是 AMD 用于电源管理(Power Management)之控制数据传输，典型的应用是在电压控制。SVI2 总线分析提供用户检视讯号在传输时之各项封包数据，节省用户解析波形的时间。

SVI2 的工作电压为 1V - 1.8V，工作频率(max)为 20MHz，通道数(3 wire)：SVC/ SVD/ SVT。

量测时注意触发准位须设定在 0.6V-0.9V 左右，这样就可以顺利的进行讯号触发。

参数设定

SVI2 參數設定

通道設定

SVI2.x SVI1.x

SVC: A0 SVD: A1 SVT: A2

Reduced Report

波形顏色

Start / Stop	[Orange]	PSI1_L	[Yellow]
VDD Selector	[Light Orange]	TFN	[Yellow]
VDDNB Selector	[Yellow]	Load Line Slope Trim	[Green]
Acknowledge	[Light Green]	Offset Trim	[Cyan]
PSIO_L	[Light Blue]	SVT0	[Blue]
VID Code	[Purple]	SVT1	[Blue]
VDD Voltage	[Light Blue]	VDD Current	[Blue]
VDDNB Voltage	[Light Blue]	VDDNB Current	[Blue]

分析範圍

選擇要分析的範圍

起始位置: 緩衝區開頭

結束位置: 緩衝區結尾

預設 確定 取消

SVC: SVI2 数据传输之 Clock。

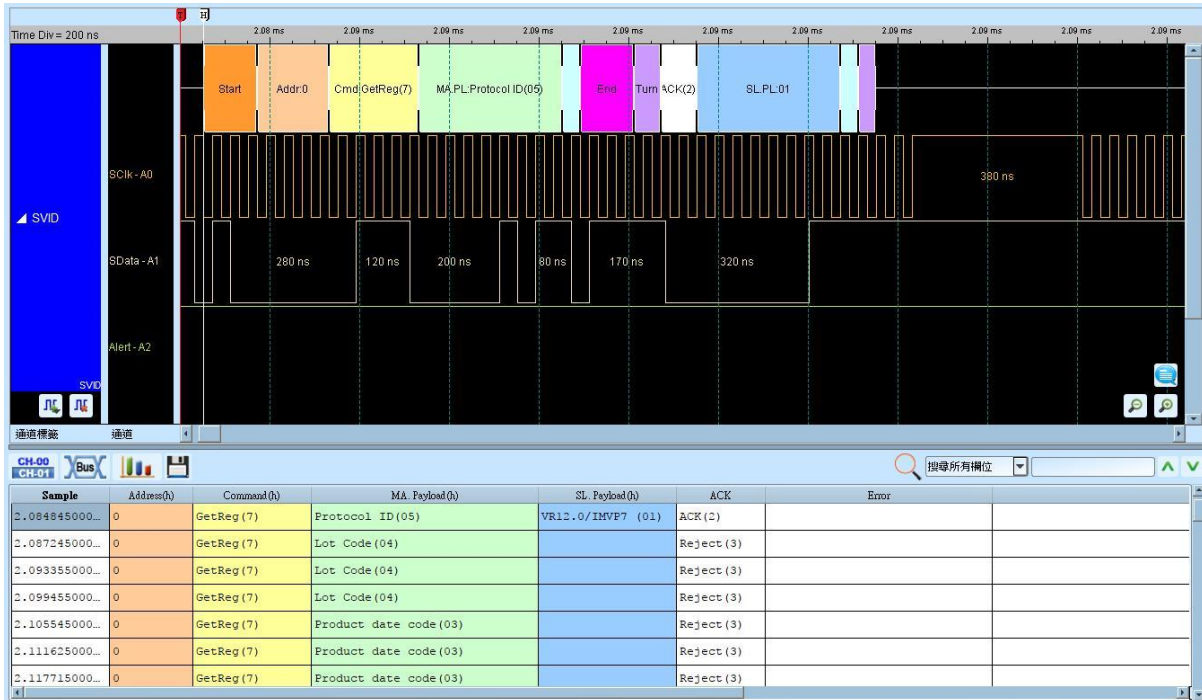
SVD: SVI2 数据传输之 Data。

SVT: SVI2 数据传输之 Telemetry Data Line;选择不勾选 SVT 就不会分析 Telemetry SVT 封包。

SVI2.x / SVI1.x: 选择 SVI2 / SVI 解码。

Reduced Report: 勾选时报告窗口仅会显示 SVD 和 VOTFC 封包，不会显示 SVT 封包。

分析结果



SVID

SVID(Serial VID) 总线是 Intel 用于电源管理 (Power Management) 之控制数据传输，典型的应用是在电压控制。 SVID 总线分析提供用户检视讯号在传输时之各项封包数据，节省用户解析波形的时间。

SVID 的工作电压为 1.0 - 1.1V，工作频率(max)为 26.25MHz，通道数(3 wire): SCLK/SDATA/ ALERT。

量测时注意触发准位须设定在 0.5V-0.6V 左右，这样就可以顺利的进行讯号触发。

支持版本:

IMVP7/VR12, VR12.1, VR12.5, VR12.6

IMVP8/VR13

If you have any issues with SVID protocol features, please contact your Intel Field Representative.

参数设定

SCLK: SVID 数据传输之 Clock。

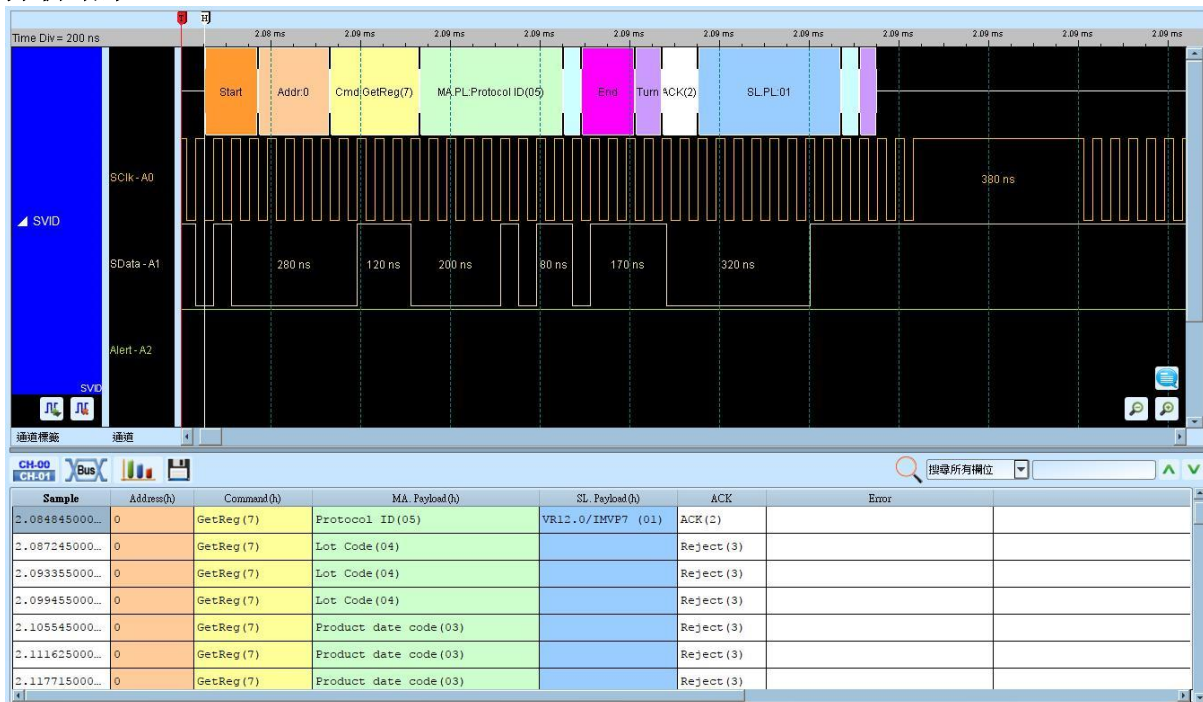
SData: SVID 数据传输之 Data。

Alert: VID 设定成功之通知讯息。也可以不使用 Alert。

VR Controller: 指定目前 VR 内之 Controller 数量为 Single 或 Multiple。若指定为 Multiple 时就可分别指定不同 Address 之 Startup PWM Spec.

设定不解碼条件: 可设定当 Stop pattern 错误或是 Duty cycle 与规格不符时不进行译码。

分析结果



SWD

SWD(Serial Wire Debug)为 ARM 公司所制定, 以 SWDIO 和 SWDCLK 两只接脚构成的测试协议。可用来作为 CoreSight™ Debug Access Port 的测试协议, 为 JTAG 在低接脚数限制时的替代方案。

参数设定

SWDIO: I/O 讯号

SWDCLK: Clock 讯号

Select Reg 初始设定: 在未知 AP Select Register 初始值的情形下, LA 只会显示 Address 的数值而不是相对应的 Register, 使用者可以手动设定 AP Select Register 中 Bank 和 Ctrl/Select 初始值。

Select Reg 初始設定		Time	Select	RnW	Address (h)	ACK	Data
<input type="checkbox"/> Bank = 0	CtrlSel = 0	-0.0003 ms	AP	Write	0	OK	23 00 00 52

Select Reg 初始設定		Time	Select	RnW	Address (h)	ACK	Data
<input checked="" type="checkbox"/> Bank = 0	CtrlSel = 0	-0.0003 ms	AP	Write	Bank 0 Register 0 (0)	OK	23 00 00 52

位方向: 选择 SWD 讯号中的数据为 LSB 或是 MSB。

显示 DP Reg Bit Assignments: 显示 DP Register 内容所代表的意义。

Select	RnW	Address (h)	ACK	Data
DP	Write	SELECT Register (8)	OK	00 00 00 00
				APSEL [31:24] 00
				APBANKSEL [7:4] 0
				CTRLSEL [0] 0

连结 AP 设定: 可选择 MEM-AP 和 JTAG-AP 两种类型的 AP Register 译码方式, 若用户选择为 Other 时, AP 的数据就只显示 Bank X Register X, 而不做更进一步的解释。

<input checked="" type="radio"/> Other	Time	Select	RnW	Address (h)	ACK	Data
<input type="radio"/> JTAG-AP	-0.0003 ms	AP	Write	Bank 0 Register 0 (0)	OK	23 00 00 52
<input type="radio"/> MEM-AP	0.0308 ms	DP	Read	RDBUFF Register (C)	OK	00 00 00 00
	2.9998 ms	AP	Write	Bank 0 Register 1 (4)	OK	00 00 02 68
<input type="radio"/> Other	Time	Select	RnW	Address (h)	ACK	Data
<input checked="" type="radio"/> JTAG-AP	-0.0003 ms	AP	Write	CSW Register (0)	OK	23 00 00 52
<input type="radio"/> MEM-AP	0.0308 ms	DP	Read	RDBUFF Register (C)	OK	00 00 00 00
	2.9998 ms	AP	Write	PSEL Register (4)	OK	00 00 02 68
<input type="radio"/> Other	Time	Select	RnW	Address (h)	ACK	Data
<input type="radio"/> JTAG-AP	-0.0003 ms	AP	Write	CSW Register (0)	OK	23 00 00 52
<input checked="" type="radio"/> MEM-AP	0.0308 ms	DP	Read	RDBUFF Register (C)	OK	00 00 00 00
	2.9998 ms	AP	Write	TAR Register (4)	OK	00 00 02 68

显示 AP Reg Bit Assignments: 显示 AP Register 内容所代表的意义, 选择 MEM-AP 或是 JTAG-AP 时才会开放使用。

<input checked="" type="radio"/> MEM-AP	Select	RnW	Address (h)	ACK	Data
<input checked="" type="checkbox"/> 顯示 AP Reg bit assignments	AP	Read	BASE Register (8)	OK	00 00 00 00
					BASEADDR [31:12] E00FF
					Format [1] 1
					Entry present [0] 1

MEM-AP 初始设定

选择 MEM-AP 时, 可以对 MEM-AP 的内容初始化设定, 在数据撷取的过程中如遇到相对应数据位置的 Register 时, 数据也会随着 Bus 的内容更新。勾选 Endian 的勾选栏后会开启显示数据和相对应的读写地址的功能。

MEM-AP

顯示 AP Reg bit assignments

MEM AP初始設定

Endian Big

TAR Auto-Inc Single

Access Size 16 Bits

AP	Read	DRW Register	(C)	OK	00 00 00 0D	TAR Address = E000EFF0
					Big-Endian	
					000D Access to E000EFF0	
					0000 Access to E000EFF2	
AP	Read	DRW Register	(C)	OK	00 00 00 E0	TAR Address = E000EFF2
					Big-Endian	
					00E0 Access to E000EFF2	
					0000 Access to E000EFF4	

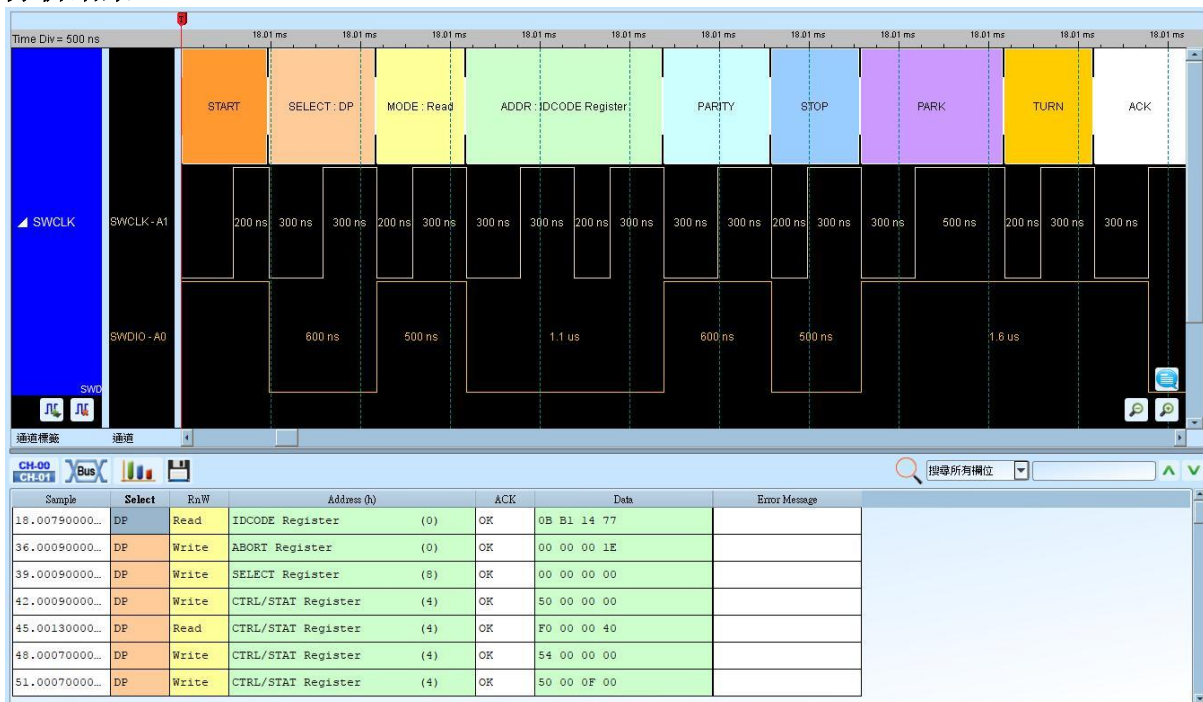
Filter 設定: 可设定过滤不需要观察的 Register。

連結 AP 設定 Filter 設定

Register Display List

- DP - ABORT Register
- DP - IDCODE Register
- DP - CTRL/STAT Register
- DP - WCR Register
- DP - SELECT Register
- DP - RESEND Register
- DP - ROUTESEL Register
- DP - RDBUFF Register
- AP - CSW Register

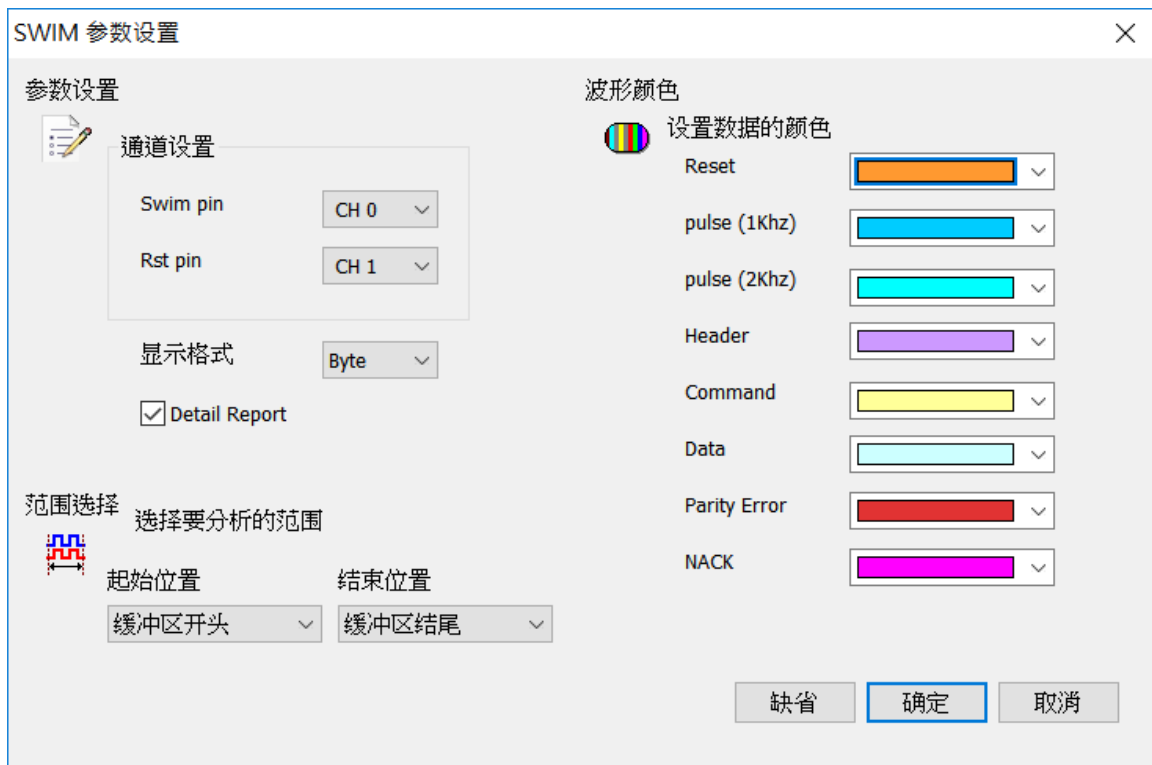
分析结果



SWIM

SWIM 为 STM8 8-bit MCUs 之除错单线通讯协议。当 CPU 运行时，SWIM 允许对 RAM 和外设寄存器进行非侵入式读/写访问，以进行除错。

参数设定



SWIM 参数设置对话框包含以下配置项：

- 参数设置**
 - 通道设置**
 - Swim pin: CH 0
 - Rst pin: CH 1
 - 显示格式: Byte
 - Detail Report
- 范围选择**
 - 选择要分析的范围
 - 起始位置: 缓冲区开头
 - 结束位置: 缓冲区结尾

波形颜色 设置数据颜色的列表：

- Reset: 橙色
- pulse (1Khz): 浅蓝色
- pulse (2Khz): 青色
- Header: 紫色
- Command: 黄色
- Data: 浅绿色
- Parity Error: 红色
- NACK: 品红色

底部按钮：缺省、确定、取消

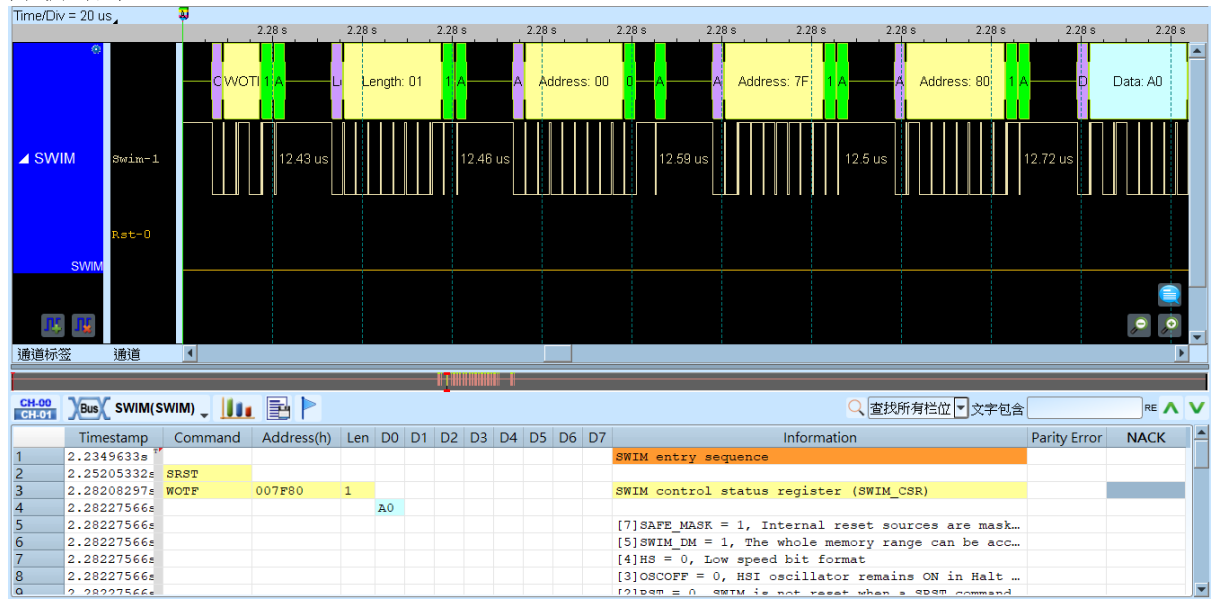
Swim pin: 设定 Swim 使用之通道

Rst pin: 设定 Rst 使用之通道

显示格式: 设定波形显示区域之显示方式 (Byte, Bit)

Detail Report: 是否显示更详细之解析

分析结果



SWP

SWP(Single Wire Protocol)由 European Telecommunications Standards Institute(ETSI)制定标准, 用在 SIM 卡以及 NFC 之间的通讯。

参数设定



SWP 参数设定

参数设定

通道设定

S1 CH 0

S2 None

Data Link Layer:

MAC LLC

范围选择

选择要分析的範圍

起始位置

缓冲區開頭

結束位置

缓冲區結尾

波形颜色

設定資料的颜色

SOF/EOF

Payload

CRC16

预设 确定 取消

S1: 待测物上的电压讯号。

S2: 待测物上的电流讯号, 需自行将电流讯号转为电压讯号后再使用逻辑分析仪量测。

Data Link Layer: 选择要依照 MAC 或是 LLC 规则进行译码。

分析结果



UART(RS-232,RS-485)

是美国电子工业联盟制定的串行数据通信的接口标准。在 RS-232 以及 RS-485 标准中，字符是以一序列的位串来一个接一个的串行方式传输，优点是传输线少，配线简单，传送距离可以较远，由于 RS-485 为差动讯号，量测前须先将讯号转换成逻辑讯号后才可量测. LA 无法直接量差动讯号。

参数设定

UART 參數設定

參數設定

通道設定 極性 Idle high

Tx A0

Rx A1

自動值測

Baud Rate 9600 Data Bits 8

Parity None Stop Bits 1

Start Bit之後是MSB 波形中顯示刻度

在報告視窗顯示 Idle 狀態

Line Wrap Data

以 Line Wrap Data 當作解碼排序之首，讓觀看分析結果時，更為方便。
預設值為0A。(數值使用16進制)

Line Wrap Data

第一組數值 0A 顏色

第二組數值 0A

分析範圍

選擇要分析的範圍

起始位置 緩衝區開頭 結束位置 緩衝區結尾

預設 確定 取消

UART 參數設定

參數設定

通道設定 極性 Idle high

Tx CH 0

Rx CH 0

自動值測

Baud Rate 9600 Data Bits 8

Parity None Stop Bits 1

Start Bit之後是MSB 波形中顯示刻度

在報告視窗顯示 Idle 狀態

Line Wrap Data

以 Line Wrap Data 當作解碼排序之首，讓觀看分析結果時，更為方便。
預設值為0A。(數值使用16進制)

Line Wrap Data

第一組數值 0A 顏色

第二組數值 0A

分析範圍

選擇要分析的範圍

起始位置 緩衝區開頭 結束位置 緩衝區結尾

預設 確定 取消

Data: 待测物上的讯号端接在逻辑分析仪的信道编号。

Rx: 勾选此模式后可在报告区同时看到 Tx 以及 Rx 讯号，此时信道 Data

会视为 Tx。

极性: 分 Auto, Idle high, Idle low 三种格式。

Auto: 自动侦测 Idle 时为 High or Low。

Idle high: Idle 状态时显示为 High。

Idle low: Idle 状态时显示为 Low。

自动侦测: 设定对方的鲍率及格式或者由系统自动侦测。

鲍率(Baud Rate): 传送数据的速度, 每秒钟多少位(bits per second), 范围是 110-2M(bps)。

格式: 分三种格式: 同位检查、数据位和停止位。

同位检查: N-None Parity(无位)、O-Odd Parity(奇同位)、E-Even Parity(偶同位)。

数据位: 可以设置为 5-10 位。

停止位: 可以是 1 或者 2 位。

Start Bit 之后是 MSBL 预设是 LSB, 选定时, Start Bit 之后为 MSB。

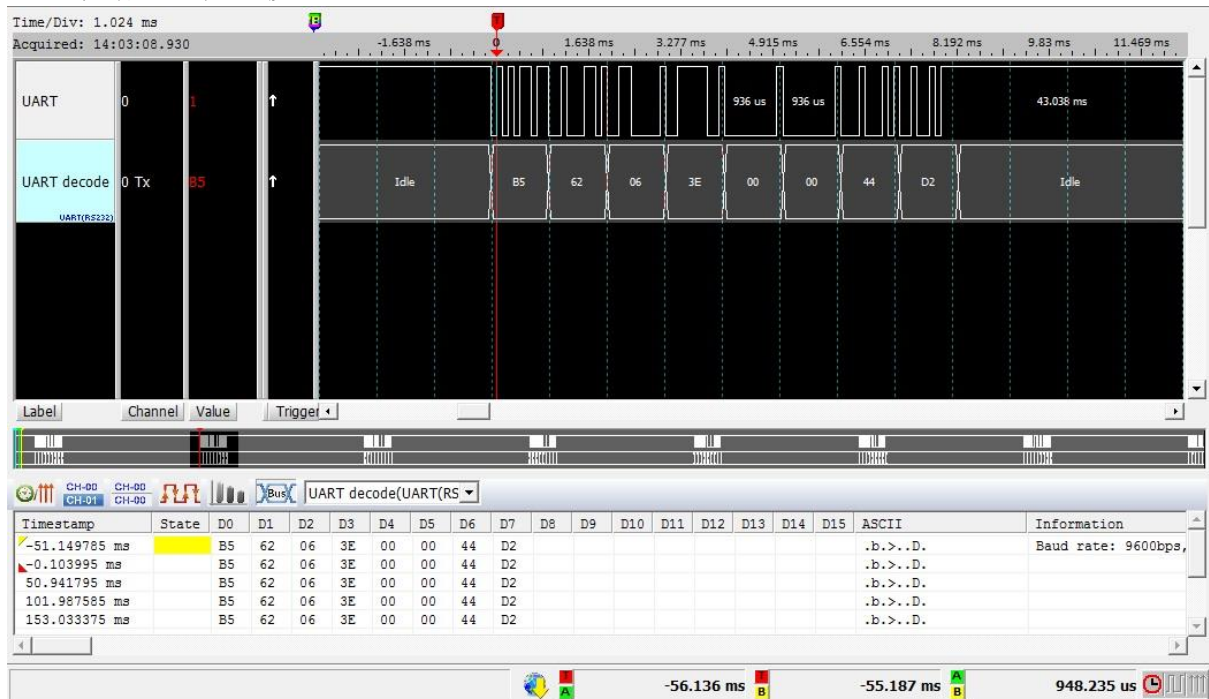
报告显示 Idle: 在报告窗口中显示 Unknown 和 Idle。

波形中显示刻度: 在波形上面显示刻度。

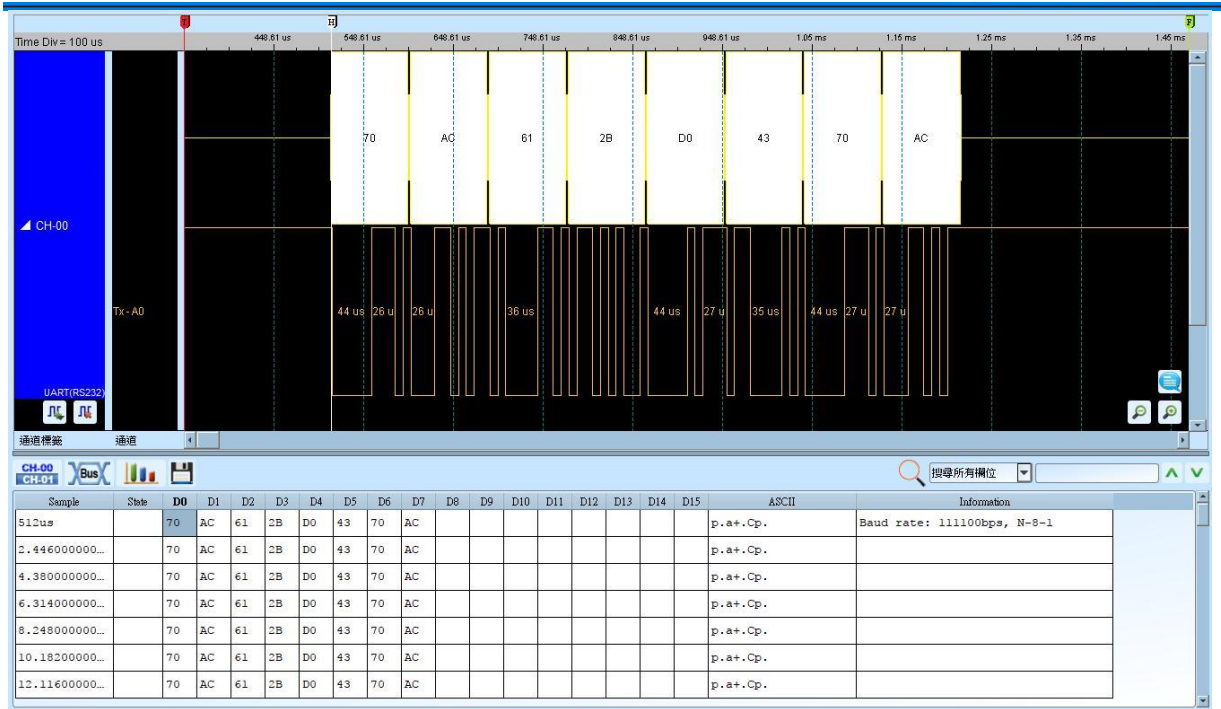
Line Wrap Data: 可设定两组数值当作解碼排序之首, 方便观看分析结果。

分析结果

一般数据分析检视模式



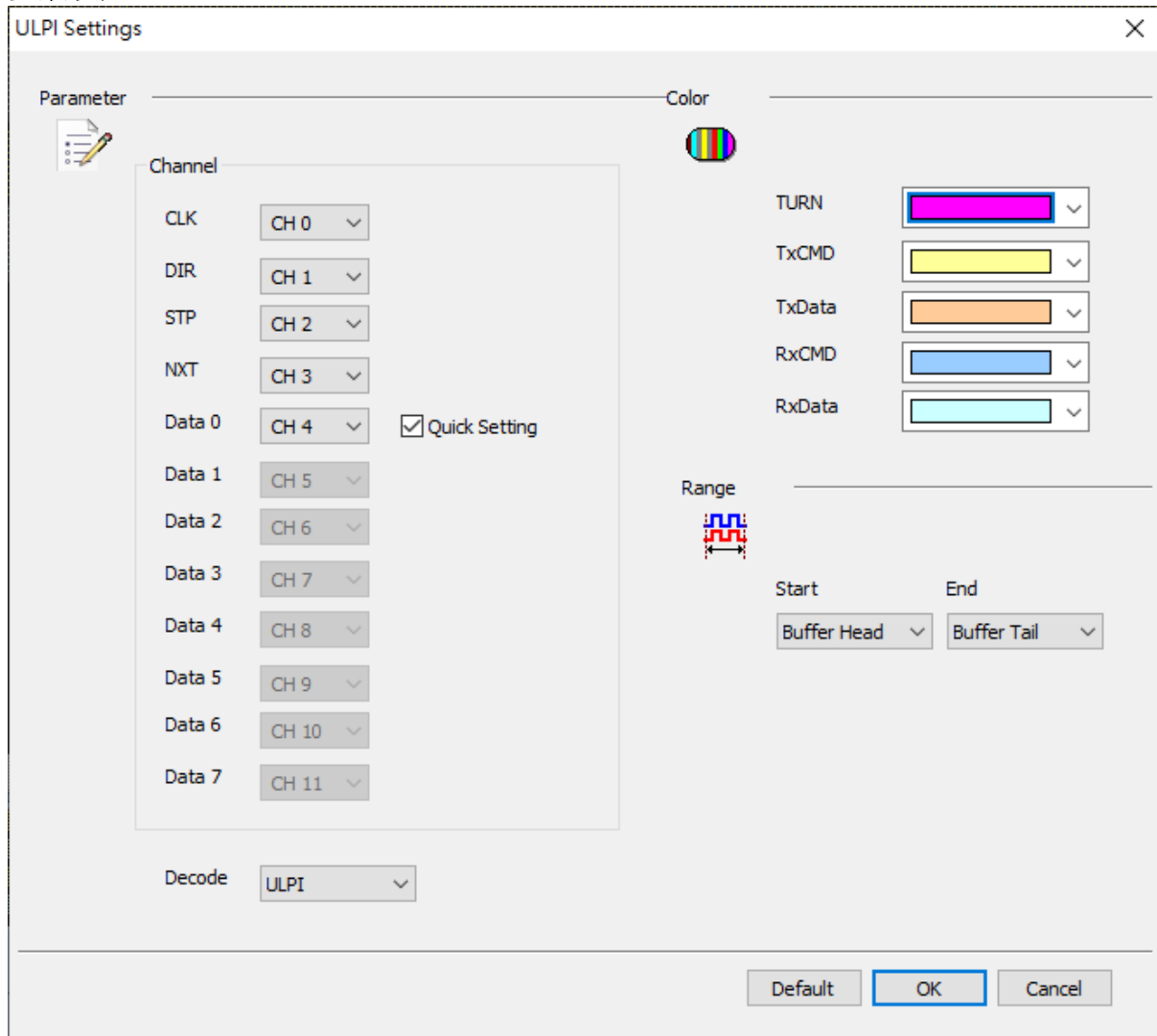
开启 Line Wrap Data 分析检视模式



ULPI

UTMI+Low Pin Interface. ULPI 是 UTMI 的 Low Pin 版本。UTMI(USB2.0 Transceiver Macrocell Interface)是一种用于 USB controller 和 USB PHY 通信的协议。相对于 ULPI, UTMI 有更多的控制信号, 支持 8bit/16bit 数据接口。

参数设定



通道设定: 设定 ULPI 的通道。 并可使用 Quick Setting, 快速设定 Data pin。

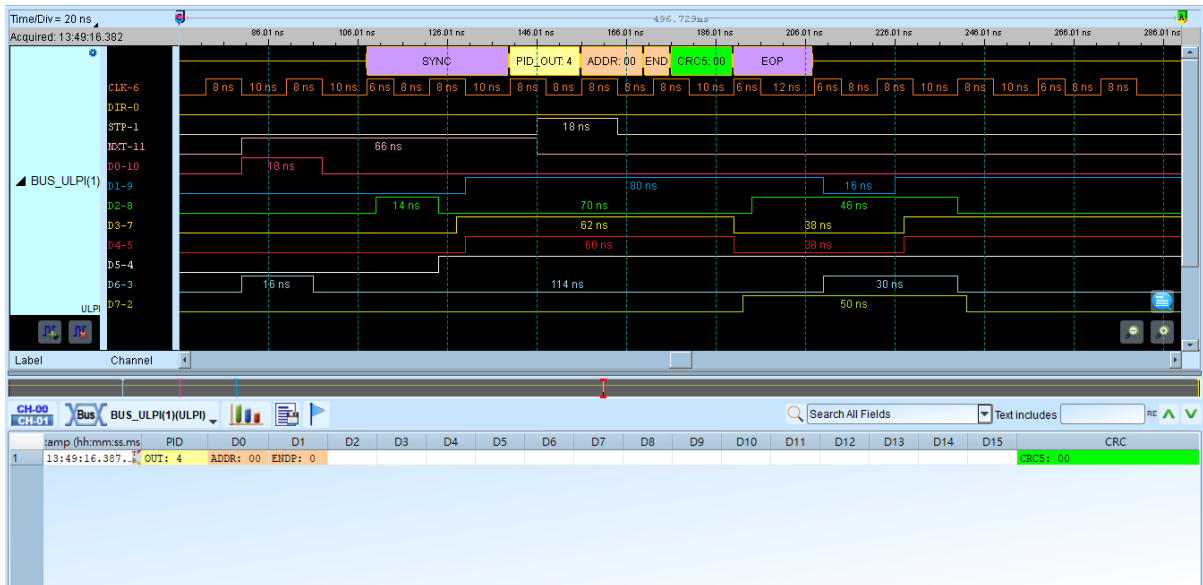
Decode: 设定 ULPI 的译码方式, 可选 ULPI / USB(模拟时序)。

分析结果

ULPI



USB



UNI/O

由 Microchip 制定，主要的应用领域是在 EEPROM。UNI/O 发展的背景是在目前嵌入式系统的小型化趋势下，对于 I/O 脚位的数量少量化的需求中所发展出来，同时也符合低成本，简单操作的一种单线总线通讯协议。UNI/O 是使用曼彻斯特(Manchester Encoding) 编码，数据传输率为 10Kbps 到 100Kbps。

参数设定

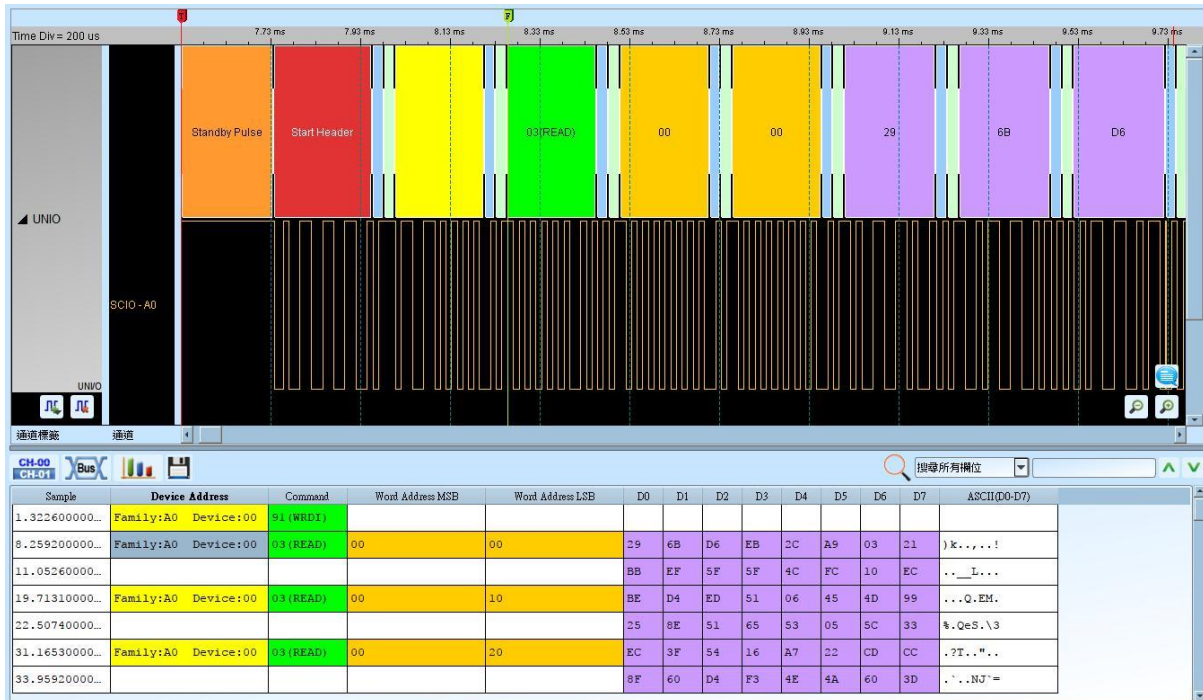
通道设定: 默认 UNI/O 的通道为 0。

装置地址宽度: 设定 UNI/O 讯号装置地址宽度, 8Bits 或 12 Bits。

允许误差设定: 设定允许输入误差/允许输出误差, 预设为±10%和±25%。

报告设定: 在报告窗口中数据显示方式 8 栏或 16 栏。

分析结果



USB1.1

USB(Universal Serial Bus), 称为“万用串行总线”, 起初由 7 家公司所制定的规格: 英特尔、微软、国家半导体、康柏计算机、北方电讯、NEC 和 AT&T。USB 由 1994 年起推动。由 1.0 版至 1998 年的 1.1 版, 而目前为 2000 年所推出 2.0 版, USB1.1 版的速度由每秒 12Mbps 位至 2.0 版的 480Mbps 位。在 USB 协议中, 主要是由 2 条差分讯号(D+和 D-)来做为装置端和主机端连接沟通的触点。

参数设定

D+: USB1.1 数据传输之 D+。

D-: USB1.1 数据传输之 D-。

协议设定: 设定 USB1.1 讯号为低速或是全速状态, 是否译码 USB 标准申请和描述元。

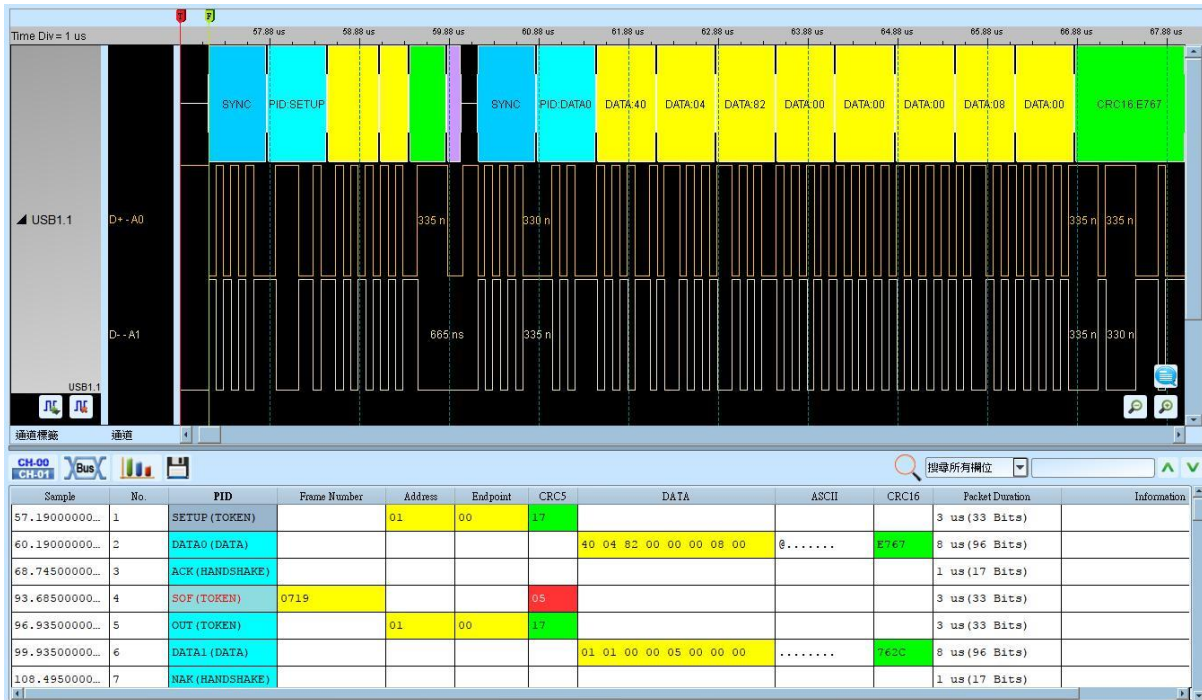
标示 PID: 可以在报告窗口中根据所选择的 PID 种类标注特别颜色。

显示数据方式: 在报告窗口中数据显示方式 8 栏或 16 栏。

过滤 PID: 可选择显示或不显示特定数据。

波形中显示刻度: 在波形上面显示刻度。

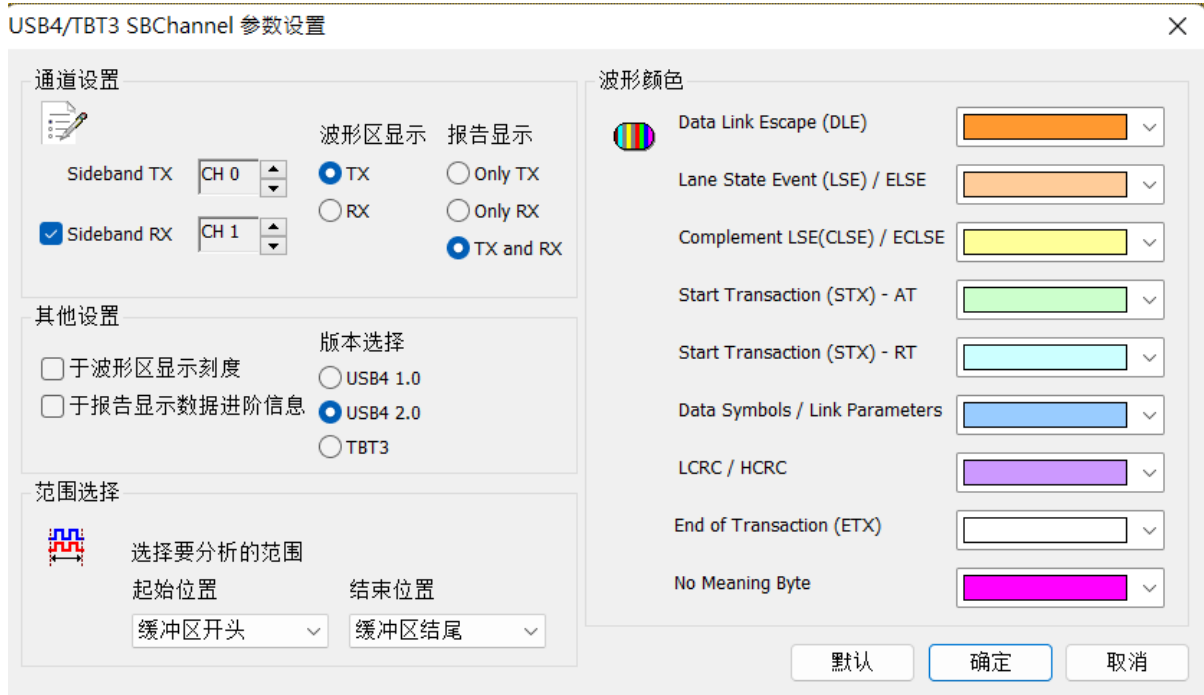
分析结果



USB4/TBT3 SB

USB4 通过 Intel Tunneled 相关技术可同时传输 DisplayPort 影音与 PCIE 相关信号,以及支持 PD(Power Delivery)快充技术。向下兼容 USB 2.0 与 USB 3.2 Gen1/Gen2 及支持 Thunderbolt 3/4。其中边带通道 Sideband (SB), 在 USB 3.2 原本被定义为进入 Alt-Mode (Alternate Mode) 模式之后提供影像协议沟通的通道 (例如: DP Alt-Mode 通过 Sideband 通道传输 AUX 信号...等)。在 USB4 规格中, Sideband 边带通道扩展功能用以确认 USB4 接口是否连接、通道的启用与禁用、通道的初始化, 以及进入或离开睡眠模式。而当通过 Thunderbolt 3 连结至设备时, 则会启用 Thunderbolt Alt Mode。

1. 参数设置



a. 通道设置:

Sideband TX: 选择待测物连结在逻辑分析仪的通道编号。

Sideband RX: 默认为启用, 可通过勾选 Sideband RX 启用双通道分析模式。

波形区显示: 默认为 TX, 可在波形区选择 TX/RX 通道的波形择一分析。

报告显示: 默认为 TX and RX, 在报告区选择显示哪一个通道的数据, 可两通道同时显示。

b. 其他设置:

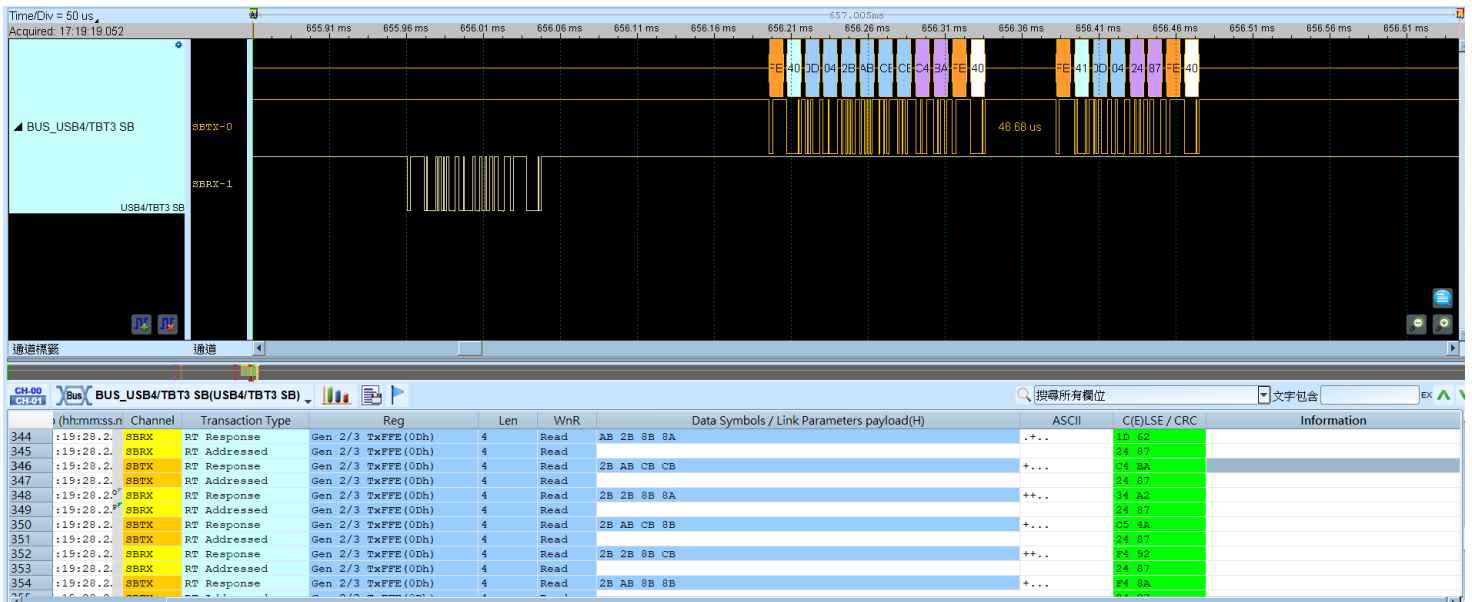
版本选择: 预设为 USB4 2.0, 可选择不同版本规范去做 USB4/TBT3 SB 信号分析。

于波形区显示刻度: 默认为禁用, 在波形上面显示刻度。

于报告显示数据进阶信息: 默认为禁用, 若勾选, 则除了按照时序排列数据于报告中, 每一笔数据的数据 Symbol 会解析其意义, 并显示于报告区中, 如下图。

Channel	Transaction Type	Reg	Len	WnR	Data Symbols / Link Parameters payload(H)
SPTX	RT Addressed	vendor specific (15h)	35	Read	
SBRX	AT Command	Link Configuration(0Ch)	3	Read	
SPTX	AT Response	Link Configuration(0Ch)	3	Read	03 F3 03
					Byte0 [0]Enabling Decision (Lane 0): 1 [1]Enabling Decision (Lane 1): 1 [2]Asymmetric Decision (Tx): 0 [3]Asymmetric Decision (Rx): 0
					Byte1 [0]Enabling Request (Lane 0): 1 [1]Enabling Request (Lane 1): 1 [4]Bonding Support: 1 [5]Gen 3 Support: 1 [6]RS-FEC Request (Gen 2): 1 [7]RS-FEC Request (Gen 3): 1
					Byte2 [0]USB4 Sideband Channel Support: 1 [1]TBT3-Compatible Speeds Support: 1 [2]Gen 4 Support: 0 [3]Asymmetric Support 3 Tx: 0 [4]Asymmetric Support 3 Rx: 0 [5]Request Asymmetric Tx: 0

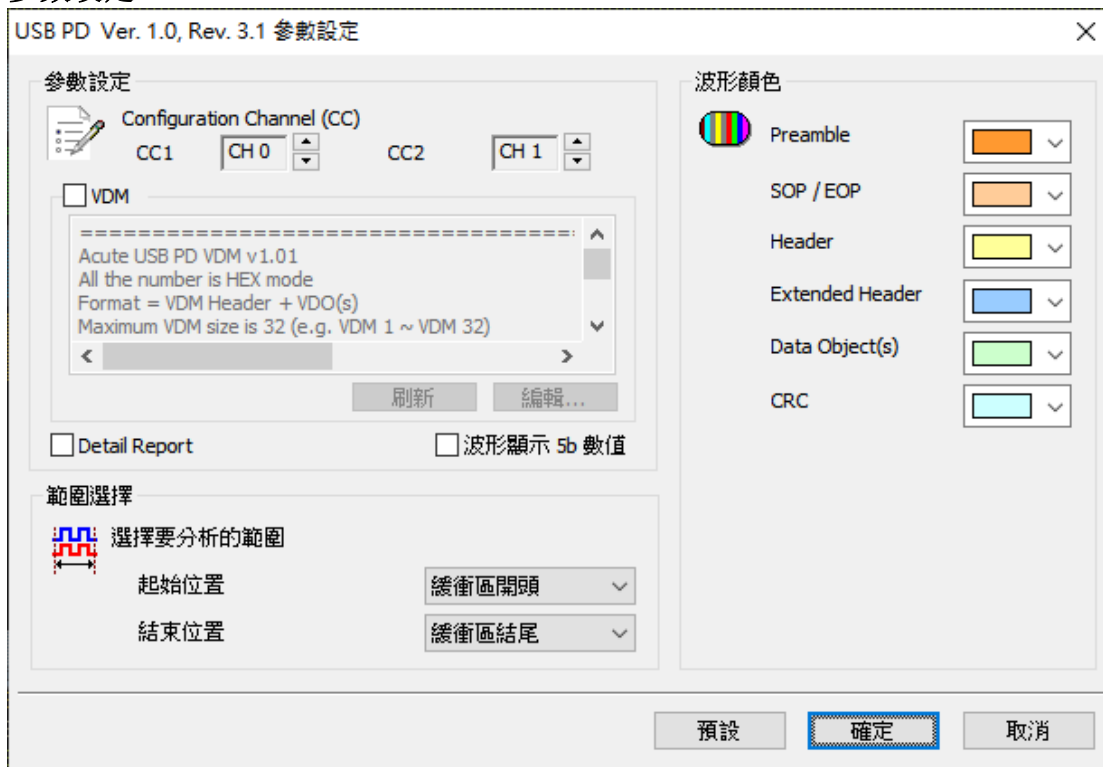
2. 分析结果:



USB PD 2.0/3.0

USB PD (Power Delivery) 2.0/3.0 是基于 BMC (Biphase Mark Coding) 的编码, 应用在笔记本电脑/平板计算机/手机/行动电源等等具备有 USB Type-C 连接器的装置, 可进行电力供应或充电使用。可提供最大功率 240 W, 使充电速度加快, 用户只需透过支持 USB-PD 的接口, 即可以为装置充电, 目前支持版本为 Revision 3.1, Version 1.0。

参数设定:



通道设定: 选择 Configuration Channel (CC)的通道 CC1 和 CC2。

VDM: 勾选 VDM 即启用 Vendor defined message 功能,该功能是读取配置文件里的 Structured VDM 中自定义的 SVID / Command。可以透过编辑/刷新功能来做配置文件的修改,该配置文件格式如下:

```

USBPD_VDM.txt - 記事本
檔案(F) 編輯(E) 格式(O) 檢視(V) 說明

Acute USB PD VDM v1.01
All the number is HEX mode
Format = VDM Header + VDO(s)
Maximum VDM size is 32 (e.g. VDM 1 ~ VDM 32)
Support Header Structured VDM only (SVID / Command Items)
Each Vendor-defined command has a corresponding VDO(s), e.g. 10,DISCOVER_BUTTONS command and VDO 1

###VDM 1
#Header
Bits<31:16>,8087,Intel Vendor-defined message
Bits<4:0>,10,DISCOVER_BUTTONS
#Header
#VDO 1
VDO<23:9>, ,reserved
VDO<8>,1,Sleep button
VDO<7>,1,Eject button
VDO<6:1>, ,reserved
VDO<0>,1,Power chassis button
#VDO 1

#VDO 2
#VDO 2

###VDM 1

###VDM 2
#Header
Bits<31:16>,8087,Intel Vendor-defined message
Bits<4:0>,1C,Vendor-defined command
#Header
#VDO 1
VDO<23:9>, ,reserved
VDO<0>,1,Vendor-defined function ON
#VDO 1

```

VDM (Vendor defined message), 最多可使用 32 个(##VDM1 ~ ##VDM32),其中每一列开头的##XXX 都是关键词,请勿在档案中其他地方使用。

每个 VDM 是由 Header 跟其对应的 VDO (VDM Object) 组成, Header 是 VDM 第一个 Data Object;剩下的即为 VDO(s),为根据 Command 所响应的讯息。

Header 部分使用上下 2 个#Header 包住 SVID / Command 的定义:

SVID (Standard/Vendor ID):

Bits<31:16>,8087,Intel Vendor-defined message

表示该 Header bit 31 ~ bit 16 的数值为 8087h 时,即显示 Intel Vendor-defined message。

Command:

Bits<4:0>,10,DISCOVER_BUTTONS

表示该 Header bit 4 ~ bit 0 的数值为 10h 时, Command 即显示 DISCOVER_BUTTONS。

而 VDO(s)部分使用上下 2 个#VDO 1,2....包住 Command 所响应的讯息, VDO 1 表示第一个 VDO; VDO 2 则表示第二个 VDO,此例为 VDO 2 皆为空。

#VDO 1

VDO<23:9>, ,reserved VDO 1 bit 23 ~ bit 9 的数值为空,表示为 reserved

VDO<8>,1,Sleep button VDO 1 bit 8 数值为 1,表示支持 Sleep button 功能

VDO<7>,1,Eject button

VDO<6:1>, ,reserved

VDO<0>,1,Power chassis button

#VDO 1

#VDO 2

#VDO 2

每一个 Command 都有其对应的 VDO,所以其他 Command (e.g. 1Ch)就在 VDM 2 实现。

##VDM 2

#Header

Bits<31:16>,8087,Intel Vendor-defined message

Bits<4:0>,1C,Vendor-defined command

#Header

#VDO 1

VDO<23:9>, ,reserved

VDO<0>,1,Vendor-defined function ON

#VDO 1

#VDO 2

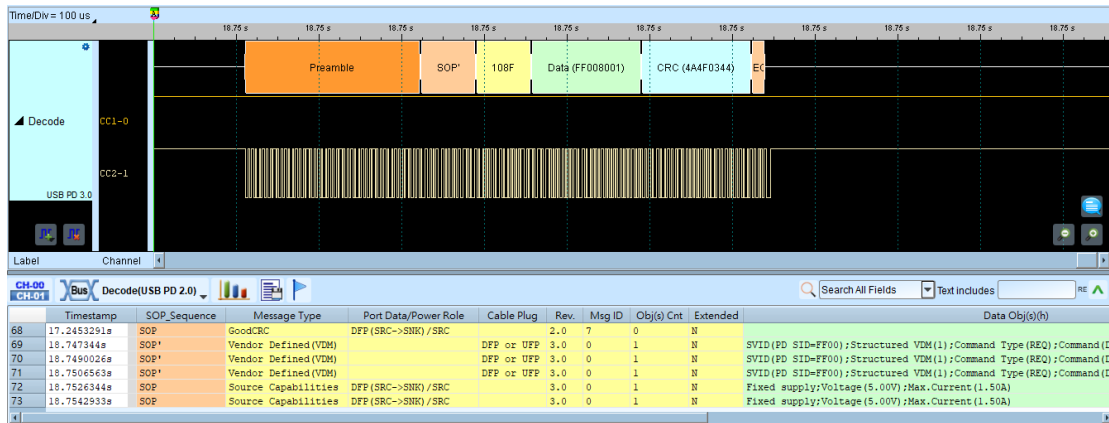
#VDO 2

##VDM 2

波形显示 5b 数值: 默认显示由 4b 切换为 5b 数值。

Details Report: 针对 Data Obj(s)做更详细的 bit 解析。

分析结果



相关转接版/配件:

http://www.acute.com.tw/sc/p3_product_detail.php?cid=13&tid=29

Wiegand

Wiegand 通讯协议使用于非接触式的 IC 感应卡, 门禁管制卡。由两根数据线所组成。

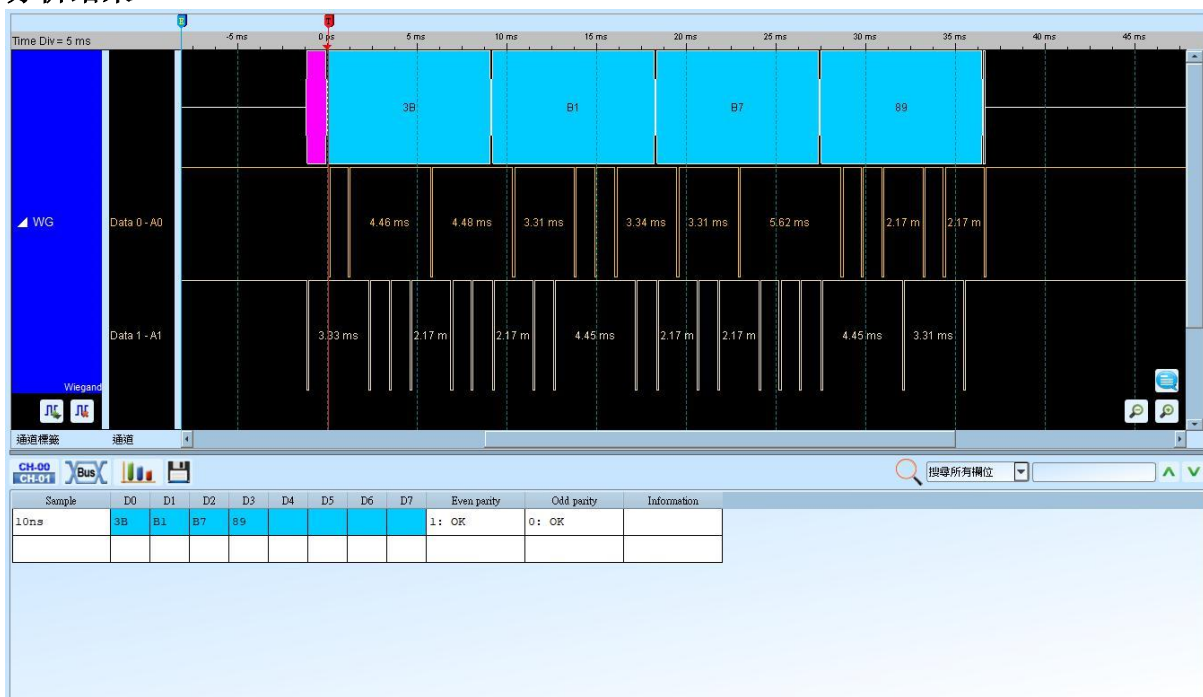
参数设定



Data 0: Wiegand data 0。

Data 1: Wiegand data 1。

分析结果



第2章 总线触发 Bus Trigger

触发基本介绍 Basis of Trigger

何谓触发功能 Introduction of trigger

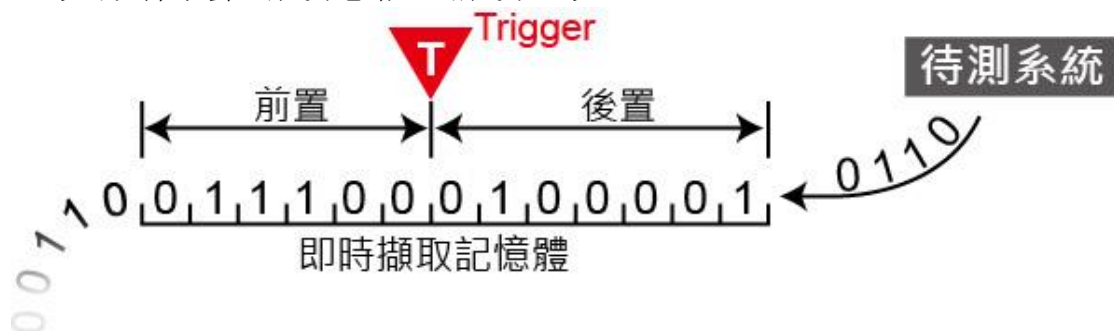
触发功能是利用逻辑分析仪的硬件电路，在有限的时间内使用并行处理的技术，检查待测讯号是否符合触发条件，然后进行讯号撷取工作。理想的逻辑分析仪触发功能，除了基本必须精准外，也尽量可以多样化。以满足各种讯号撷取的需求。

The hardware of logic analyzer take the parallel processing technology to check the signal

触发模式 Mode

1. 前置触发 (Pre-Trigger)

使用者在某些应用中，希望撷取的讯号是在触发点之前时，就必须启用前置触发 (Pre-Trigger) 功能。在按下「开始撷取」钮后，逻辑分析仪会等数据填满缓冲区开头至触发光标间的内存之后，才会让触发电路开始作用(是开始作用，不是发出触发讯号)。所以在逻辑分析仪还未填满缓冲区至触发光标间的数据前，任何符合触发条件的讯号出现都不会让触发电路送出触发讯号。



2. 后置触发 (Post-Trigger)

这是最基本的触发方式，在按下「开始撷取」钮后，逻辑分析仪待触发发生后开始从触发光标所指定的位置开始撷取数据，待数据填满所有内存之后就会停止。



3. 触发延迟(Delay-Trigger)

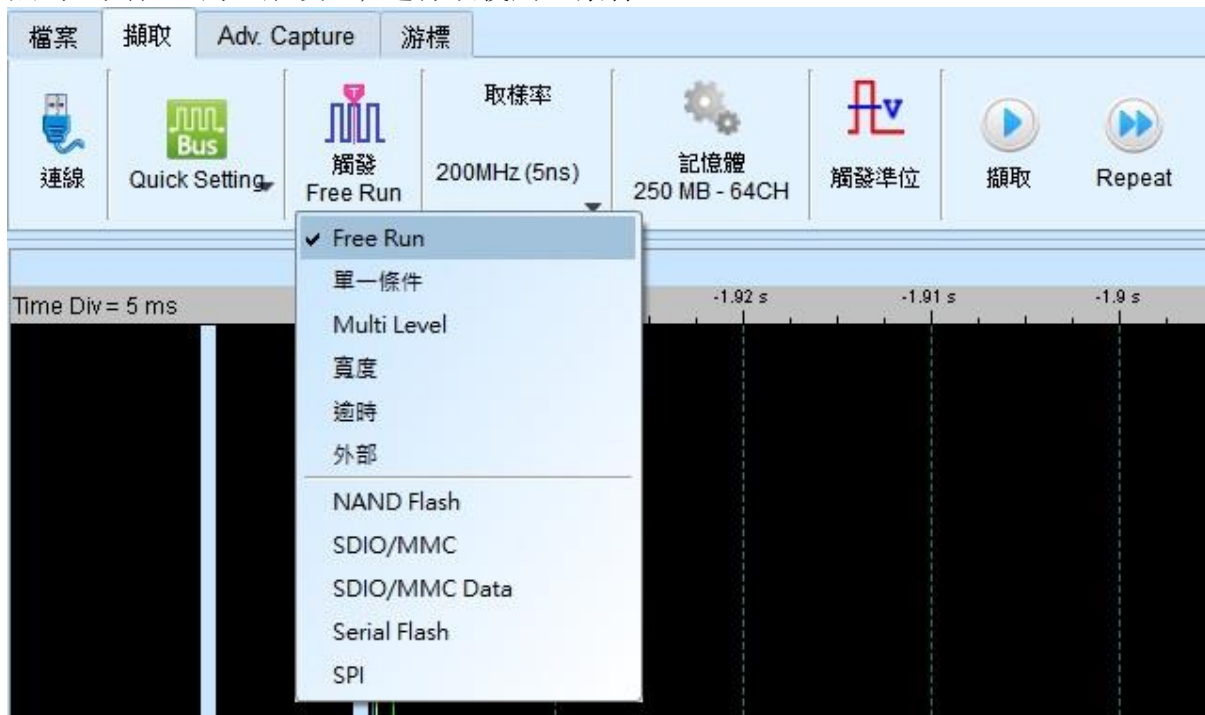
使用者在某些应用中，希望撷取的讯号是在触发点之后，并延迟一段时间后才开始撷取讯号，就可以使用触发延迟功能，设定想要延迟的时间。当讯号撷取成功后，触发光标将会停在开始撷取数据的位置上。

4. 触发忽略次数(Pass Count)

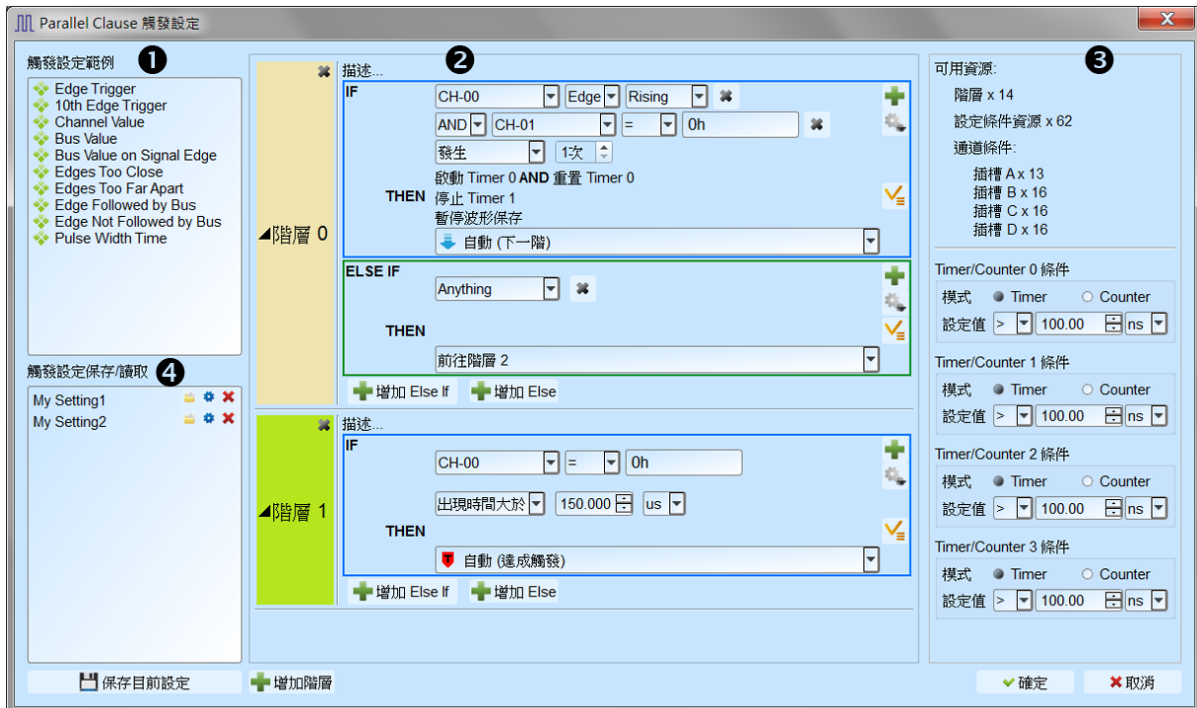
代表所设定的触发参数要忽略的次数，一般状况Pass Count是设定在0次，这是代表只要触发参数成立时就会开始撷取数据。如果设定为 N 次时，就代表触发参数必须成立N+1次时才会开始撷取资料。Pass Count的最大值会根据不同机种自动调整。

5. 选择触发

点击工具栏上的「触发」，选择欲使用之条件。



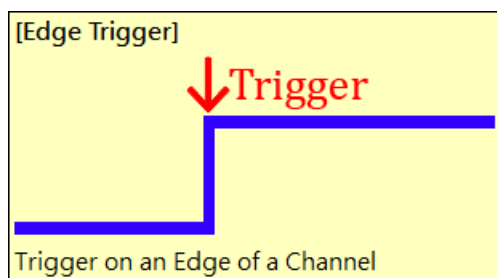
Parallel Clause 触发



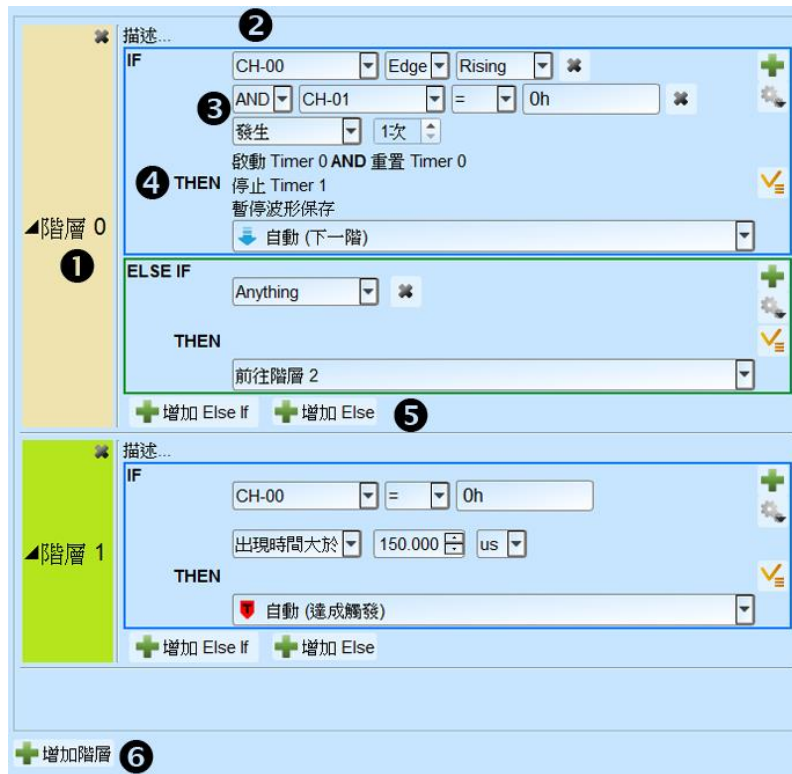
Parallel Clause 触发项目提供 16 阶、64 种逻辑组合搭配 4 组 Timer/Counter 条件(注 1)，可以针对各阶层触发条件的成立与否进行分支到其他阶层或设定触发成立以及决定是否保存波形。

1. 样本设定区：提供触发样本档案供用户选择参考，也可根据样版内设定加入相同条件作组合使用，可将鼠标光标停留在项目上方以显示说明文字及图标。

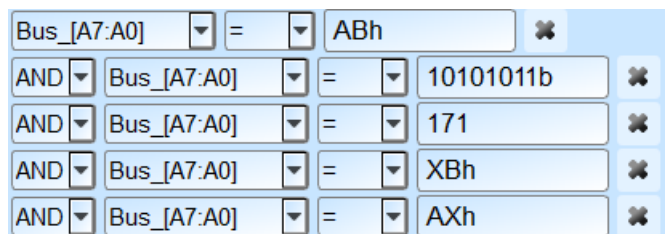
如：



2. 触发流程设定区：



- ① State 阶层按钮: 可点选切换为文字只读模式或是可编辑模式。
- ② State 内容描述: 可点选输入使用者针对此阶层的描述以利内容辨识及维护, 最多可输入 80 个半角字符。
- ③ IF 条件内容: 可针对波形区设定的通道加入触发条件设定, 也可以 AND/OR 逻辑组合多个条件进行触发设定。
 - i. 信道逻辑/边缘/数值比对: 可指定比对通道的数值或是特定变化缘, 也可以输入 X 针对 Bit 屏蔽后进行数值比对。输入 h 结尾代表数值为 16 进制, 输入 b 结尾代表数值为 2 进制, 不输入 b 或是 h 结尾则代表 10 进制。





- ii. Timer/Counter 达成比对: 可针对 Timer/Counter 运行的状态进行比对, 若 Timer/Counter 达到指定数值时代表成立, 否则代表不成立。
- iii. 发生次数及出现时间比对: 可针对条件达成次数, 或是条件达成的持续时


间进行比对。

iv. 操作按钮

 新增条件: 点选加入 AND / OR IF 条件, 新的条件将会消耗资源数量。

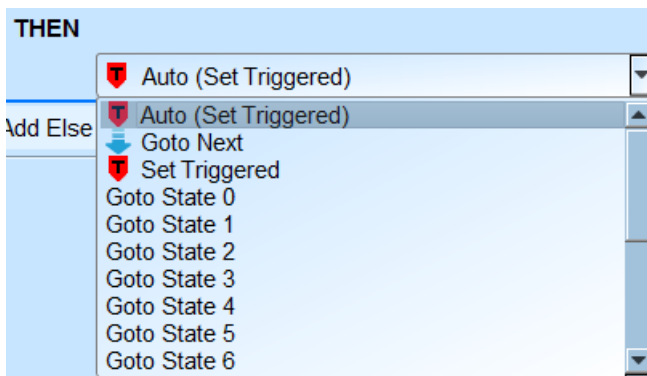
 进阶操作, 选单内包含:


 根据波形光标位置波形数据加入条件内容

 复制此逻辑条件内容

 在此条件区内贴上复制的条件内容

- ④ THEN 条件内容: 可从下拉式选单选择条件达成后的分支方向或设定触发成立 (注 2)。若设定为 Auto 且该阶层为设定项目中的最后一个阶层, 则会将结果设定为触发成立; 若设定为 Auto 且该阶层不是设定项目中的最后一个阶层, 则会将分支方向设定为前往下一阶层。



 设定条件达成后可设定欲执行的行动, 如: 启动、暂停、重置 Timer, 或是切换保存及暂停保存波形。

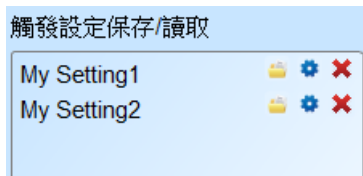
- ⑤ 新增 ELSE IF / ELSE 条件: 点选加入 ELSE IF / ELSE 条件, 条件将会按照软件显示排列顺序, 由上而下依序判断是否成立并执行相对应的行动及分支。新的条件将会消耗资源数量, 若无特别设定 ELSE 条件则预设为任意条件达成, 且会将分支停留在原阶层。


- ⑥ 新增 State: 点选加入新的 State 阶层条件, 新的阶层将会消耗资源数量。


3. 资源统计及 Timer/Counter 设定区: 显示目前可用资源数量以及 Timer / Counter 设定。


Timer / Counter: 可指定工作模式为 Timer 或 Counter, Timer 最小值为 12 个工作频率间隔 (200MHz 取样率下为 60ns), 最大值为 0x3FFFFFFF 个工作频率间隔 (200MHz 取样率下约为 5 秒); Counter 最小值为 1, 最大值为 0x3FFFFFFF。

4. 触发设定保存/读取区: 提供使用者保存目前设定或加载先前保存的设定项目, 可输入设定名称长度为 20 个半角字符, 须注意设定将会以档案形式保存在工作目录下, 若有需要分享设定的项目则必须一并将工作目录下的 PClauseUserSetting.aqr 档案提供给其他使用者。



 加载选择的触发设定, 可选择要  覆盖目前所有的设定项目, 或是  将目前选择的设定项目附加到设定的末尾。

 修改选择的设定项目显示名称

 删除选择的设定项目

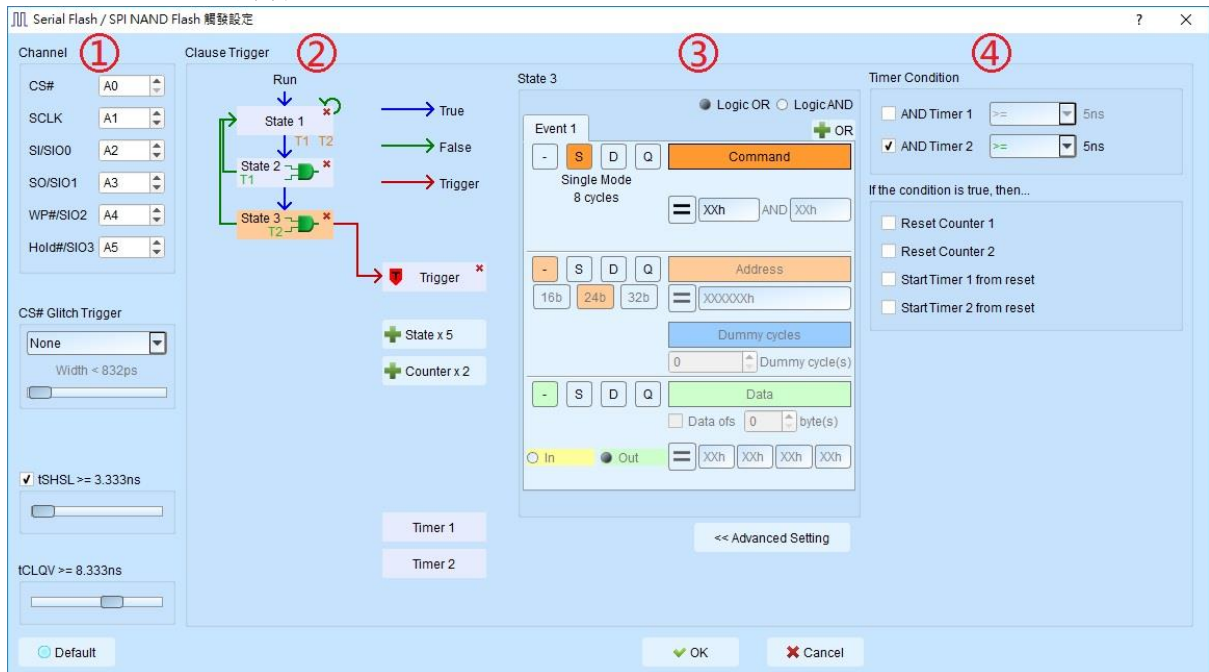
注 1: Timer / Counter 功能仅于 300MHz、250MHz、200MHz 及以下等取样模式提供。

注 2: 如未设定有效触发, 撷取时系统状态将停留在等待触发, 须要手动停止才能读回波形。

总线协议语句式触发架构

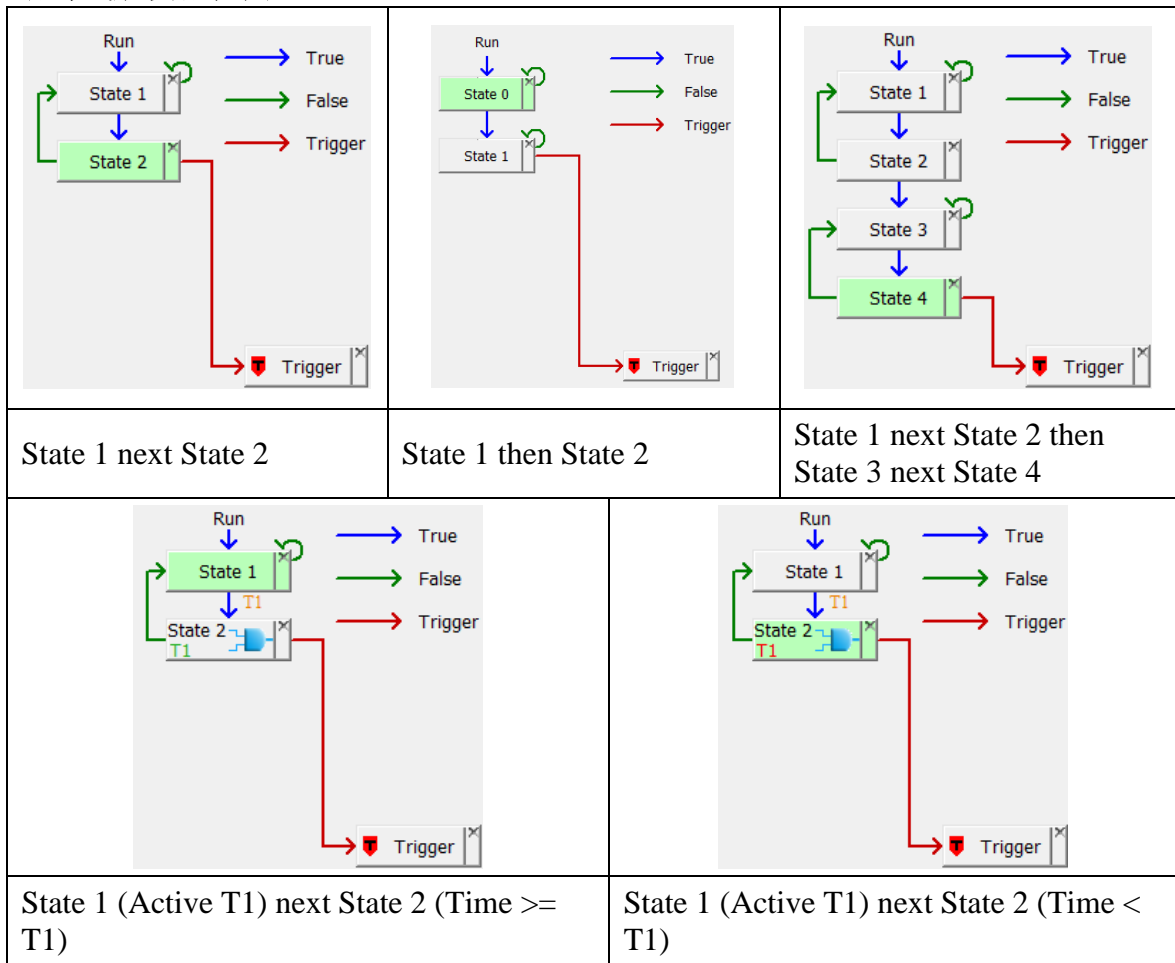
触发参数设定

进入触发画面后会看到如下图的设定画面。



1. 信道及总线触发参数设定: 内容根据选择不同的触发种类有所不同, 请参考各总线触发说明。

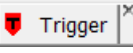
2. 语句式触发流程图:



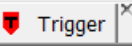
每个按钮即代表一个触发阶层(State), 各个阶层的 True 流向固定指向下一层, False 流向则可由使用者调整。可提供的操作如下:


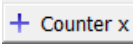
依序点选两个阶层, 将第一个阶层的 False 流向连接到第二个阶层。

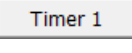
点选同一个阶层两次, 将此阶层的 False 流向连结回自己。

依序点选阶层按钮及 , 使该阶层内的条件成立后送出触发讯号。

点选阶层按钮右上方的删除钮, 删除该阶层及内包含的所有条件。

点选  右上方的删除钮, 清除所有触发讯号发出链接。

点选  /  增加新的阶层。

鼠标移到  按钮以调整 Timer 的频率周期。Timer 的最小刻度为 5ns, 最大值为 8 天。

3. 触发阶层内部参数设定

此区会显示左方触发流程中各个阶层内所包含的详细触发条件：

左上方 State 1 文字表示目前显示的阶层编号

Logic Condition OR AND 可以设定此阶层中各个事件(Event)之间的逻辑运算规则。

分页标签 Event 1 × Event 2 × +OR | 可以切换/检视目前此阶层内 OR/AND 条件的组合数量。

点选 +OR | / +AND 标签可以增加最多至 8 组 OR/AND 触发条件。

中央参数设定区域会根据选择触发种类而有所不同，输入数值皆支持 2 /10/16 进制，二进制代码(后面加 b，如 01000001b)、十进制码(后面不加，如 65)、十六进制码(后面加 h，如 41h)。

各阶层内事件与触发讯号的关系可参考以下表格：

	AND 条件	OR 条件
设定内容	<p>State 1: X5h AND 1Xh → State 2: 20h</p>	<p>State 1: 05h OR 10h → State 2: 20h</p>
对应之触发条件	<p>15h → 20h</p>	<p>05h → 20h OR 10h → 20h</p>

4. 时间(Timer)与计数器(Counter)设定

Timer Condition

AND Timer 1 < 5.000 ns

AND Timer 2 >= 5.000 ns

If the condition is true, then...

Reset Counter 1

Reset Counter 2

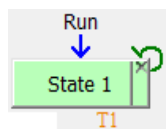
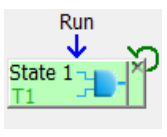
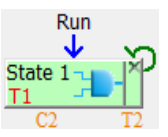
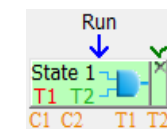
Start Timer 1 from reset

Start Timer 2 from reset

Advanced Setting >>

按下 **Advanced Setting >>** 按钮后即可开启进阶设定窗口，设定 Timer 及 Counter 参考及重置设定。

于设定窗口调整 Timer 的参考形式及条件达成后,重置设定即可于流程控制区看到设定的示意图。

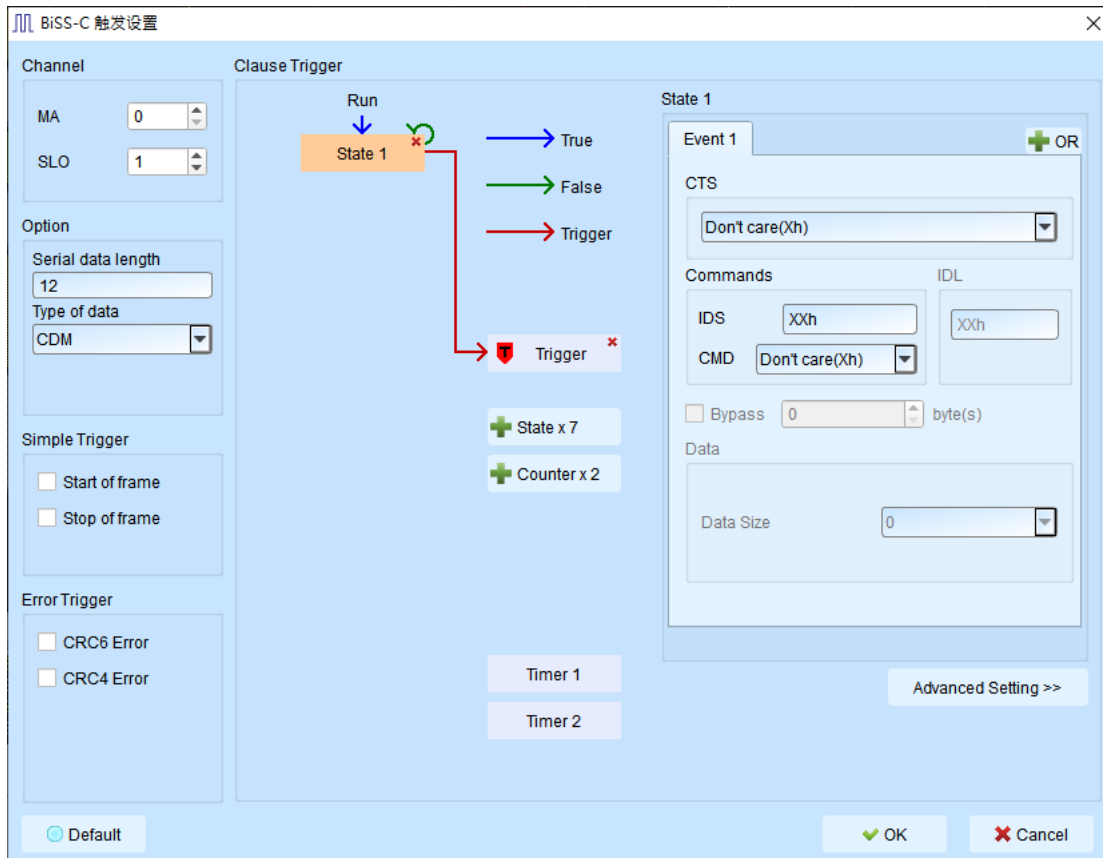
				
成立条件	State 1	State 1 且时间大于 T1	State 1 且时间小于 T1	State 1 且时间小于 T1 且时间大于 T2
条件成立后	启动 T1	X	启动 T2 重置 C2	启动 T1 及 T2 重置 C1 及 C2

总线触发

BiSS-C 触发

触发参数设置

点击工具栏上的「BiSS-C 通讯协议触发」，会出现如下图所示。



1. **Channel:** 设置 MA/SLO 通道
2. **Option:**
 - Serial data length: 设置 SCD 长度，默认是 12 bit，最大可输入 255 bit
 - Type of data: 设置 CDM/CDS 封包
3. **Simple Trigger:**
 - Start of frame/Stop of frame: 设置触发封包 start 或 stop 字段
4. **Error Trigger:**
 - CRC6 Error/CRC4 Error: 设置触发封包 CRC6 error 或 CRC4 error
5. **Clause Trigger:** 请参考总线协议语句式触发说明
6. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，

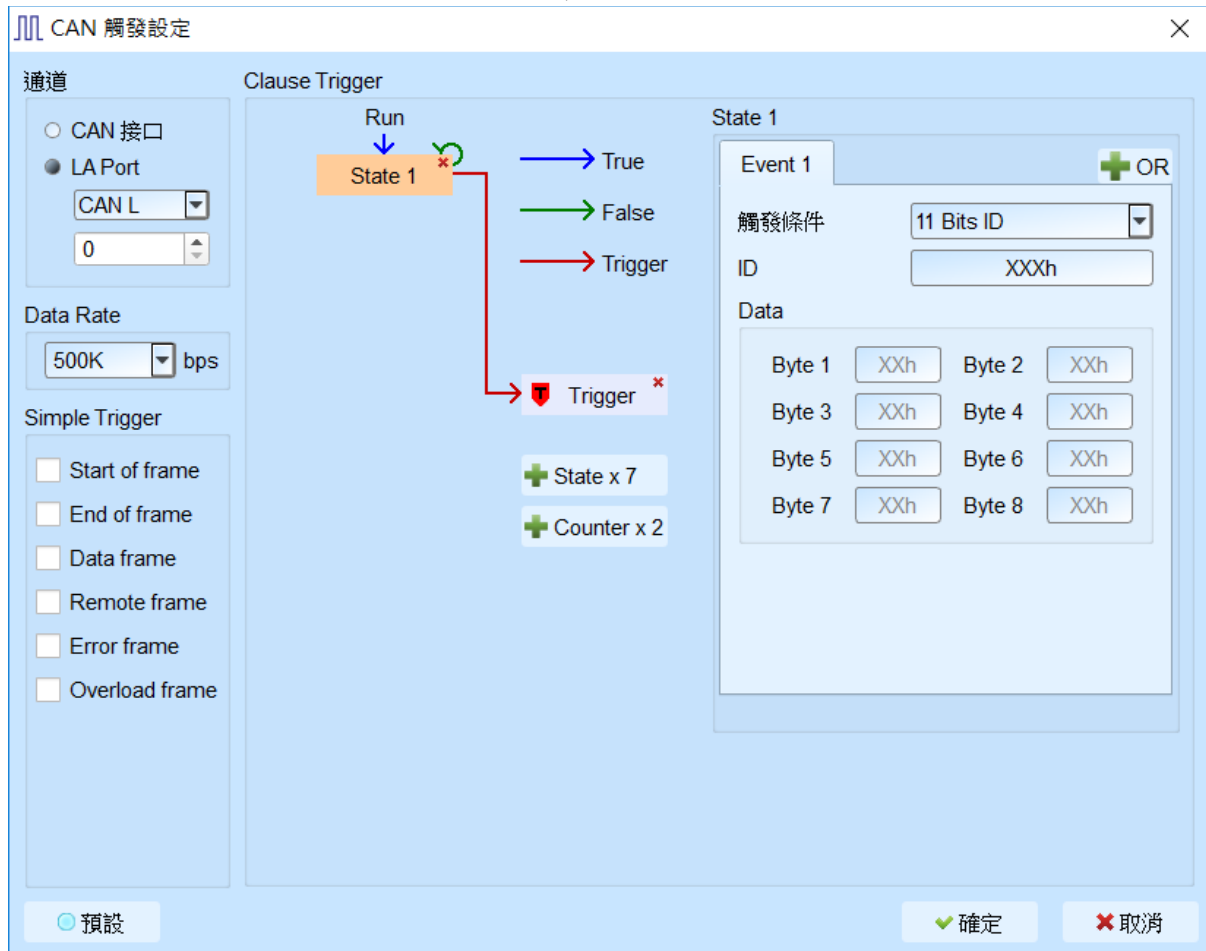
于 CTS 选择 Command 或是 Register Communication 封包种类,选择封包种类后,可于该封包所提供的字段输入指定的数值或是或是保留”X”代表任意值。

CAN 触发

支持机种: TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「CAN 通讯协议触发」, 会出现如下图所示。



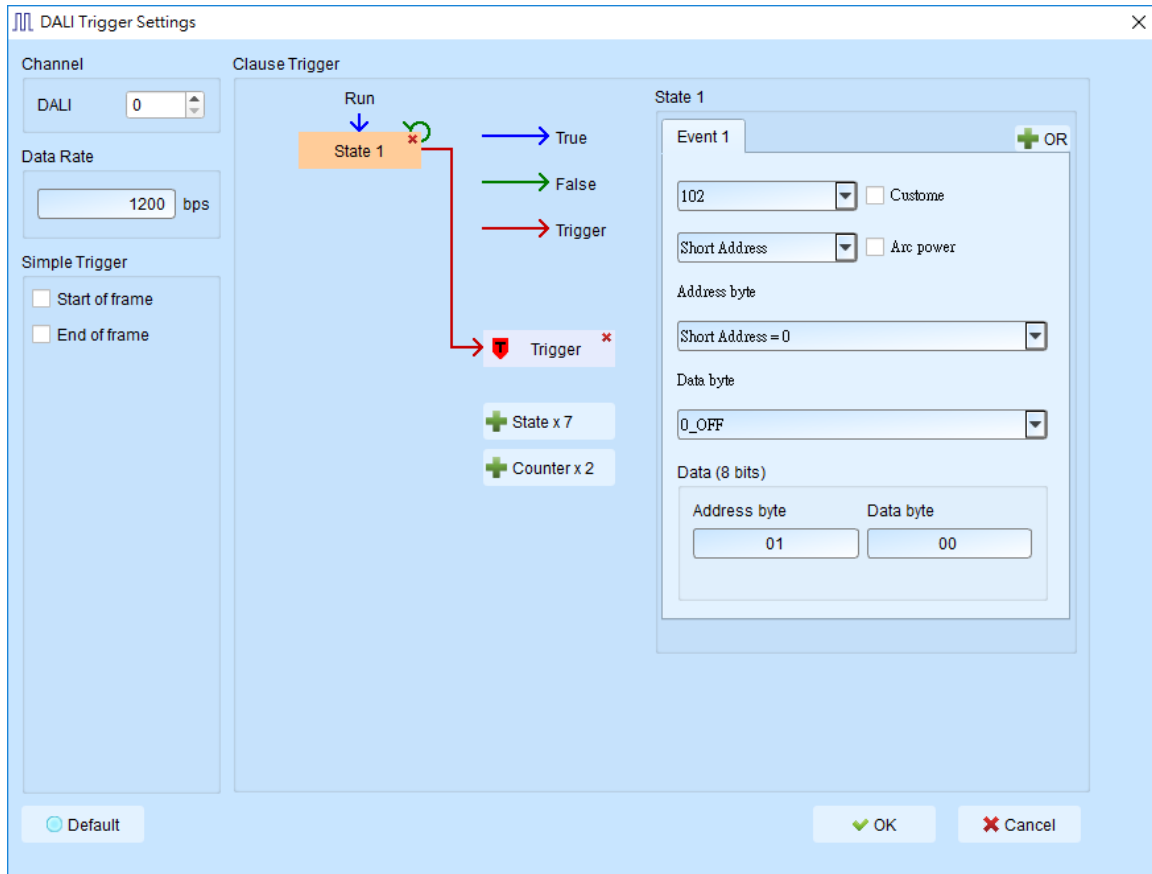
1. **通道:** 设定 CAN 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
2. **Data Rate:** 设定 CAN data rate, 若无可选择之 data rate, 使用者可自行输入。
3. **Simple Trigger:** 设定 CAN 特定 frame 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件。Trigger On 项目有 11 Bits ID, 29 Bits ID, Data, 11 Bits ID + Data, 29 Bits ID + Data 。并于 ID 和 Data 字段输入指定的触发数值, 或是保留“X”代表任意值。

DALI 触发

支持机种：TB1016E, TB1016B, TB1016B+, TL3134B, TL3234B+, LA3068B, LA3136B

触发参数设定

点击工具栏上的「DALI 通讯协议触发」，会出现如下图所示。



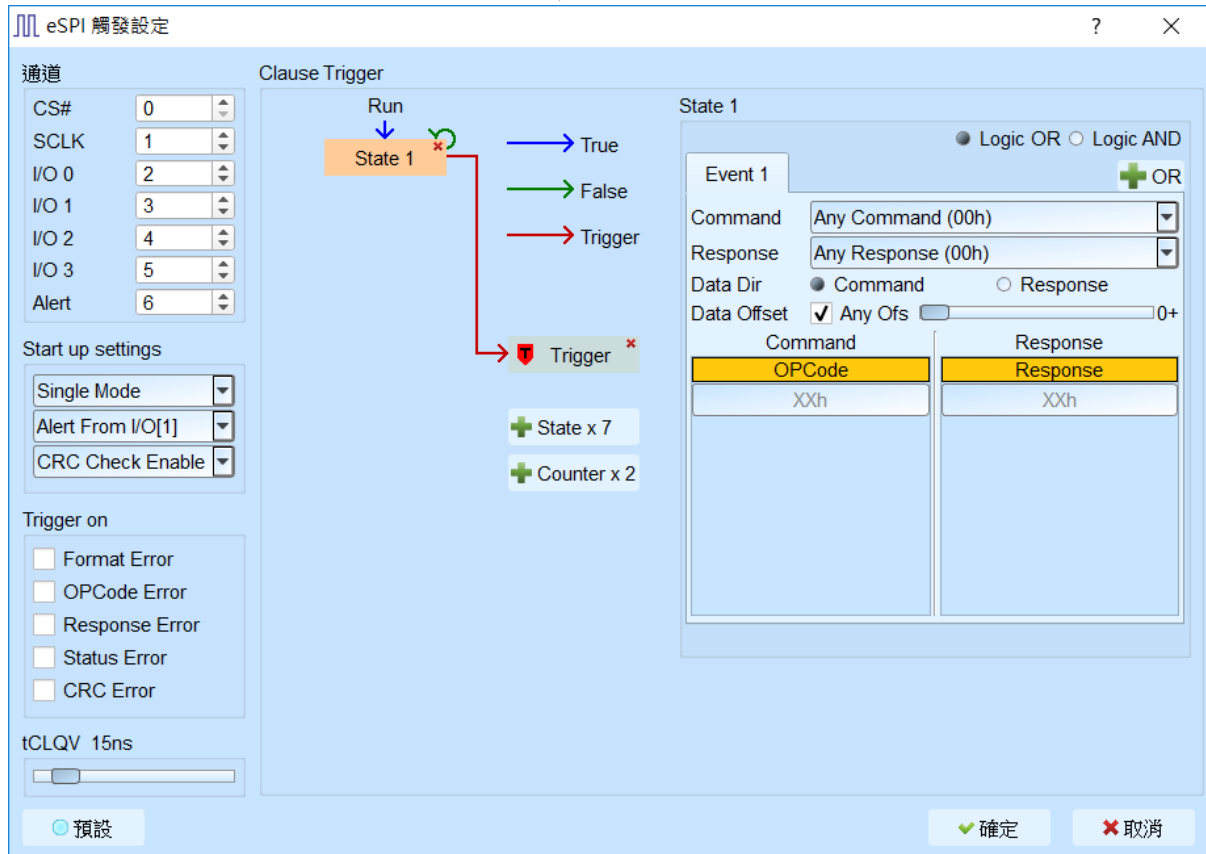
1. **通道:** 设定 DALI 通道。
2. **Simple Trigger:** 设定 DALI 特定 frame 触发。
3. **Clause Trigger:** 请参考总线协议语句式触发说明。
4. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，可选定类型(102, 103)，命令种类(short address, group address, broadcast, response, special command)，并可针对特定 CMD 组进行设定，亦可自定义 Address byte, Data byte, Opcode byte。

eSPI 触发

支持机种：TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「eSPI 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 eSPI 通道。
2. **Start up settings:** 设定 eSPI 初始状态参数。
3. **Trigger on:** 触发 eSPI 特定 error。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件。

Data Dir: 选择触发 Command 或 Response 中的 data 数据。

Timestamp	OpCode/Response	CycType	Tag	LEN	Address	D0	D1	D2	D3	D4	D5	D6	D7	ASCII	Status	CRC	Memo
0.00000245 S	GET_CONFIGURATION(21)				0010										030F	95	
0.00000064 S	ACCEPT(08)					13	11	00	00						030F	95	
0.0000003 S	SET_CONFIGURATION(22)				0010	01	11	00	00						030F	95	
0.000005935 S	ACCEPT(08)														030F	95	
0.000008455 S	SET_STATUS(25)														030F	95	
0.000009365 S	ACCEPT(08)														030F	95	
0.001601195 S	GET_CONFIGURATION(21)				0010										030F	95	
0.001602795 S	ACCEPT(08)					13	11	00	00						030F	95	
0.001606635 S	SET_CONFIGURATION(22)				0010	01	11	00	00						030F	95	
0.001609575 S	ACCEPT(08)														030F	95	

Data Offset: 没有勾选 any offset 时，就会 frame 开始处依顺序找寻设定的值，比如传送 0x13 0x11 0x00 0x00，当下方设定 D0 13h 就是在 frame 开头第一个 Byte 去比对 13h 做触发。当选择 any offset 的情况时，则是依照下方 Byte 的顺序去找寻特定

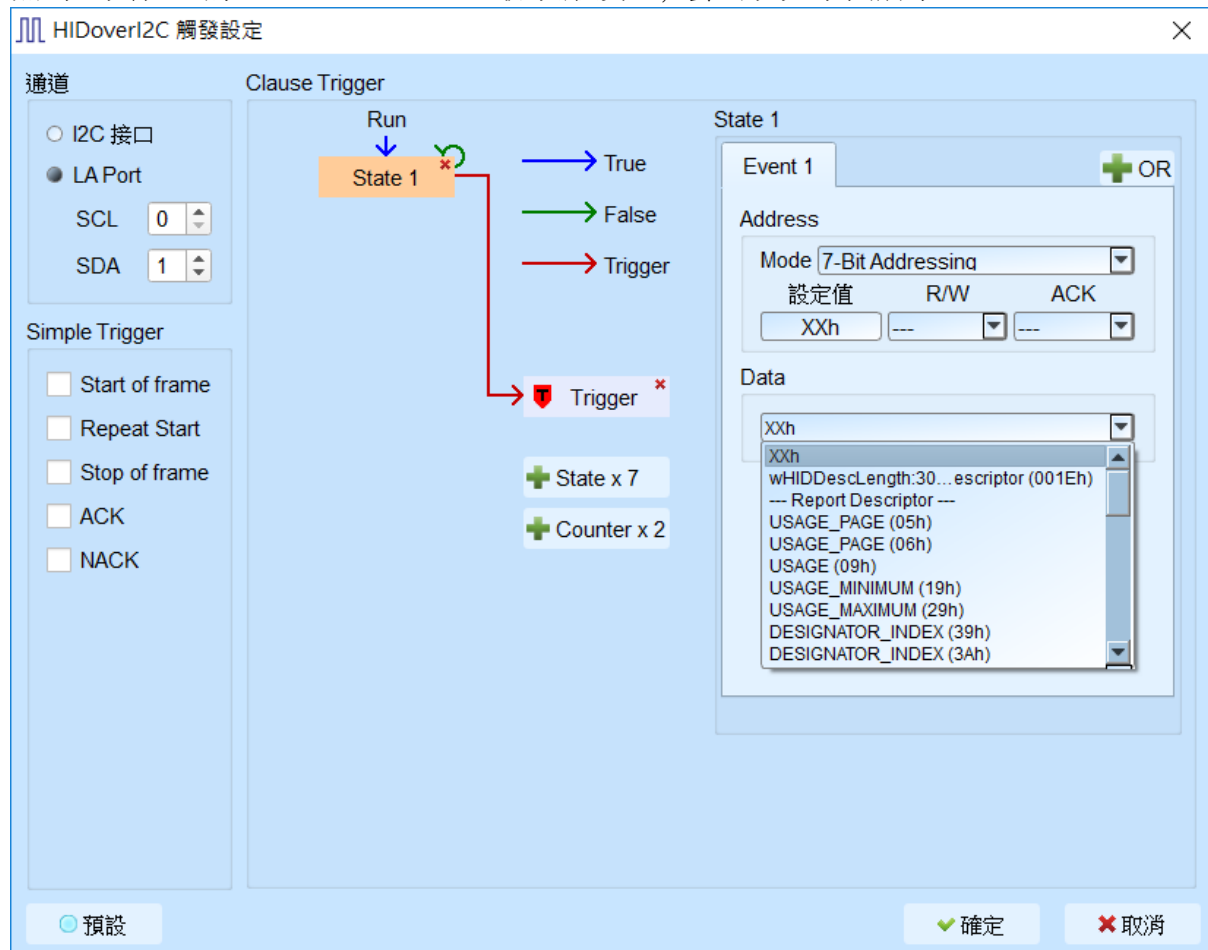
值。传送 0x13 0x11 0x00 0x00，下方设定 D0+ XXh，D1+ 11h，就会以两个 Byte 为单位去寻找第二个 byte 是 0x11 的时候触发。

HID over I²C 触发

支持机种: TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「HIDoverI2C 通讯协议触发」, 会出现如下图所示。



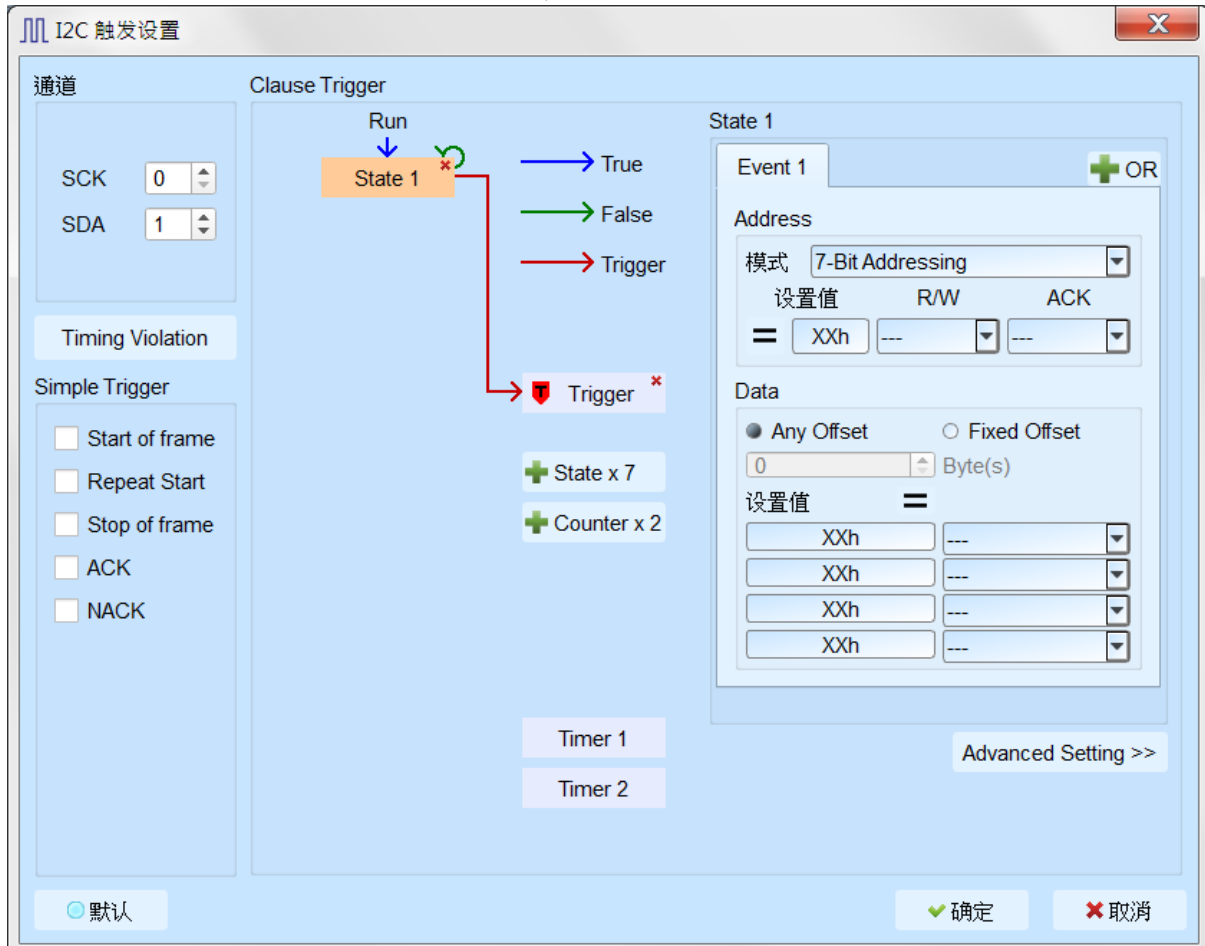
5. **通道:** 设定 I2C 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
6. **Simple Trigger:** 设定 I2C 特定 frame 触发。
7. **Clause Trigger:** 请参考总线协议语句式触发说明。
8. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件, 于 Value, R/W, ACK, Data 等字段输入指定的触发数值或是保留”X”代表任意值。而 Data 字段可选择 HID descriptor 作为触发条件。当触发的项目为 descriptor 时, R/W 字段会自动跳为 Read 状态。

I²C 触发

支持机种：TravelBus 全系列. TravelLogic 全系列. Logic Analyzer 全系列

触发参数设定

点击工具栏上的「I²C 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 I²C 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
2. **Simple Trigger:** 设定 I²C 特定 frame 触发。
3. **Clause Trigger:** 请参考总线协议语句式触发说明。
4. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 Value, R/W, ACK, Data 等字段输入指定的触发数值，或是保留“X”代表任意值。
 - a. Data 字段允许最多设定 4 Bytes，未使用的字段请填写 XXh 表示该项目为任意值，另外也可以点选设定值后方的“等号”，修改触发条件为“不等于”设定值的条件。
 - b. 设定字段可填入所需触发的 Data，亦可填入 X 代表任意值。在输入十六进制参数时需以 h 作为结尾，二进制参数时则需以 b 作为结尾，十进制时则不需要特别加

上结尾字符。

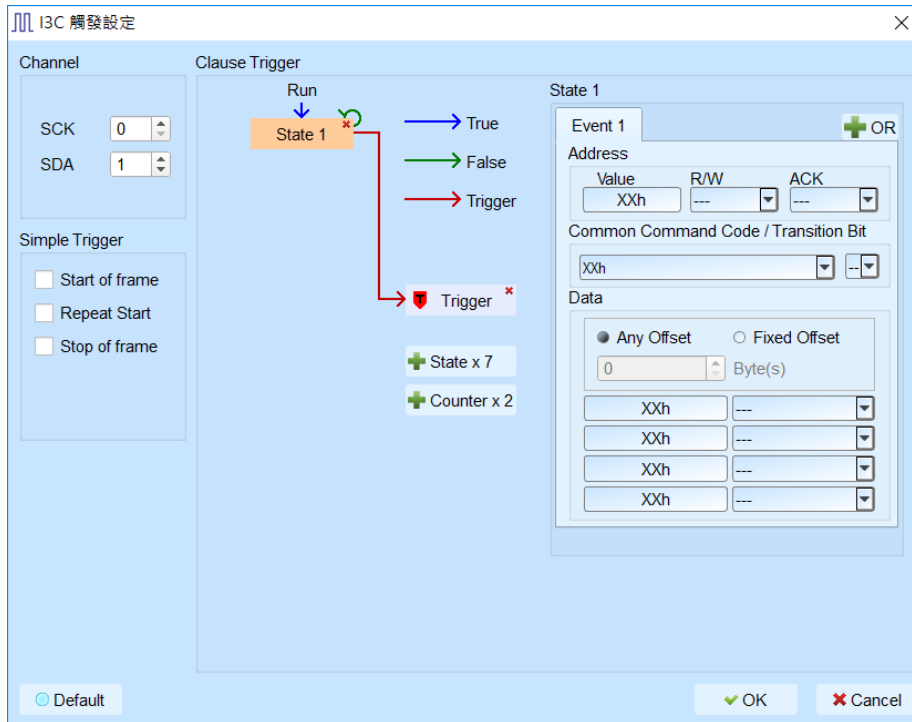
c. 触发 Data 偏移值 (Offset)

Any Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 不管偏移值为何就会触发。

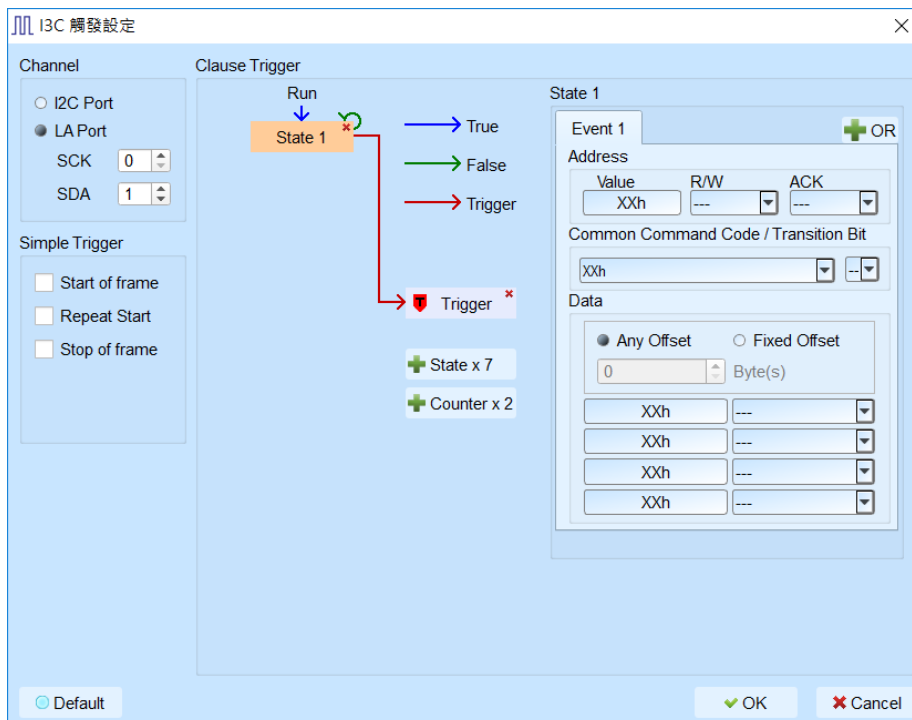
Fixed Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 且必须符合所设定的偏移值才会触发。

I3C 触发

TL3K/LA3K 设定画面



TBA 设定画面



信道 I2C Port / LA Port 设定 I3C 通道。

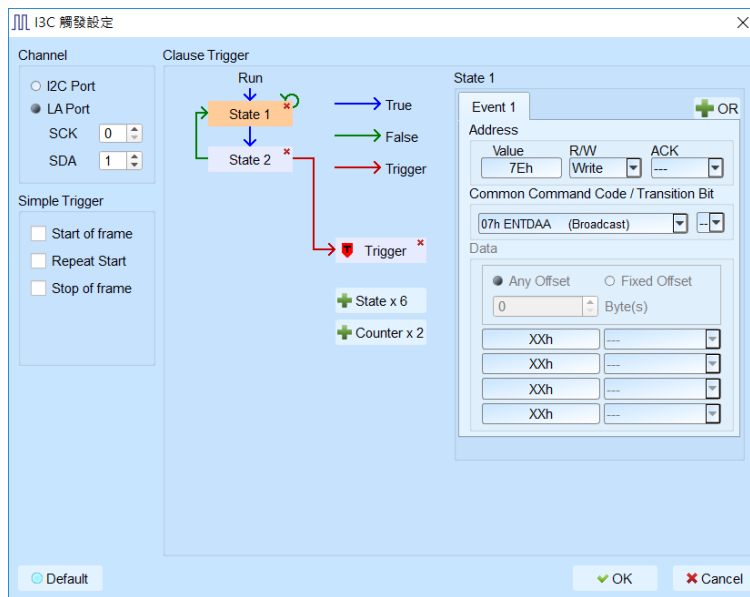
Simple Trigger 设定 I3C Start/Repeat Start/Stop 触发。

State 区分为 Address / Common Command Code(CCC) / Data。

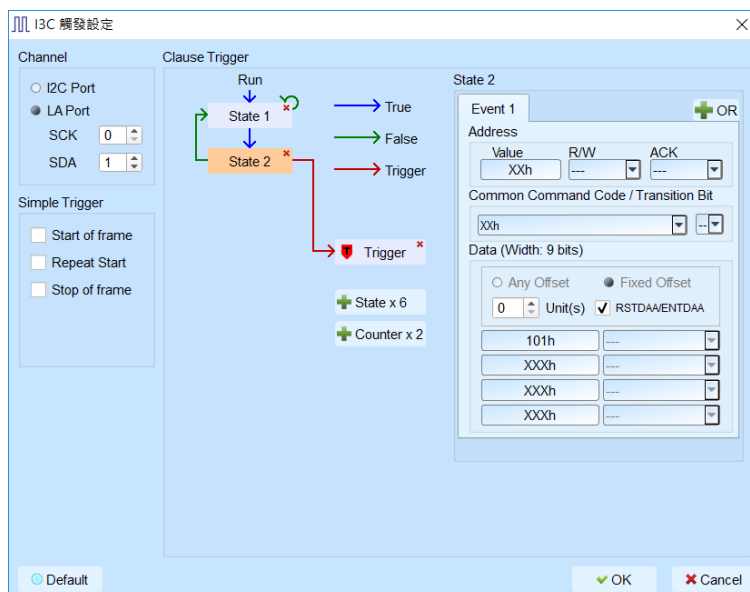
Data 参数部分提供 Any Offset / Fixed Offset, 预设为 Any Offset, 表示若有设定触发 I3C data, 第一个被侦测到符合所设定的 I3C data 即触发, 若选择 Fixed Offset 表示除了 I3C data 数值之外还指定该 I3C data 出现的位置, offset 0 表示要触发第一笔数据, offset 设定之单位为 byte。因某些 I3C CCC 所带的 data 其格式特殊, 分别将这些设定说明如下:

1. 触发 RSTDAA(06h) / ENTDA A(07h) data

a. Event 1 CCC 设定为 RSTDAA(06h) / ENTDA A(07h)

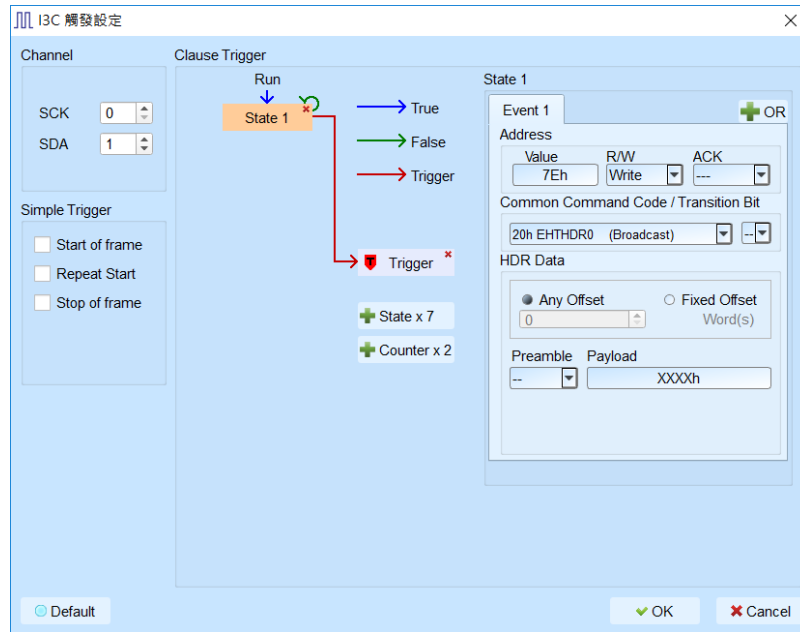


b. Event 2 勾选 RSTDAA / ENTDA A, 填入的 data 宽度需为 9 bit, 固定为 Fixed Offset



2. 触发 EHTHDR0(20h) / EHTHDR1(21h) / EHTHDR2(22h) HDR Data

其 data 格式为 16 bit payload。

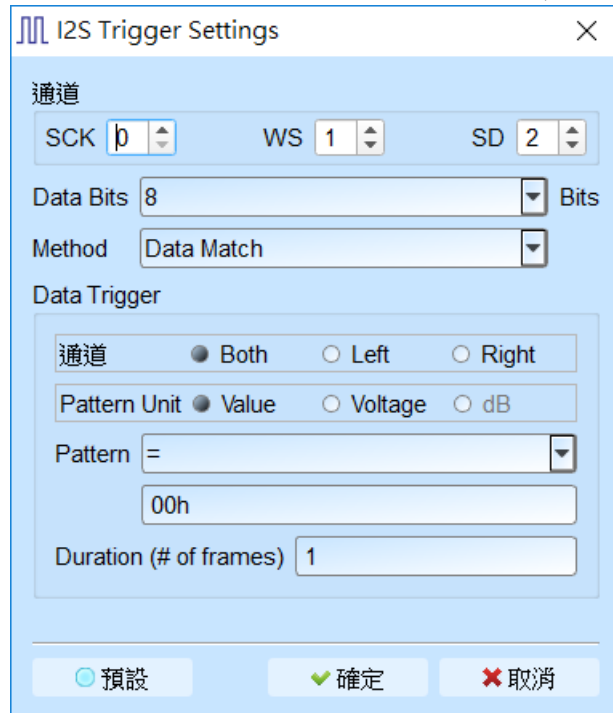


I²S 触发

支持机种: TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「I2S 通讯协议触发」, 会出现如下图所示。



1. **通道:** 选择信道, I2S 需三个信道组成一个讯号组(SCK, WS, SD)。
2. **Data Bits:** 设定触发数据的位数, 1-32(bits), 通常为 8, 12, 16, 24, 32。
3. **触发方式:**

Data Match: 音频数据值的比对, 讯号符合条件时即触发。

Rising Edge: 上升缘触发, 比较相同声道中的连续两个讯号, 后面的讯号比前面的讯号还大并且相差值超出设定值即触发。

Falling Edge: 下降缘触发, 比较相同声道中的连续两个讯号, 后面的讯号比前面的讯号还小并且相差值超出设定值即触发。

Glitch: 突波触发, 针对讯号突然上升/下降后马上下降/上升形成一个突波时使用, 当讯号突然上升/下降的幅度超过设定值即触发。

Mute: 设定值为 P 时, 当讯号 X 在 $-P < X < +P$ 的范围内则触发。

Clip: 设定值为 P 时, 当讯号 X 在 $-P < X \cup +P > X$ 的范围内则触发。

Timing Violation: 时间检查, 提供六种设定时间的条件, 当六种设定条件中的任一条件符合时就触发, 能有效地帮助使用者作验证, 找出错误的地方。

补充说明，因为 Timing Violation 需要比较准确的验证，只允许在硬件是设定为 200MHz Sample Rate 的时候才使用。

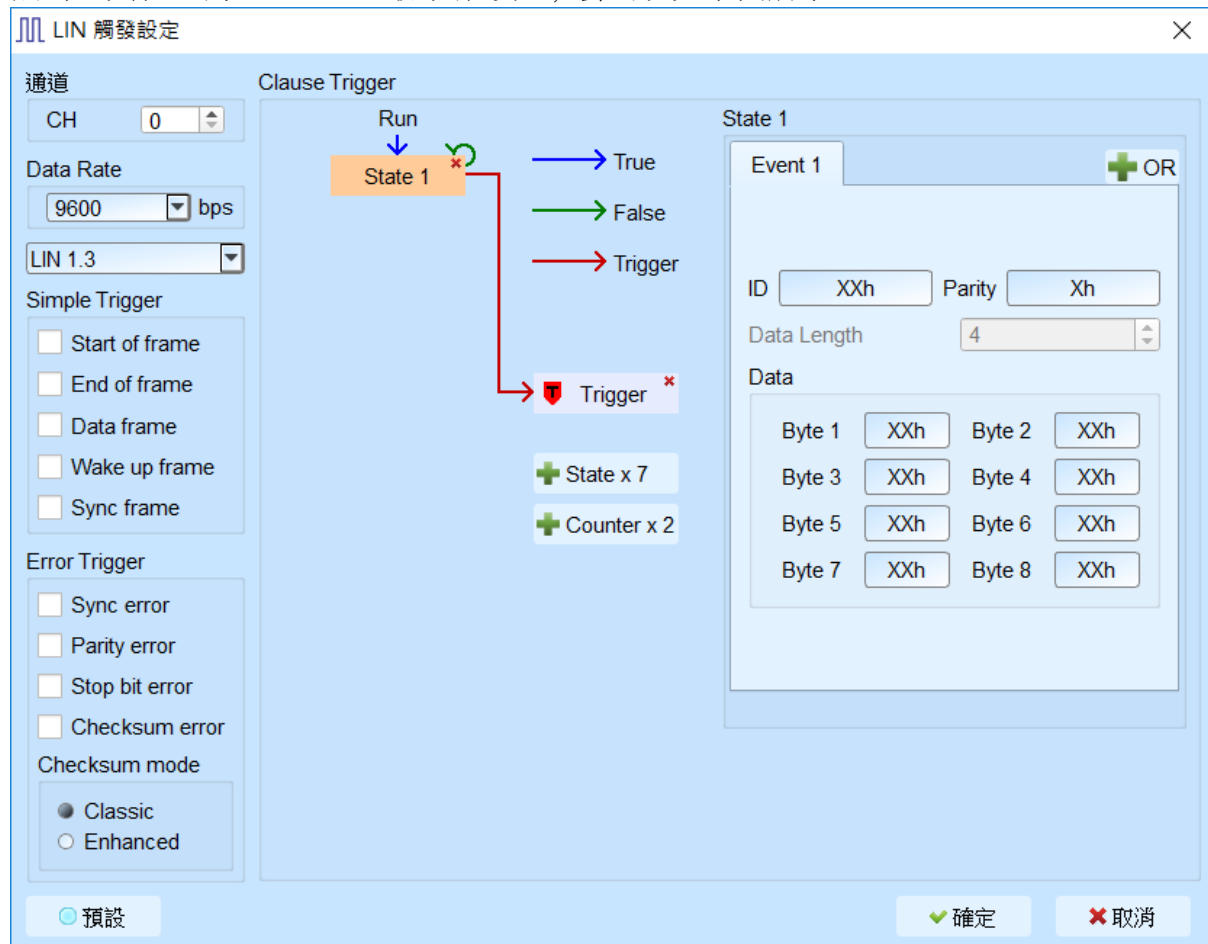
- 4. 触发参数:** 可选择 Both, Left, Right 声道来触发。

LIN 触发

支持机种：TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「LIN 通讯协议触发」，会出现如下图所示。



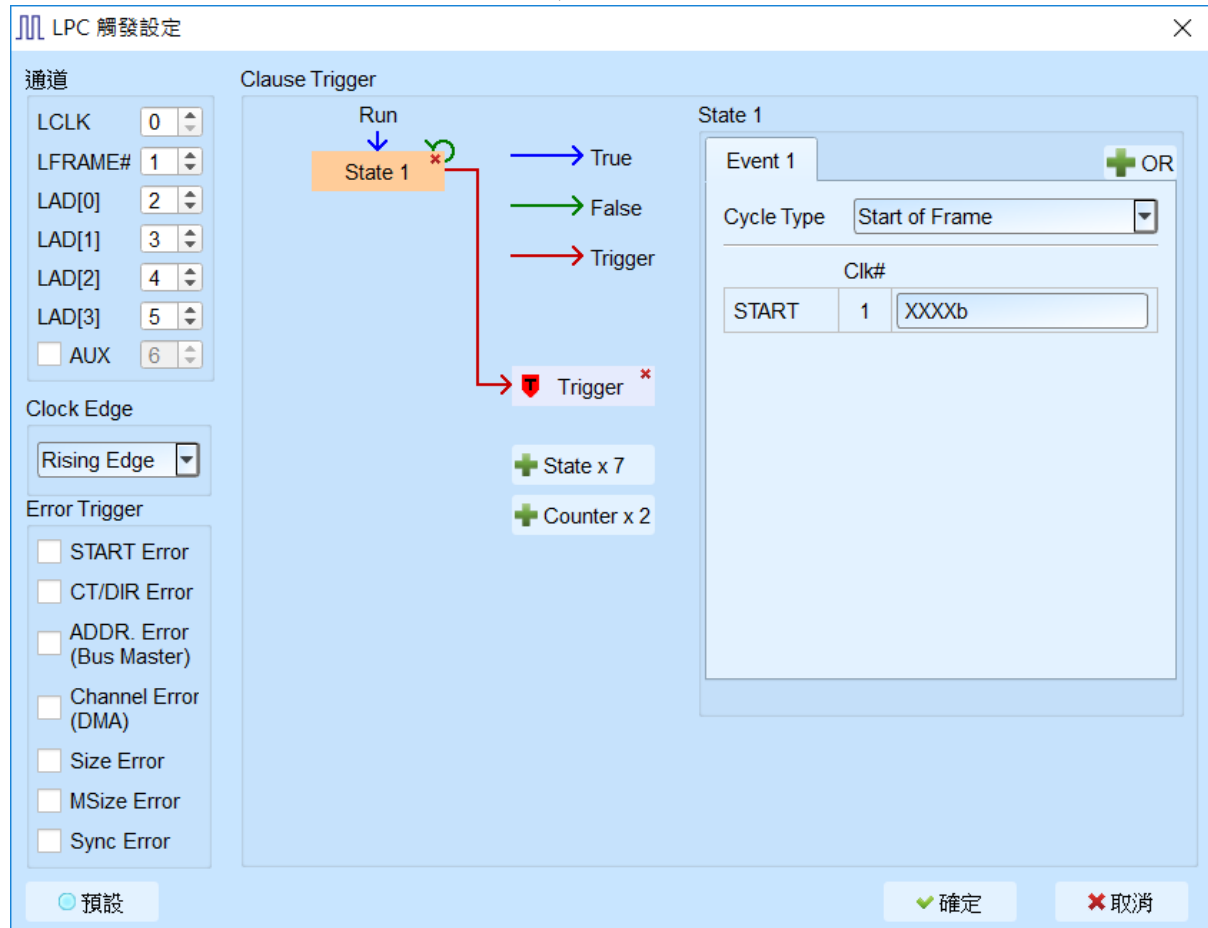
7. **通道**: 设定 LIN 通道。
8. **Simple Trigger**: 设定 LIN 特定 frame 触发。
9. **Error Trigger**: 设定 LIN error 触发以及 checksum 模式。
10. **Clause Trigger**: 请参考总线协议语句式触发说明。
11. **触发条件设定区**: 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 ID, Parity, Data Length, Data 等字段输入指定的触发数值，或是保留“X”代表任意值。当选择 LIN 2.2 版本时，提供指定 Data Length 功能。

LPC 触发

支持机种：TL3134B. TL3234B+

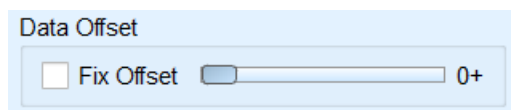
触发参数设定

点击工具栏上的「LPC 通讯协议触发」，会出现如下图所示。



- 1. 通道:** 设定 LPC 通道。
Aux 信號可做为额外信道输入状态判断，默认为不启用。
- 2. Clock Edge:** 设定 Clock latch on 。
- 3. Error Trigger:** 设定 LPC 特定 error 触发。
- 4. Clause Trigger:** 请参考总线协议语句式触发说明。
- 5. 触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，按下设定区的 **=** 按钮可以将触发切换为 **=** / **≠** / **>** / **≤** 等不同的条件。

设定字段可填入所需触发的参数，亦可填入 X 代表任意值。



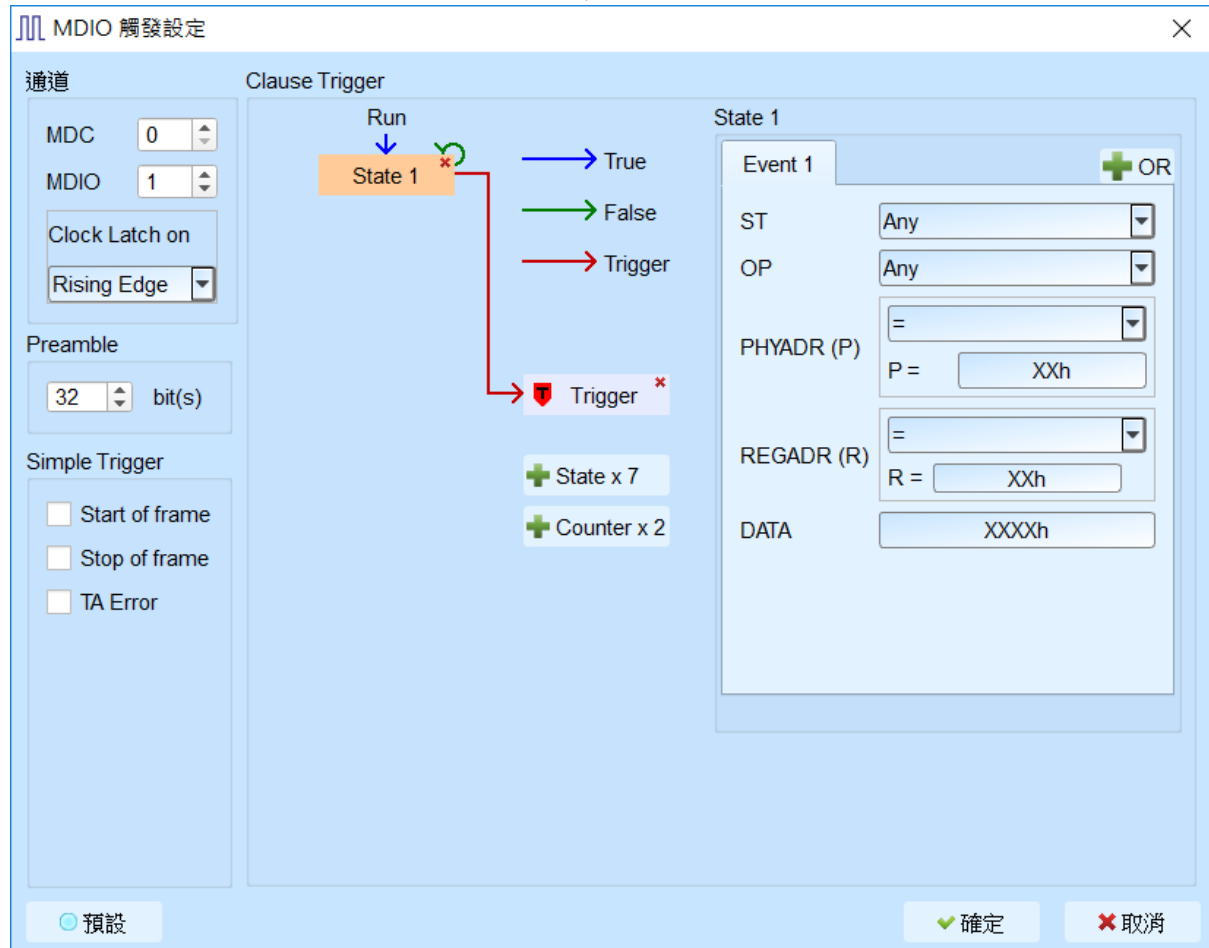
设定方块可以选择是否指定特定 Data 封包位置触发。

MDIO 触发

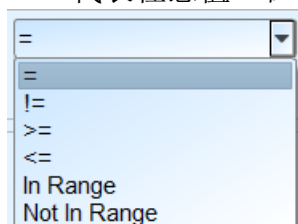
支持机种：TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「MDIO 通讯协议触发」，会出现如下图所示。

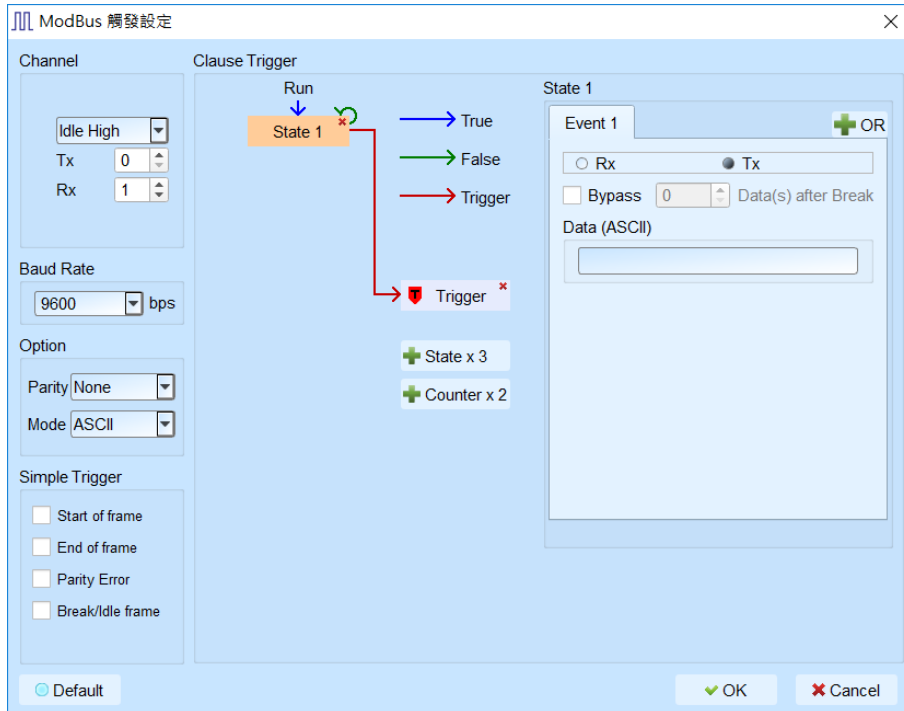


1. **通道:** 设定 MDIO 通道。
2. **Preamble:** 设定 Preamble 长度。
3. **Simple Trigger:** 设定 MDIO 特定 frame 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 ST, OP, PHYADR, REGADR, DATA 等字段输入指定的触发数值，或是保留“X”代表任意值。在 PHYADR(P) / REGADR(R) 字段提供可设定范围功能。

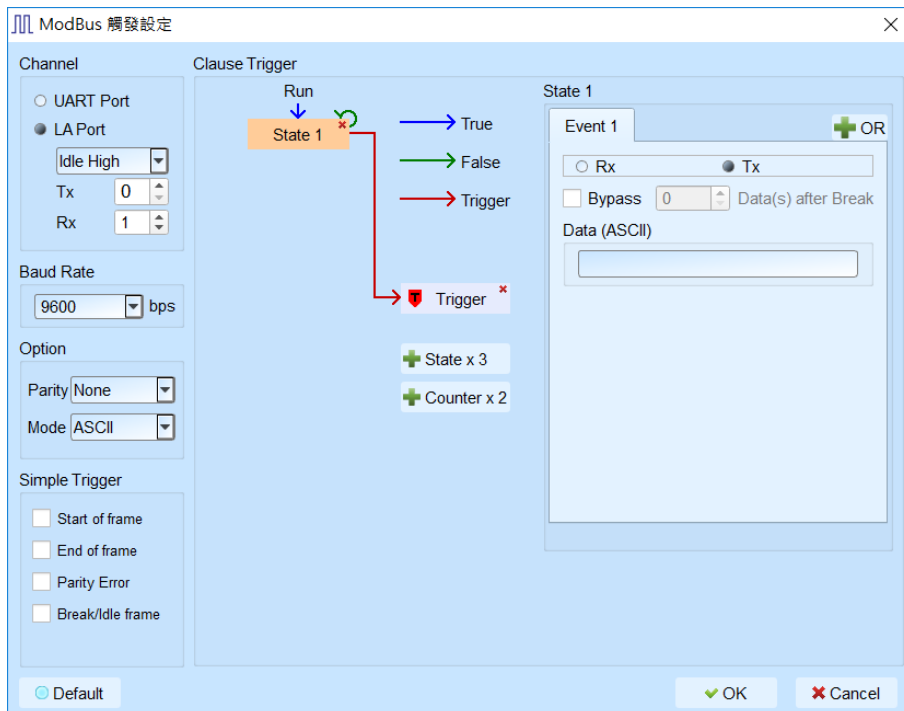


ModBus 触发

TL3K/LA3K 设定画面



TBA 设定画面



信道 UART Port / LA Port 设定 ModBus 信道, 选择 LA Port 需设定极性, 预设为 Idle High。

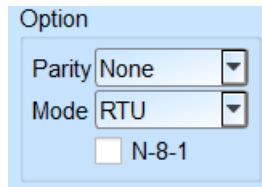
Baud Rate 设定 baud rate, 若列表中没有适当的 baud rate, 可手动输入。

Option

Parity 设定 Parity, 可选择 None/Odd/Even, 预设为 None。

Mode 可选择 ASCII / RTU 模式, 默认为 ASCII 模式; 选择 RTU 模式时可勾选 8-N-1

协定,一般是 8-N-2 协定。



The image shows a small dialog box titled "Option". It contains two dropdown menus: "Parity" is set to "None" and "Mode" is set to "RTU". Below the "Mode" dropdown is a checkbox labeled "N-8-1" which is currently unchecked.

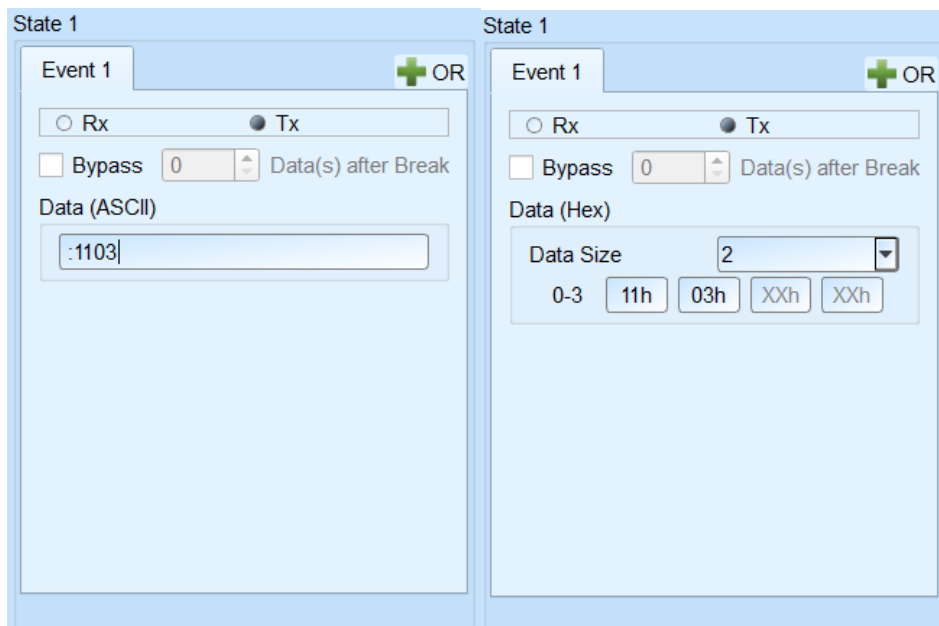
Simple Trigger 设定 Start of frame, End of frame, Parity Error, Break/Idle frame 触发。

State 区分为 ASCII/HEX 输入模式, 由 ASCII/RTU 模式决定。

提供 Rx / Tx 传输方向设定以及 Bypass 功能, HEX 输入模式可触发最大 16 byte 数据量。

ASCII

RTU



The image displays two side-by-side configuration panels for "State 1". Both panels have a header "Event 1" with a green plus icon and "OR".

The left panel is for ASCII mode. It features radio buttons for "Rx" (unchecked) and "Tx" (checked). Below is a "Bypass" checkbox (unchecked) and a numeric input field set to "0" with the label "Data(s) after Break". The "Data (ASCII)" section contains a text input field with the value ":1103|".

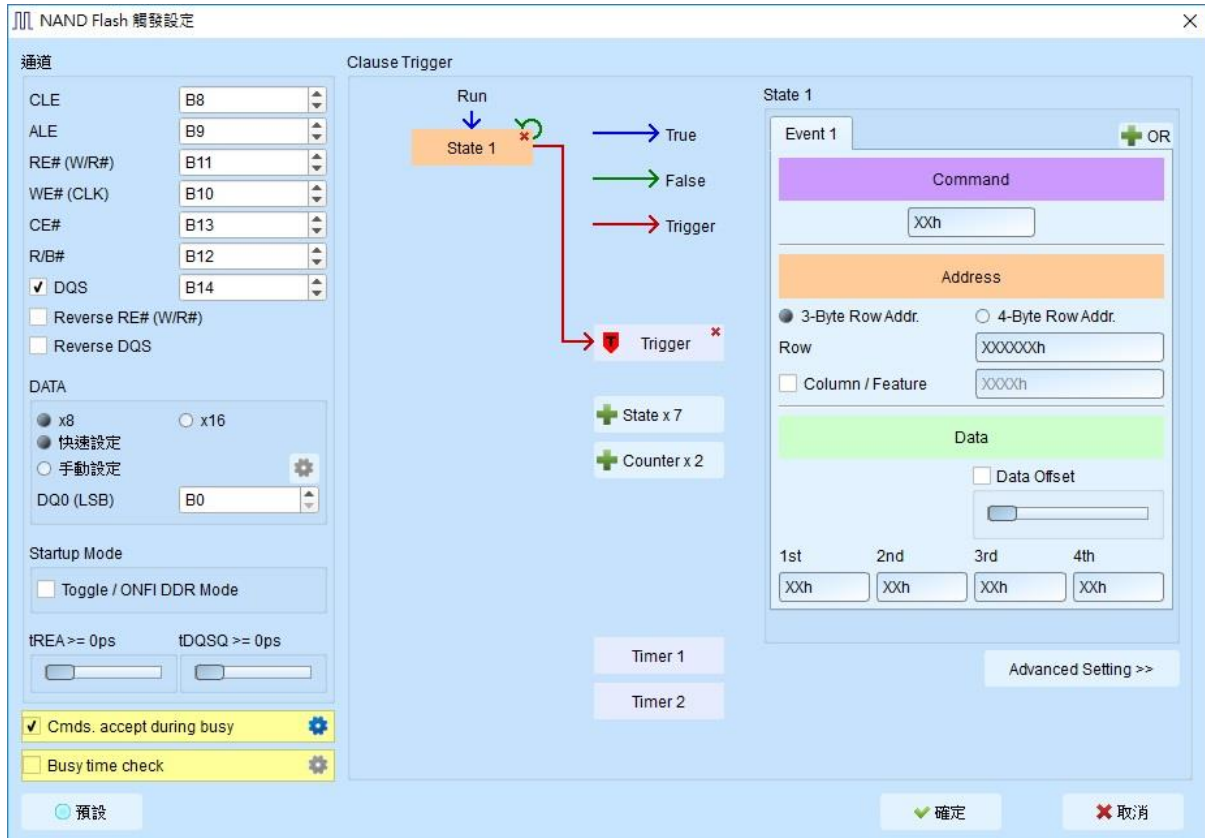
The right panel is for RTU mode. It also has radio buttons for "Rx" (unchecked) and "Tx" (checked). It includes a "Bypass" checkbox (unchecked) and a numeric input field set to "0" with the label "Data(s) after Break". The "Data (Hex)" section has a "Data Size" dropdown menu set to "2" and four buttons labeled "0-3", "11h", "03h", "XXh", and "XXh".

NAND Flash 触发

支持机种：TL3234B+. LA3136B. BusFinder (NAND Flash 套件)

触发参数设定

按下「确定」后，点击工具栏上的「触发条件」或是从菜单的「硬件」点击「触发条件」，点击「NAND Flash 通讯协议触发」，会出现如下图所示。



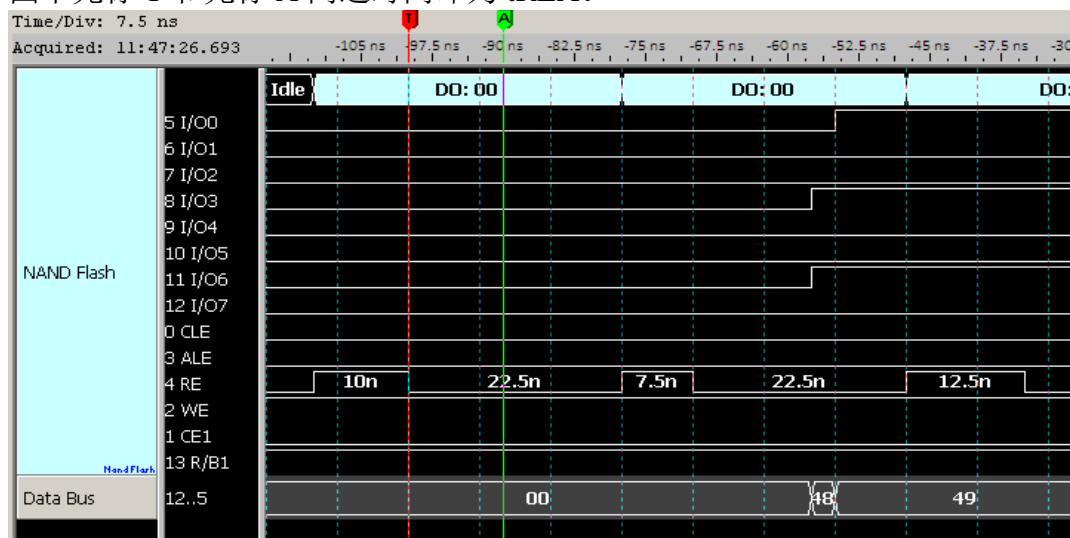
1. **通道:** CLE, ALE, RE, WE, CE, R/B, DQS, Reverse RE, Reverse DQS,
2. **DATA:** 可选择 **x8 / x16** bit NAND 数据信道,
 - I. 若勾选 **快速设定** 仅需设定 **LSB** 即可，软件会自动设定其余信道；
(设定 **LSB = B0, MSB = B7**，设定 **LSB = B7, MSB = B14**)
 - II. 若勾选 **手动设定**，则用户可按下旁边按钮进入

手动设定画面:

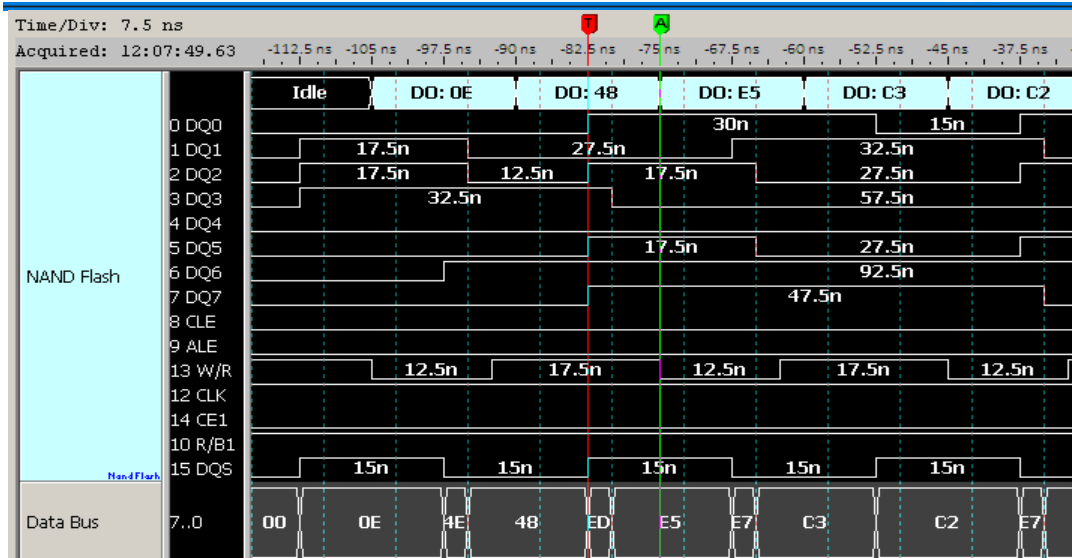



- 3. Startup Mode:** 当欲触发 NAND Flash DDR 模式下之 Command / Address / Data 时, 请务必勾选 DQS, 并勾选 Flash 初始模式设定 Toggle / ONFI DDR Mode; 若是 SDR 模式下, 则无须理会 Flash 初始模式设定。
- 4. t_{REA} / t_{DQSQ}:** NAND Flash 读取数据时, 并非在讯号变化缘 (Edge)去存取数据, 而是在讯号变化缘延迟一段时间之后, 才去读取数据, 而这段时间在 SDR 模式下为 t_{REA}; DDR 模式下则为 t_{DQSQ}。此刻度单位在 200MHz 采样率下为 5ns; 而 400MHz 采样率下则为 2.5ns。

图中光标 T 和光标 A 间之时间即为 t_{REA}。



图中光标 T 和光标 A 间之时间即为 t_{DQSQ}。



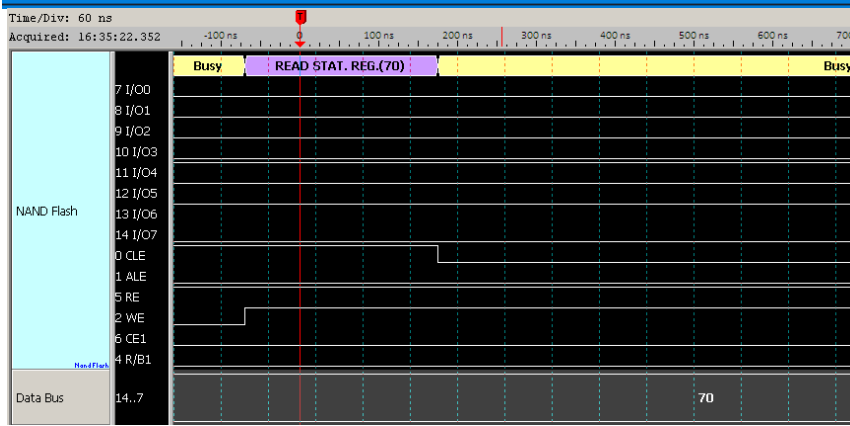
5. **Commands accepted during busy:** 功能默认是启用的，按下  会出现如下画面：



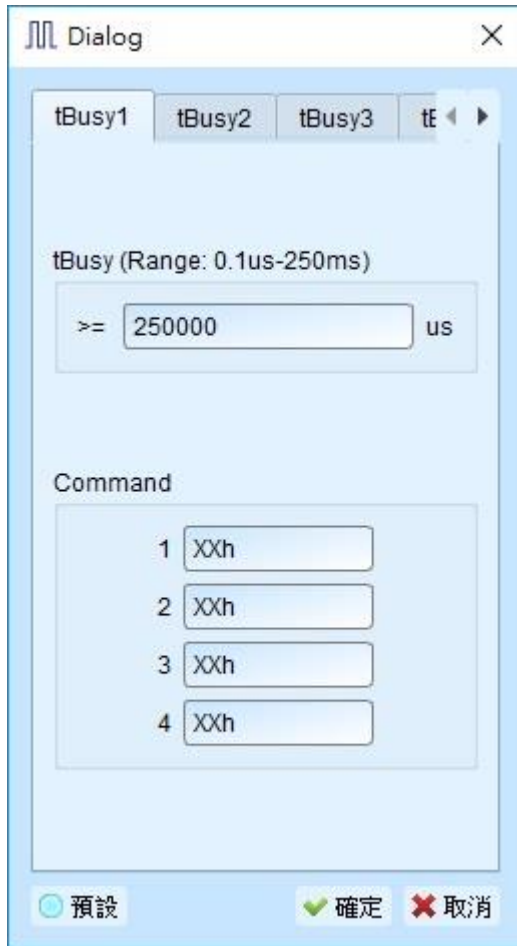
此功能为在 NAND Flash Busy time check 启动之状态下，仍可触发 NAND Flash Command，预设输入之 Command 为 70h / FFh / 78h / 7Bh。

若不填入任何数值，则在 Busy time check 启动之状态下的 Command 将会被忽略。

下图为触发在 Busy 状态下的 Command 70h:

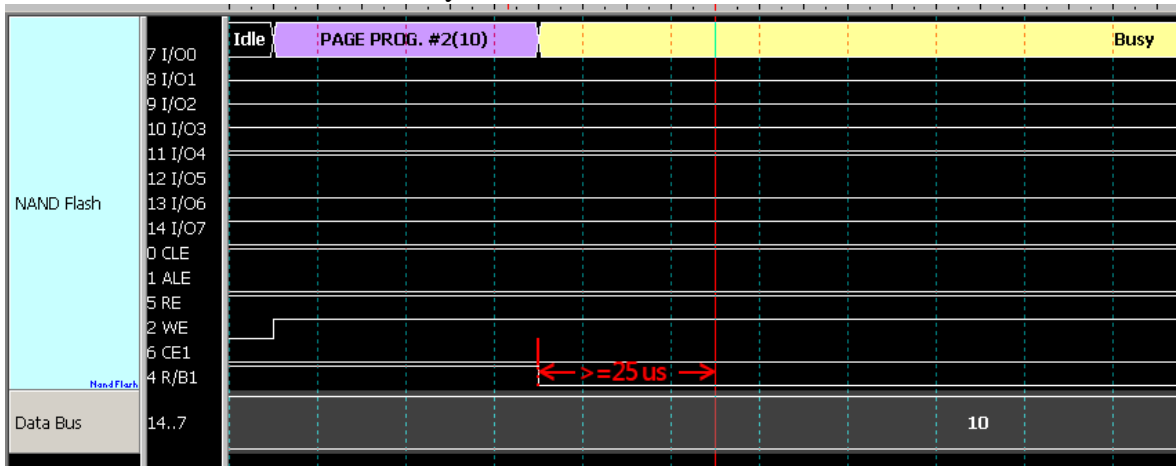


6. **Busy time check** 预设是关闭的, 若要启用 Busy time check, 勾选它并按下 Setting..., 即显示设置画面:



Busy time check 功能提供 6 组 NAND Flash Busy time 检查, 每组可指定 4 组 Command, Busy time 大于等于所输入之时间即触发。此例为 Command 10h 和其 Busy time 大于等于 25us 即触发, 如上图设定, 下图为触发成功示意图:

触发于 Command 10h 和其 Busy time $\geq 25\mu\text{s}$ 之处。



7. Clause Trigger: 请参考总线协议语句式触发说明

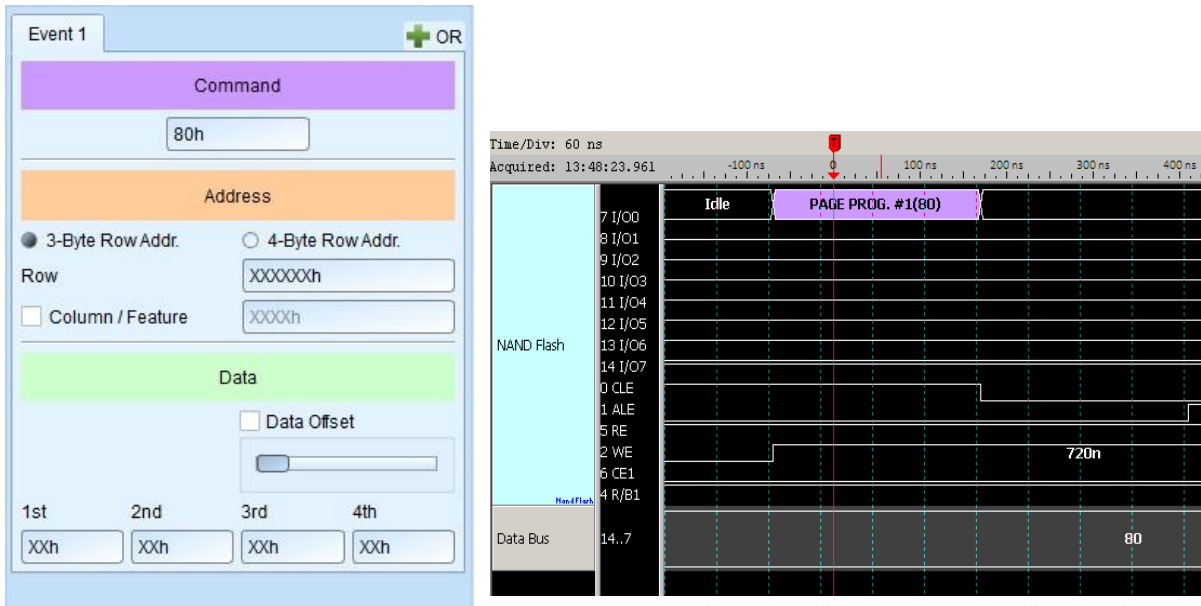
State / Event: 以下为设定 State / Event 触发案例说明, 分别以触发 Command /

Address/ Data

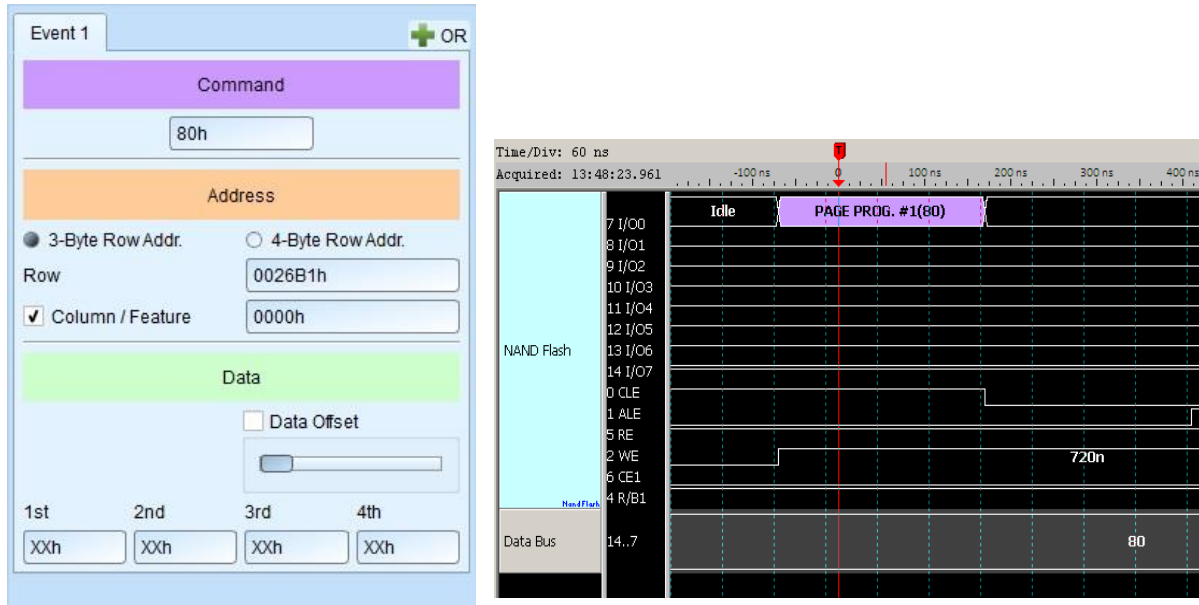
PAGE PROGRAM #1(80)	0026B1	0000	7B	9D	ED	8A	C3	E7	00	30
	0026B1	0008	26	A0	71	CD	BC	57	EA	25
	0026B1	0010	61	66	31	77	58	AC	39	56
	0026B1	0018	07	BE	9B	63	74	36	C5	B8
	0026B1	0020	4D	C5	68	F0	3B	84	58	14

为例说明。

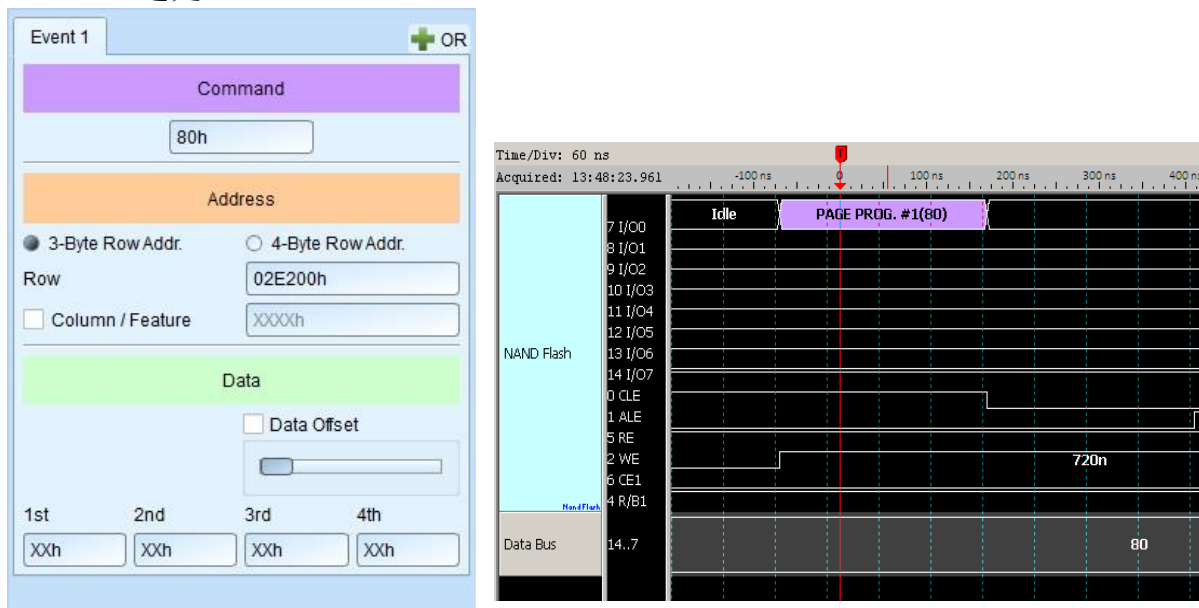
触发 Command 80h: 在 Event1 中的 Command 输入 80h 即触发于 Command 80h 之处。



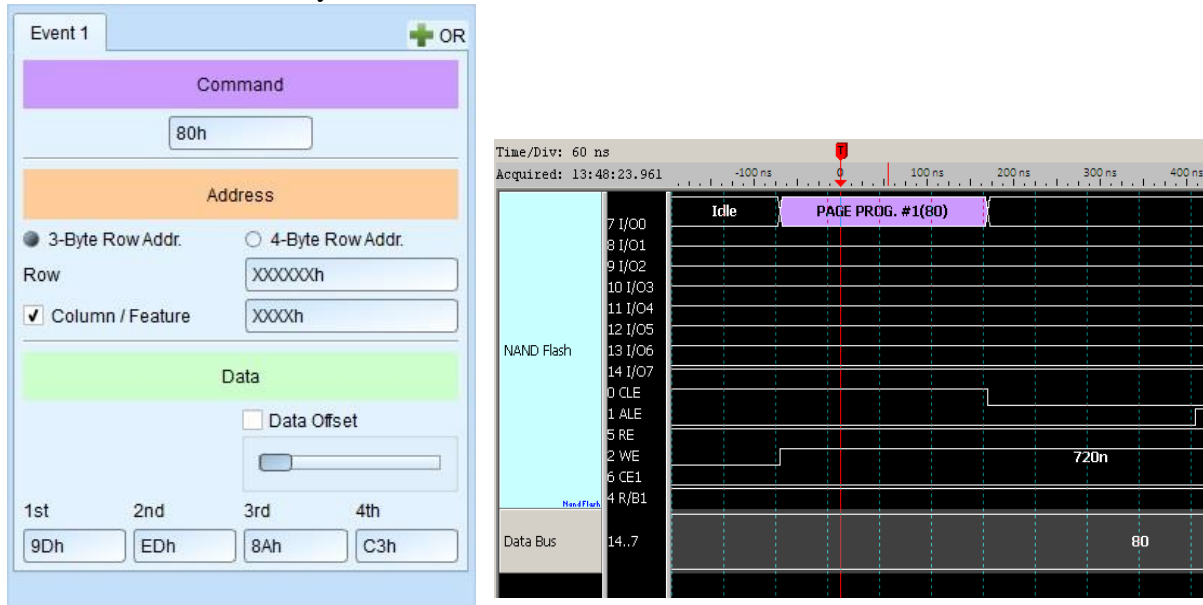
触发 **Row Address: 0026B1h, Column Address: 0000h**: 在 Event1 中的 Row 输入 0026B1h; Column 输入 0000h, 即触发于指定之 Address 之处。



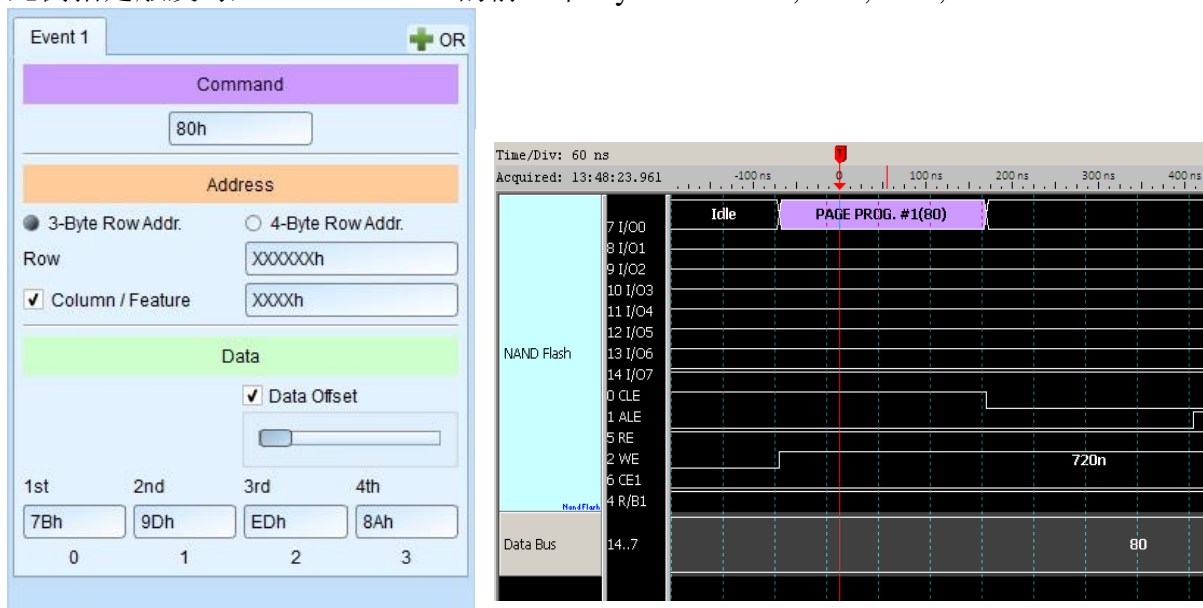
触发仅 **Row Address: 02E200h**, 没有 **Column Address**: 在 Event1 中不勾选 Column 表示讯号并无 Column Address, 此例仅 Row 输入 02E200h, 即会触发于 Row Address 02E200h 之处。



触发任意位置 Data: 在 Event1 中不勾选 Data Offset, 即可触发任意位置之 Data, 此例触发任意位置的 4 Byte Data: 9Dh, EDh, 8Ah, C3h。



触发指定位置 Data: 在 Event1 中 Data 勾选 Data Offset, 即可触发指定位置之 Data, 此例指定触发写入 NAND Flash 的前 4 个 Byte Data: 7Bh, 9Dh, EDh, 8Ah

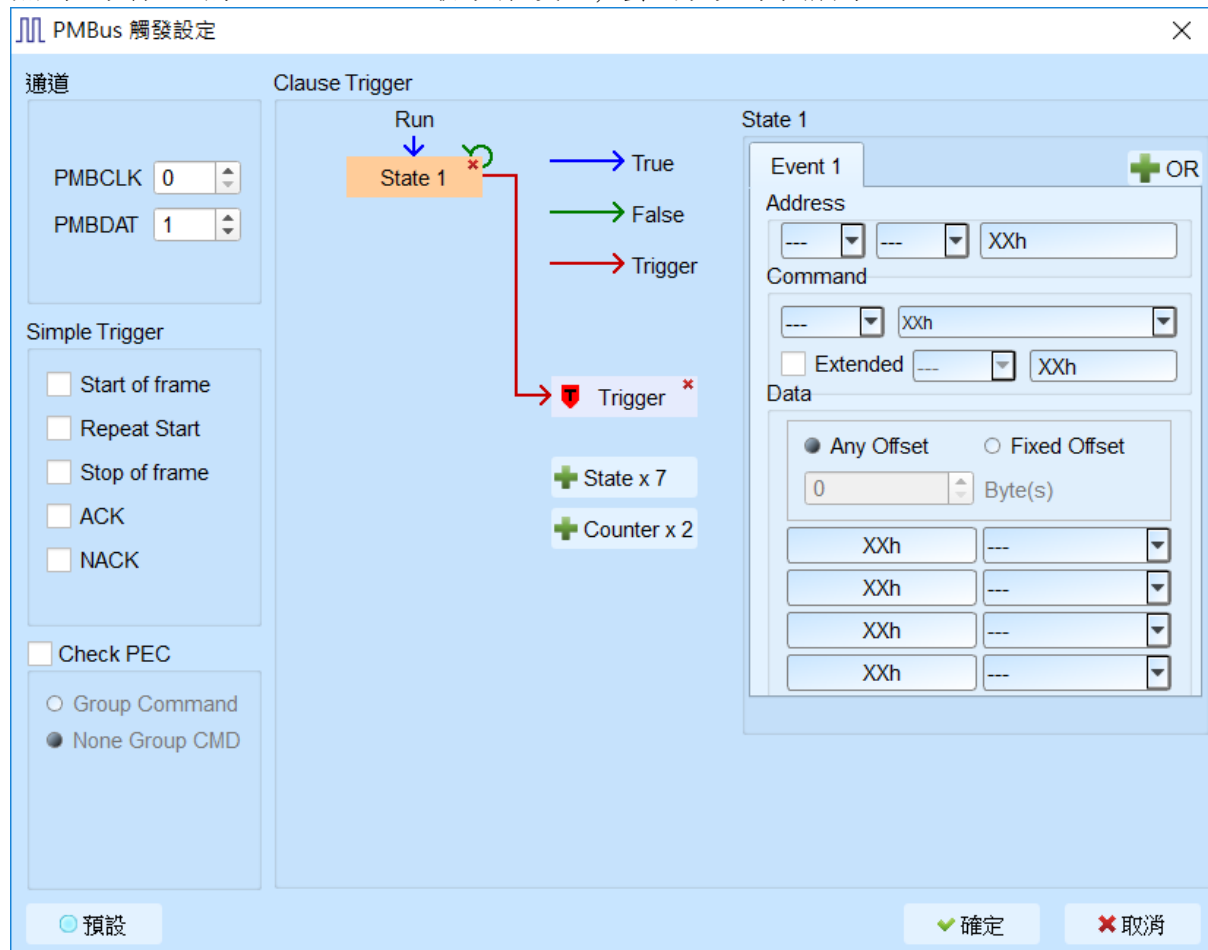


PMBus 触发

支持机种：TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「PMBus 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 I2C 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
2. **Simple Trigger:** 设定 PMBus 特定 frame 触发。
3. **Check PEC:** 设定触发 PEC。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 Address, Command, Data 等字段输入指定的触发数值，或是保留“X”代表任意值。
 - a. Data 字段允许最多设定 4 Bytes，未使用的字段请填写 XXh 表示该项目为任意值。
 - b. 设定字段可填入所需触发的 Data，亦可填入 X 代表任意值。在输入十六进制参

数时需以 h 作为结尾，二进制参数时则需以 b 作为结尾，十进制时则不需要特别加上结尾字符。

c. 触发 Data 偏移值 (Offset)

Any Offset: 表示只要在 Data 字段中，出现符合所设定条件的有效 Data 不管偏移值为何就会触发。

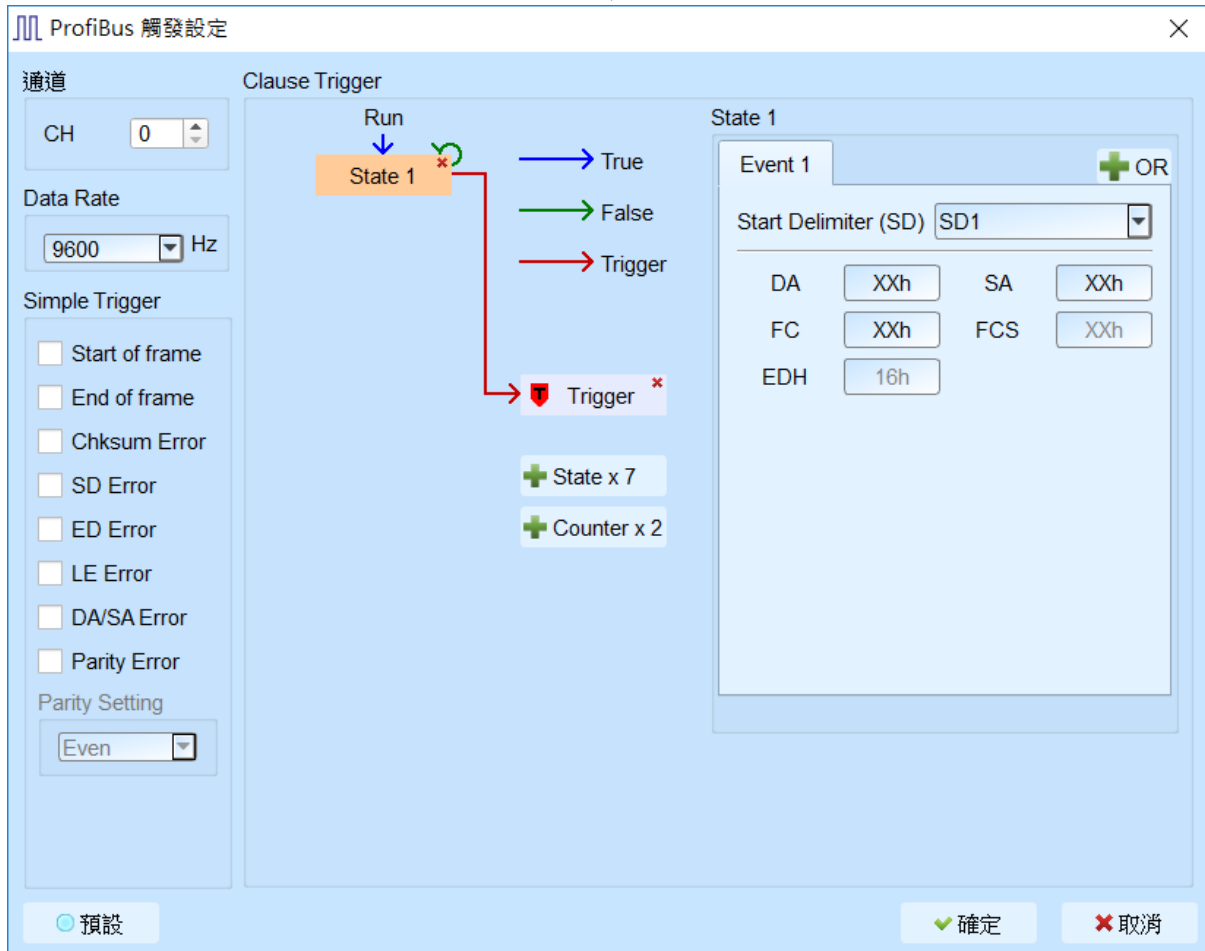
Fixed Offset: 表示只要在 Data 字段中，出现符合所设定条件的有效 Data 且必须符合所设定的偏移值才会触发。

Profibus 触发

支持机种：TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「Profibus 通讯协议触发」，会出现如下图所示。



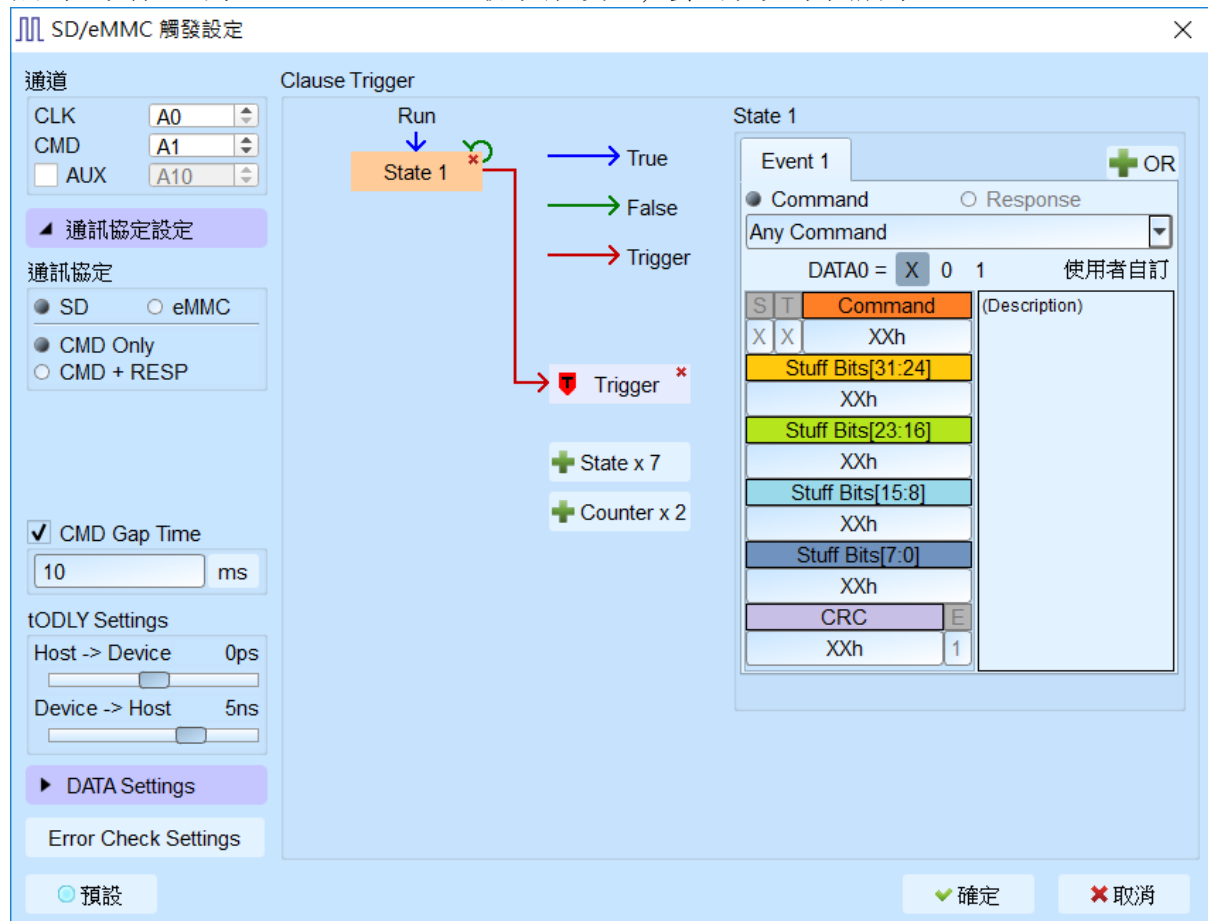
1. **通道:** 设定 Profibus 通道。
2. **Simple Trigger:** 设定 Profibus 特定 frame 触发。
3. **Clause Trigger:** 请参考总线协议语句式触发说明。
4. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 SD 各封包等字段输入指定的触发数值，或是保留“X”代表任意值。

SD/eMMC 触发

支持机种：TL3234B+. BusFibder (eMMC 套件)

触发参数设定

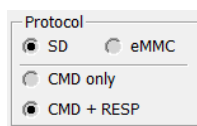
点击工具栏上的「SD/eMMC 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定通道 CLK、CMD, AUX

AUX 可用以辅助判断电源状态来确认是否启用 CRC 错误检查, 预设不启用

2. **Protocol Setting:** 设定使用 SD/MMC



Command	Response	Argument	CRC7
CMD18:READ_MULTIPLE_BLOCK		000A 8000h	17h
	R1 :CMD18:READ_MULTIPLE_BLOCK	0000 0900h	69h
CMD12:STOP_TRANSMISSION		0000 0000h	30h
	R1b:CMD12:STOP_TRANSMISSION	0000 0B00h	3Fh

选择「CMD Only / CMD + RESP」会影响后方参数域名及 CRC 确认规则。

以上图为例:

- I. **CMD only:** CMD18->CMD12, 仅 2 阶层, RESP 皆不计,
- II. **CMD + RESP:** CMD18->R1(CMD18)->CMD12->R1(CMD12), 4 阶层

III. **tODLY Setting:** 据量测点的不同, 须调整 Host to Device 及 Device to Host 的延迟时间才能准确的定位到波形, Host to Device 预设为 0, Device to Host 预设为 5ns。

3. **Data Settings:** 可设定 Data Pin 通道以及目前使用 Data pin 数量。

4. **Error Check Settings:** 提供 CRC7, CRC16, Timeout 触发功能, 与 Clause Trigger 为平行架构, 按下后将会开启进阶设定窗口。

I. CRC Error Trigger:

CRC Error Trigger Timeout Trigger

Trigger on CMD (CRC7) error

Trigger on DATA (CRC16) error

Read CMD list for CRC check

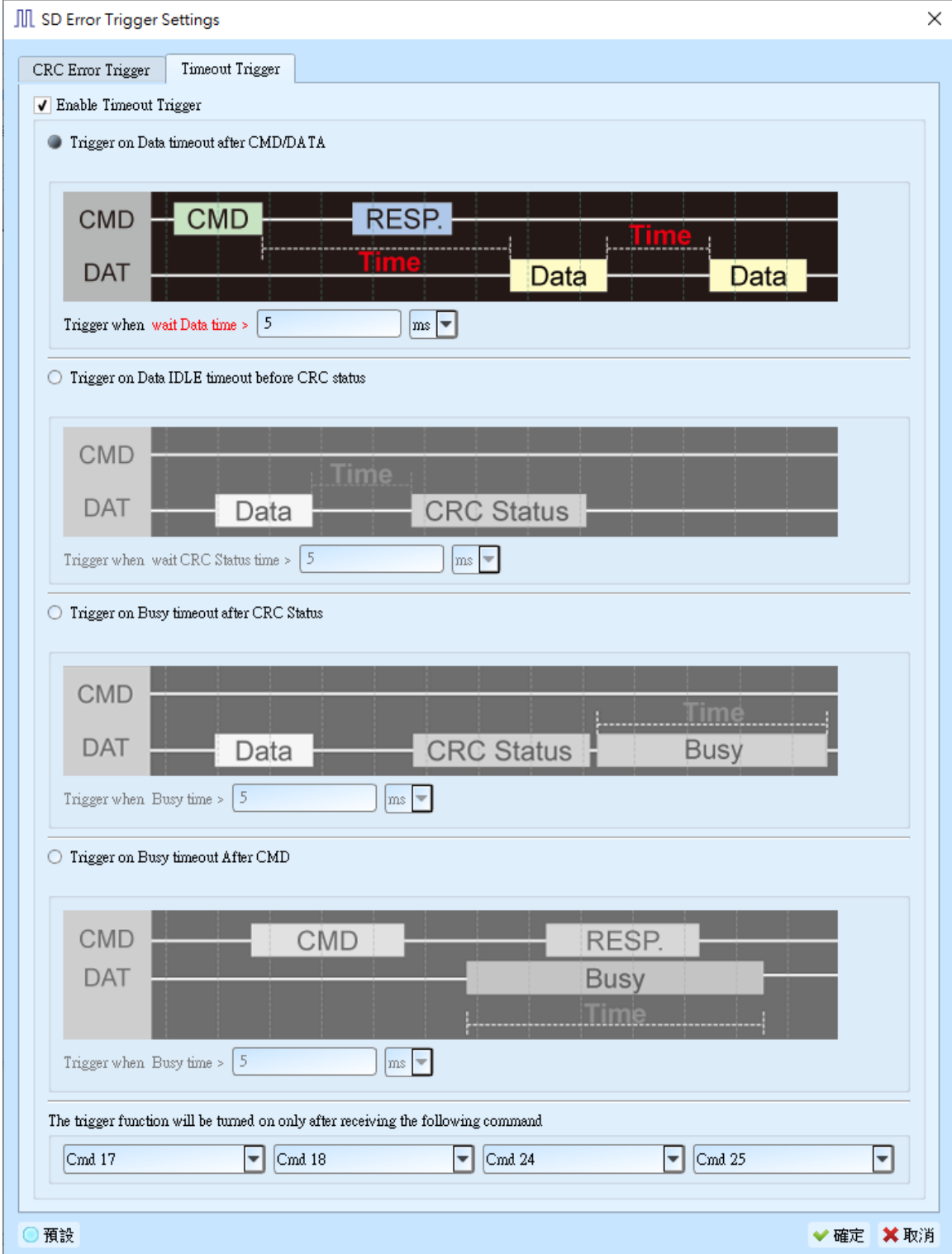
Cmd 17 Cmd 18 Cmd 46 Cmd 53

Write CMD list for CRC check

Cmd 24 Cmd 25 Cmd 47 Cmd 54

- ◆ **Trigger on CMD (CRC7) error:** 开启 Command line 的 CRC 检查,
- ◆ **Trigger on DATA (CRC16) error:** 开启 DATA line 的 CRC 检查 (需要进入 Data Settings 填入数据长度, 使用信道以及设定下方 Write CMD list for CRC check, Read CMD list for CRC check),

II. Timeout Trigger:



SD Error Trigger Settings

CRC Error Trigger Timeout Trigger

Enable Timeout Trigger

Trigger on Data timeout after CMD/DATA

CMD CMD RESP.

DAT Time Data Data

Trigger when wait Data time > 5 ms

Trigger on Data IDLE timeout before CRC status

CMD

DAT Data Time CRC Status

Trigger when wait CRC Status time > 5 ms

Trigger on Busy timeout after CRC Status

CMD

DAT Data CRC Status Busy Time

Trigger when Busy time > 5 ms

Trigger on Busy timeout After CMD

CMD CMD RESP.

DAT Busy Time

Trigger when Busy time > 5 ms

The trigger function will be turned on only after receiving the following command

Cmd 17 Cmd 18 Cmd 24 Cmd 25

預設 確定 取消

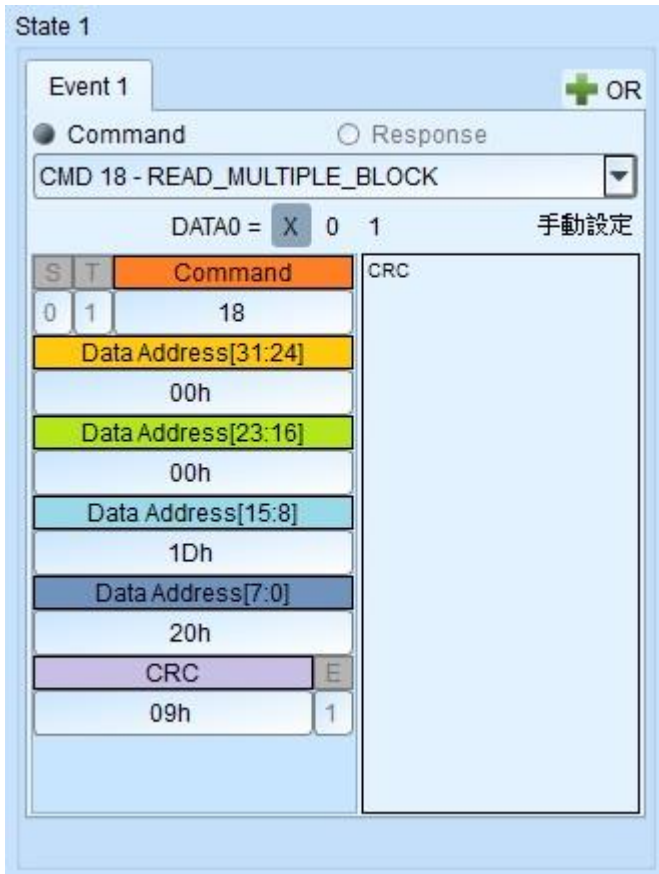
- ◆ **Trigger on Busy timeout after CRC status:** 若 Write DATA, CRC status 結束後, 若 Busy 逾時仍未出現則觸發,
- ◆ **Trigger on Busy timeout after CMD:** 若 CMD 結束後, 若 Busy 逾時仍未出現則觸發
- ◆ **Trigger on Data timeout after CMD/DATA:** CMD 與 DATA 間的時間間格,

或是 DATA 與 DATA 間的時間間隔，若逾時則會觸發，

- ◆ **Trigger on Data IDLE timeout before CRC status:** 若 Write DATA 結束後，若 CRC status 逾時仍未出現則觸發，

5. **Clause Trigger:** 请参考总线协议语句式触发说明

6. **触发条件设定区:** SD/eMMC 总线触发提供各种 Command, Response 参数格式，如果无法确定待测讯号内容，可先选择 Any Command 撷取讯号，利用 SD/eMMC 译码功能分析后再根据内容选择。



SD/eMMC 解碼畫面

Command	Response	Argument (h)	CRC7 (h)	Frequency
CMD23:SET_BLOCK_COUNT		00 00 00 08	BF	166MHz
	R1 :CMD23:SET_BLOCK_COUNT	00 00 09 00	1D	166MHz
CMD18:READ_MULTIPLE_BLOCK		00 00 1D 20	09	166MHz
	R1 :CMD18:READ_MULTIPLE_BLOCK	00 00 09 00	D3	166MHz
CMD23:SET_BLOCK_COUNT		00 00 00 08	BF	166MHz
	R1 :CMD23:SET_BLOCK_COUNT	00 00 09 00	1D	166MHz
CMD18:READ_MULTIPLE_BLOCK		00 00 1C 70	E5	166MHz

其他参数设定说明如下：

DATA0 = 0 1 可以选择是否参考 DATA0 数值作触发。

设定字段可填入所需触发的参数，亦可填入 X 代表任意值。

在输入十六进制参数时需以 **h** 作为结尾，二进制参数时则需以 **b** 作为结尾，十进制时则不需要特别加上结尾字符。

将输入光标移至各字段时，根据字段不同会跳出可供选择的选项，在右方说明字段则会显示该字段的说明信息。

选择触发 Responses 时需注意此触发没有辨别各 Response 的能力，Response 选择仅用以提供字段分割显示，实际触发仍会根据使用者输入的数值作触发。

手動設定 此设定提供 spec. 未使用之 CMD 作为触发使用，每个字段可包含 8 个字符。双击任意字段后将会开启右方输入窗口，可提供用户自定义参数，所定义的参数将会存于触发参数中，并可藉由发送波形档将此自定义值提供给他人使用。

手动设定画面如下：

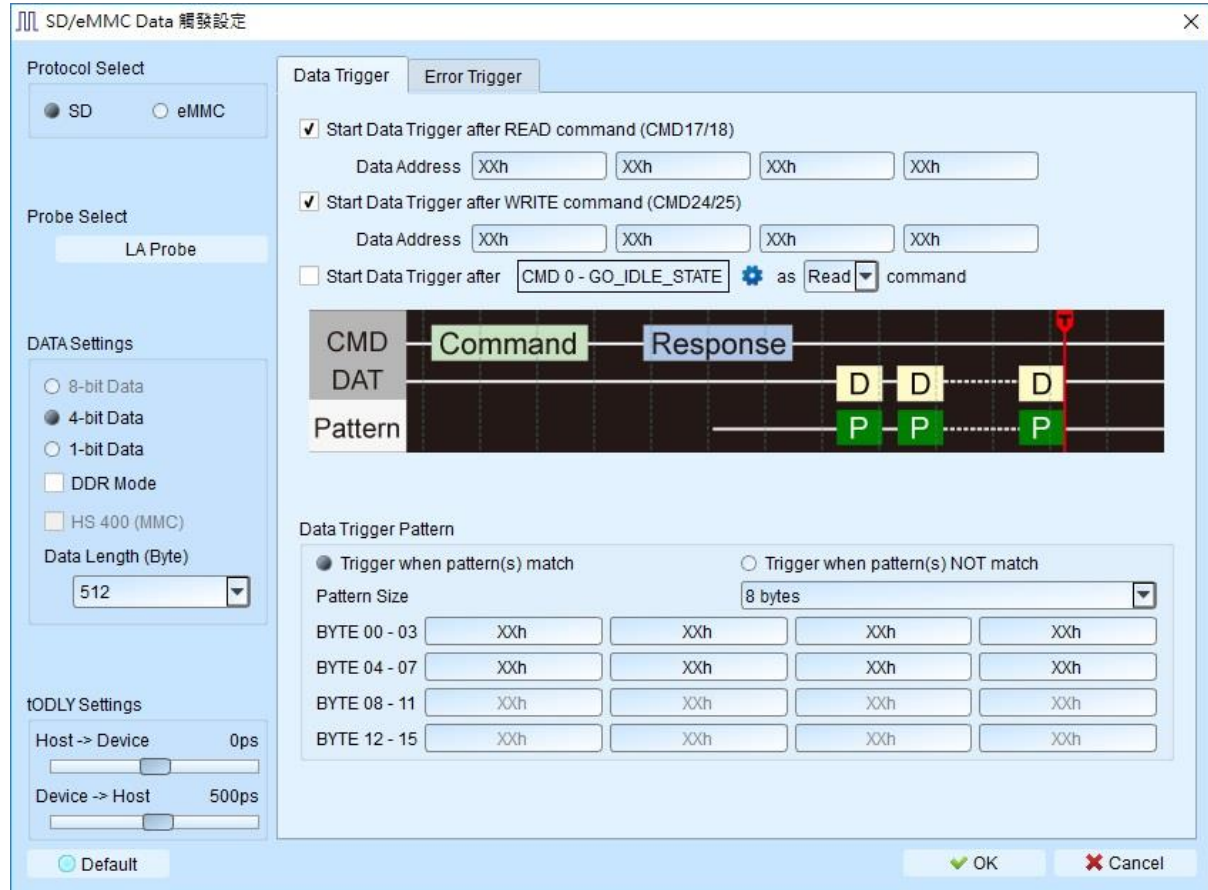


SD/eMMC Data 触发

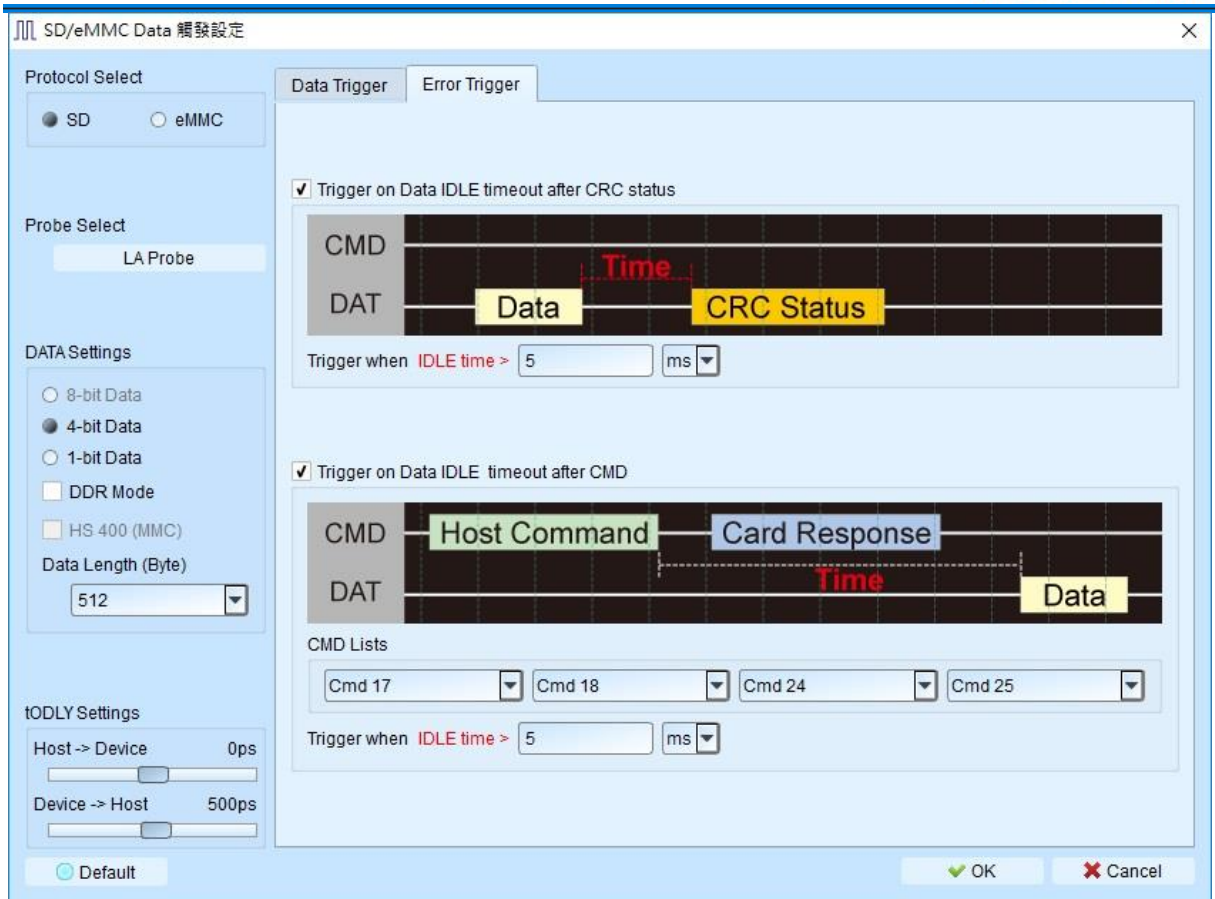
支持机种: TL3234B+. LA3136B. BusFinder (SD3.0 套件)

触发参数设定

点击工具栏上的「SD/eMMC Data 通讯协议触发」, 会出现如下图所示。



1. **Protocol Select:** 设定使用 SD / eMMC
2. **Probe Select:** 设定使用之 Probe
3. **Data Settings:** 设定目前使用模式
4. **tODLY Setting:** 据量测点的不同, 须调整 Host to Device 及 Device to Host 的延迟时间才能准确的定位到波形, Host to Device 预设为 0, Device to Host 预设为 500ps。
5. **Data Trigger:**
 - I. Start Data Trigger after READ command (CMD17/18): 设定 Data trigger 在 CMD17/18 之后, 若满足下方 Data Trigger Pattern 条件则触发
 - II. Start Data Trigger after WRITE command (CMD24/25): 设定 Data trigger 在 CMD24/25 之后, 若满足下方 Data Trigger Pattern 条件则触发
 - III. Start Data Trigger after “CMD” as “READ” command: 视此 CMD 为读/写命令, 并设定 Data trigger 在 CMD 之后, 若满足下方 Data Trigger Pattern 条件则触发



6. Error Trigger:

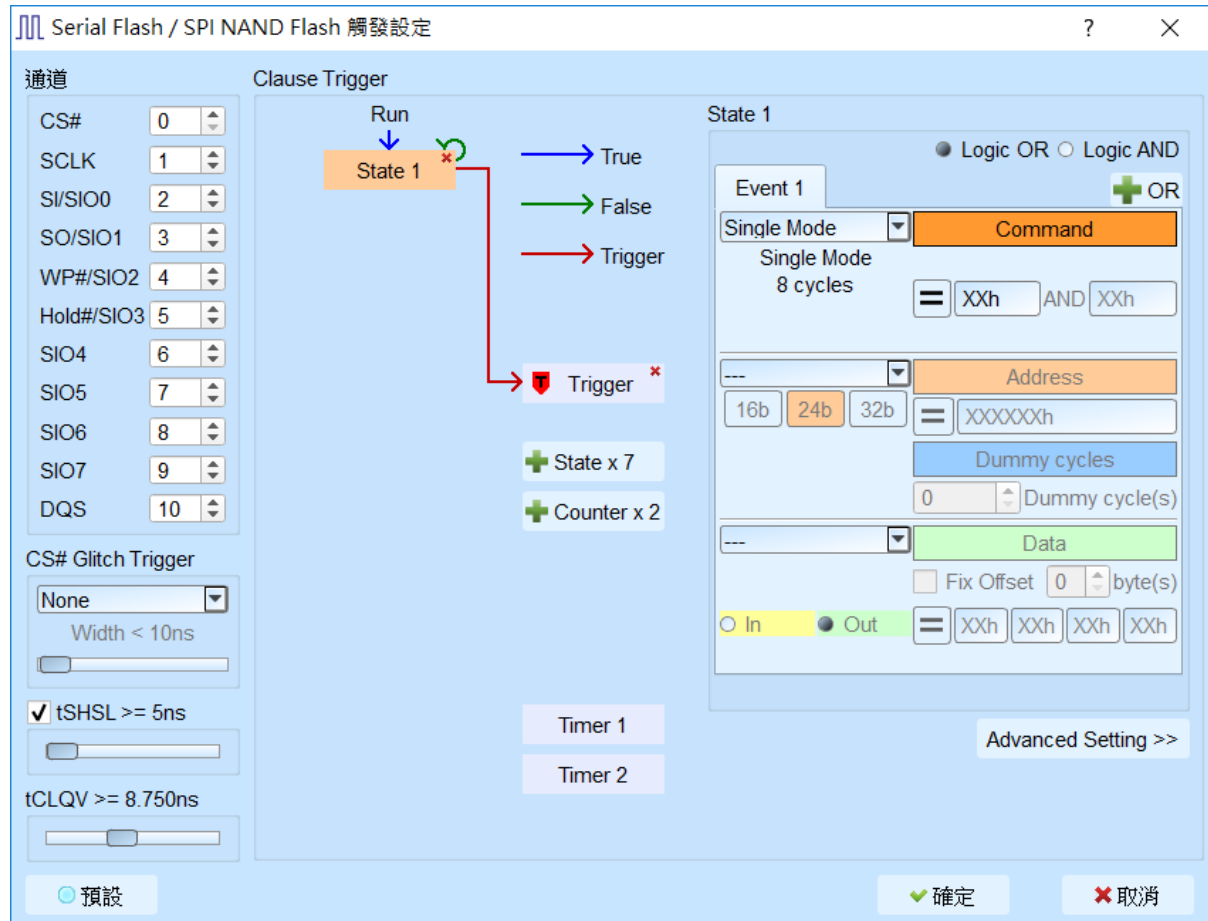
- I. **Trigger on Data IDLE timeout after CRC status:** Data 传送结束, 在 CRC status 前, Data 维持 idle 状态超过 5 ms 则触发(预设 为 5 ms, 可自定义),
- II. **Trigger on Data IDLE timeout after CMD:** Command 发送结束, Data 开始传送之前, Data 维持 idle 状态超过 5 ms 则触发 (预设 为 5 ms, 可自定义),

Serial Flash / SPI NAND 触发

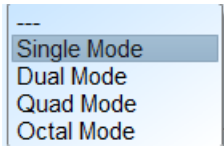
支持机种：TL3234B+. LA3136B. BusFinder 全系列

触发参数设定

点击工具栏上的「Serial Flash 通讯协议触发」，会出现如下图所示。





- 1. Channel:** 选择信道，根据不同模式可使用 4 到 6 个通道。
- 2. CS Glitch Trigger:** 此设定可以开启触发 CS 噪声功能，和语句式条件触发为平行架构，何者先发生就会触发在该位置。设定时可分别针对 High Pulse 及 Low Pulse 作触发，最小刻度为 0.625ns，最大值为 80ns
- 3. tSHSL 及 tCLQV 设定:** 调整拉杆设定 tSHSL 及 tCLQV 可以使触发更为贴近 IC 的运作模式，也可以取消勾选忽略 tSHSL 的设定值，需要注意的是若 tCLQV 数值设定错误有可能导致 Data 字段的触发失败。
- 4. Clause Trigger:** 请参考总线协议语句式触发说明。
- 5. 触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件：设定参数时需注意工作模式的选择，拖曳滑杆以选择工作模式



于 Command、Address、Data 等字段输入指定的触发数值，或是保留“X”代表任意值。

点选切换 Data Offset 开启比对指定地址 Data 功能，开启后可以拖动拉杆调整 Data 字段比对的起始位置，如上图调整为 0，输入 FFh XXh XXh XXh 就会触发在 Data 0 = FFh 且 Data 1,2,3 = Any 的位置。

若有输入和 Data 字段相关的触发时，必须确认波形内是否有 Dummy Cycles，如上图所示，Dummy Cycle 的长度为 8 Clocks，则将拉杆移至 8 Cycles。

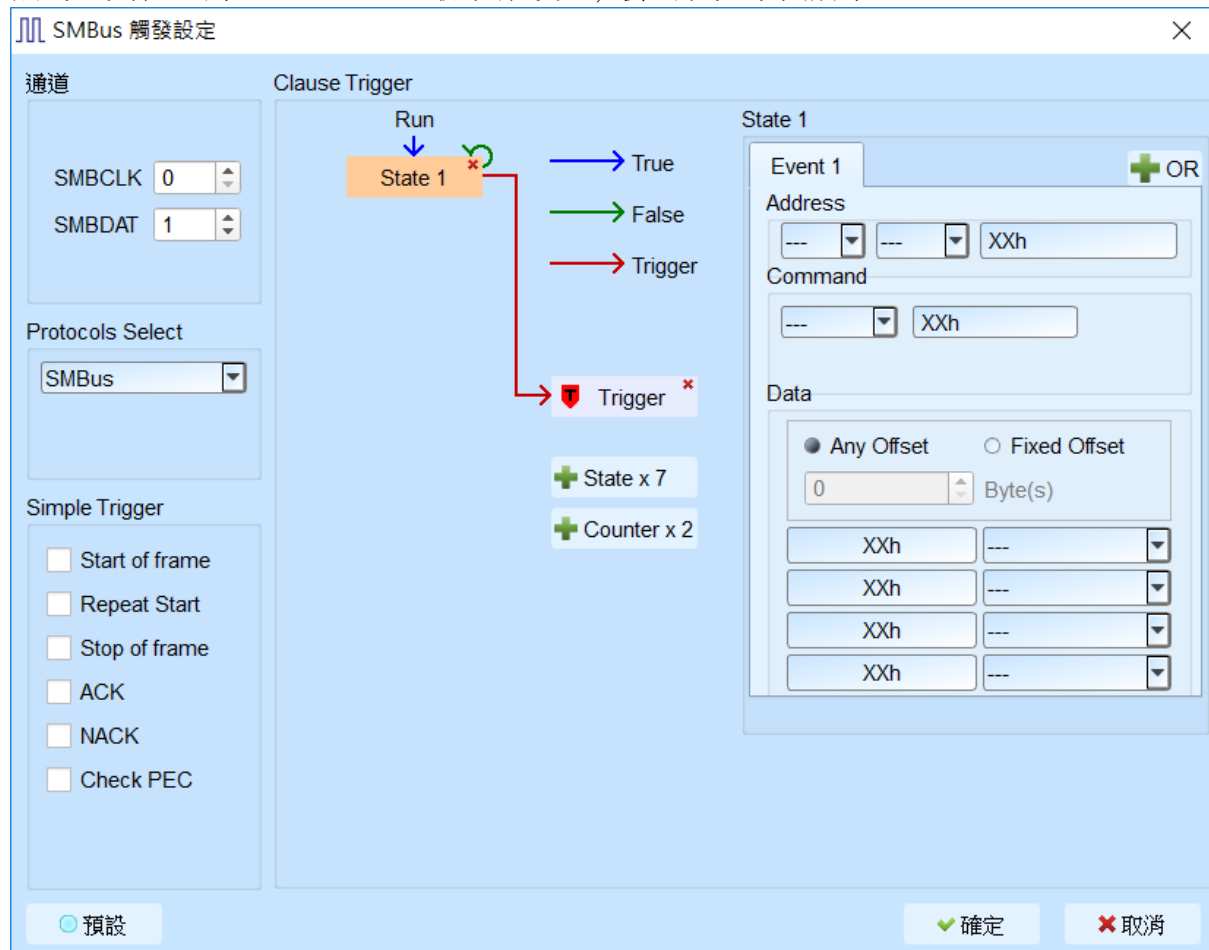
按下设定区的  按钮可以将各触发条件分别切换为 NOT 触发 ，选择 NOT 触发时可以一次输入两组 Command 作为触发项目。

SMBus 触发

支持机种: TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「SMBus 通讯协议触发」, 会出现如下图所示。



1. **通道:** 设定 I2C 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
2. **Protocols Select:** 设定触发 SMBus / SBS / SPD。
3. **Simple Trigger:** 设定 SMBus 特定 frame 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件, 于 Address, Command, Data 等字段输入指定的触发数值, 或是保留“X”代表任意值。Command 字段会根据 Protocols Select 会有不同的 command 显示方式。
 - a. Data 字段允许最多设定 4 Bytes, 未使用的字段请填写 XXh 表示该项目为任意值。
 - b. 设定字段可填入所需触发的 Data, 亦可填入 X 代表任意值。在输入十六进制参

数时需以 h 作为结尾，二进制参数时则需以 b 作为结尾，十进制时则不需要特别加上结尾字符。

c. 触发 Data 偏移值 (Offset)

Any Offset: 表示只要在 Data 字段中，出现符合所设定条件的有效 Data 不管偏移值为何就会触发。

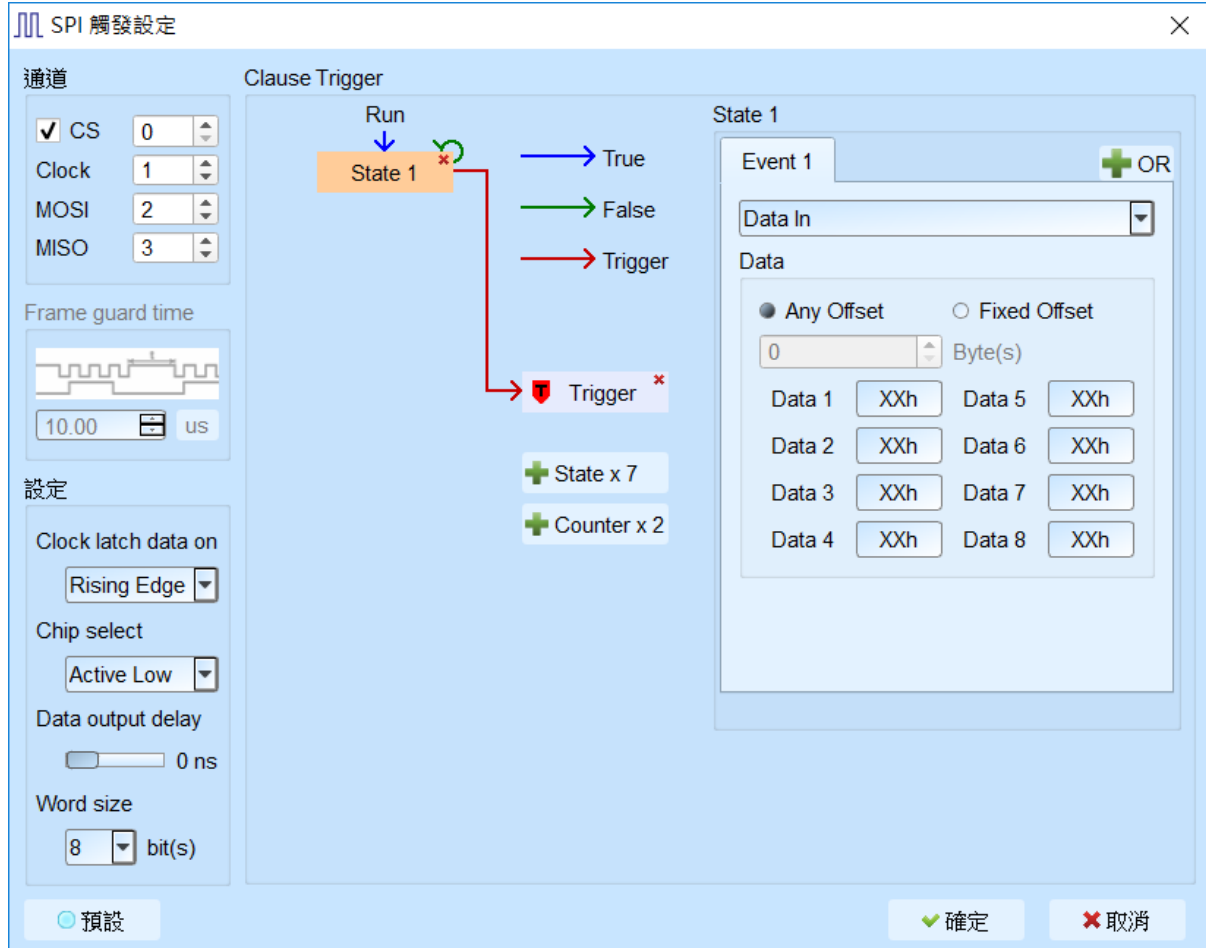
Fixed Offset: 表示只要在 Data 字段中，出现符合所设定条件的有效 Data 且必须符合所设定的偏移值才会触发。

SPI 触发

支持机种：TravelBus 全系列. TL3134E. TL3134B. TL3234B+. Logic Analyzer 全系列.
BusFinder 全系列

触发参数设定

点击工具栏上的「SPI 通讯协议触发」，会出现如下图所示。



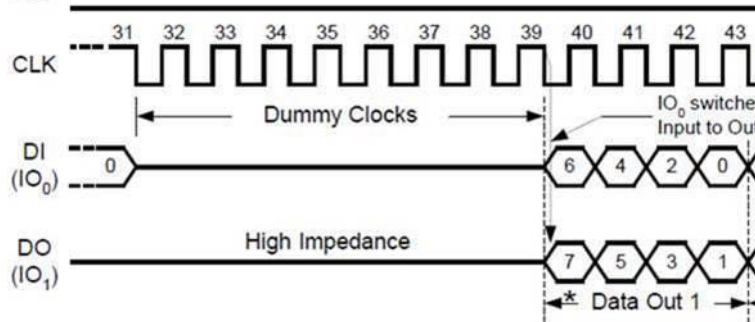
1. **Channel:** 选择信道，根据不同模式可使用二到四个通道。
2. **Frame guard time:** 当 CS 未勾选时，可设定此数值，当超过即为下一个 Frame
3. **Option:** 设定目前 SPI 译码方式,其中 Data Output Delay 设定项，可指定 Data Output 时, Latch data 要从变化缘往后距离多久时间，默认值为 0，最大值为 75 ns。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发件。

Data 触发的条件分别为

Data In: 只针对 Data in 通道做触发判断。

Data Out (Ref. Output Delay): 只针对 Data Out 通道并套用 Data Output Delay 时间参数做为条件。

Dual Data: 把 Data in/out 视为 2 bits 双信道模式. 例如 Word Size 设定为 8 时, 只需 4 个 Clock 就可以送完. 其中 Data Out 脚位的 1st bit 为 MSB。



Dual Data(Ref. Output Delay): Dual Data 一样并套用 Data Output Delay 时间参数做为条件。

至于 Data 字段数值输入请依照下列 3 点设定：

- a. Data 字段允许最多设定 8 Bytes, 未使用的字段请填写 XXh 表示该项目为任意值。
- b. 设定字段可填入所需触发的 Data, 亦可填入 X 代表任意值。在输入十六进制参数时需以 h 作为结尾, 二进制参数时则需以 b 作为结尾, 十进制时则不需要特别加上结尾字符。
- c. 触发 Data 偏移值 (Offset)

Any Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 不管偏移值为何就会触发。

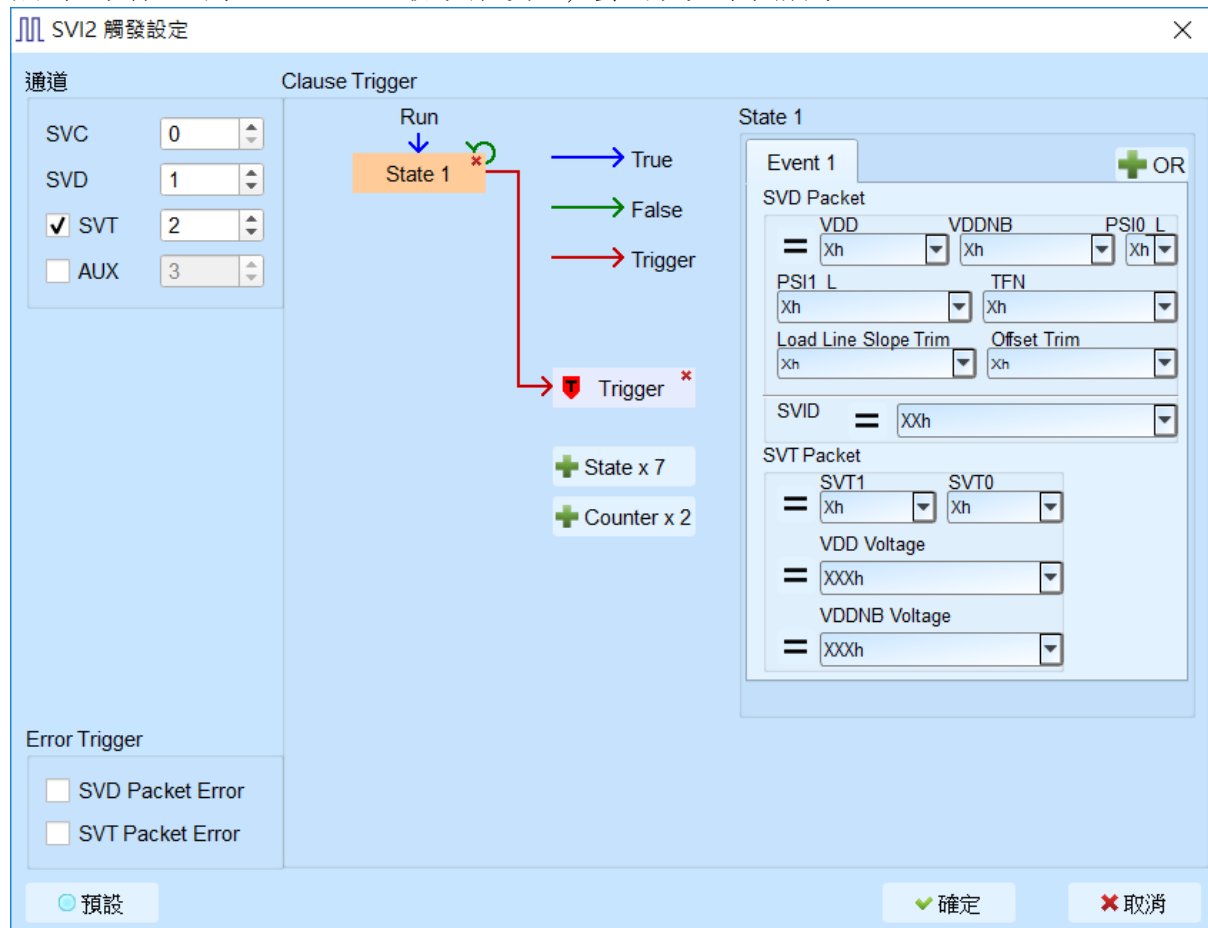
Fixed Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 且必须符合所设定的偏移值才会触发。

SVI2 触发

支持机种：TL3134B. TL3234B+

触发参数设定

点击工具栏上的「SVI2 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 SVI2 信道，AUX 信道默认不启用。

Aux 信道辅助触发功能启用(1)或禁用(0)之用。例如，有些通讯协议并不具备 Chip Select 功能。因此，当待测电路刚上电时，可能因为总线上的讯号仍不稳定时，可能造成逻辑分析仪发生误触发的情形。此时，可指定一个未使用的通道，将其接着待测物的电源讯号，然后设定为 Aux 通道，使得待测电路电源讯号稳定之后，才启用触发功能，即可避免掉此类问题。

2. **Error Trigger:** 设定 SVI2 特定 error 触发。

3. **Clause Trigger:** 请参考总线协议语句式触发说明。

4. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，

于 SVD / SVT Packet 等字段输入指定的触发数值，或是保留”X”代表任意值。

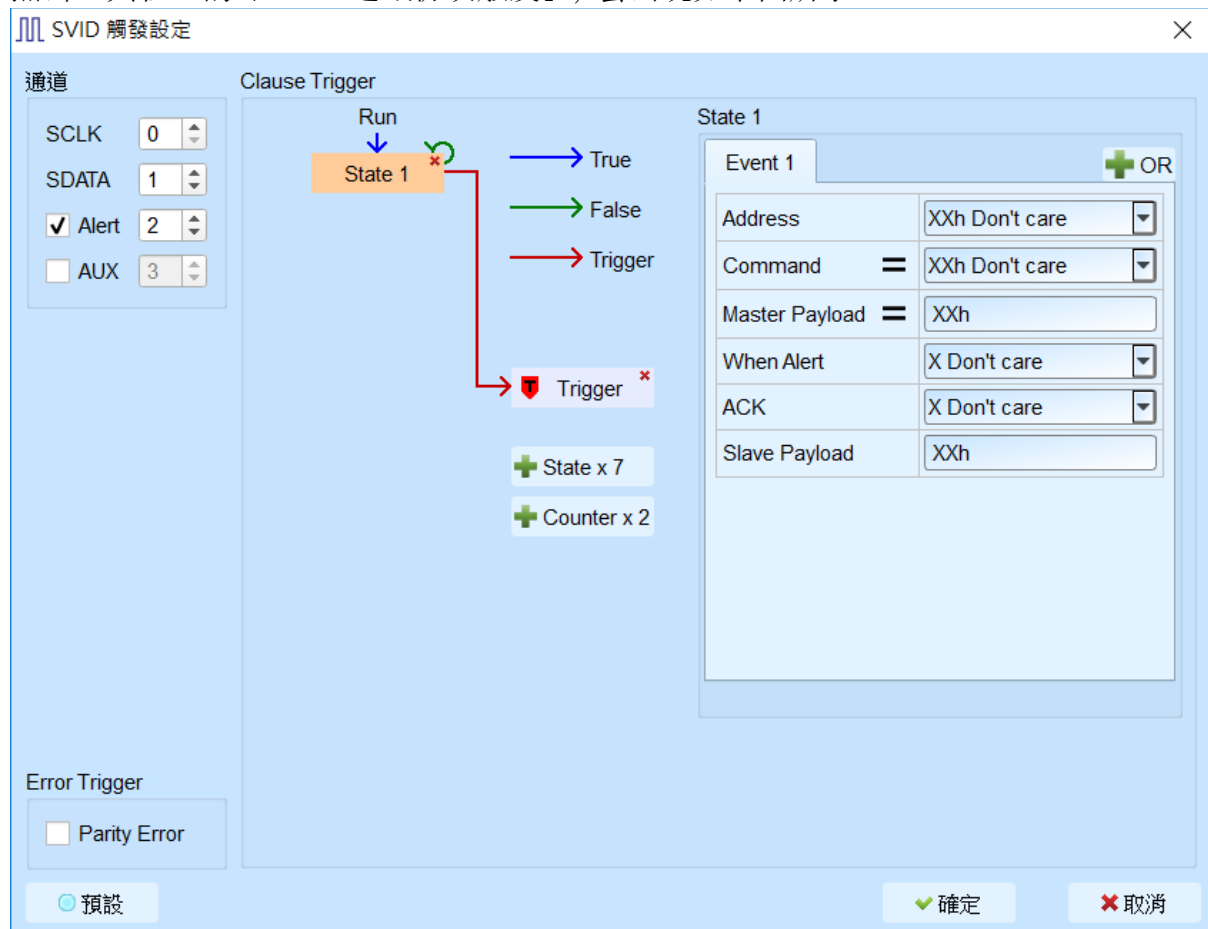
SVID 触发

支持机种：TL3134B. TL3234B+. LA3068B. LA3136B

If you have any issues with SVID protocol features, please contact your Intel Field Representative.

触发参数设定

点击工具栏上的「SVID 通讯协议触发」，会出现如下图所示。



1. 通道: SVID 信道，AUX 信道默认不启用。

Aux 信道辅助触发功能启用(1)或禁用(0)之用。例如，有些通讯协议并不具备 Chip Select 功能。因此，当待测电路刚上电时，可能因为总线上的讯号仍不稳定时，可能造成逻辑分析仪发生误触发的情形。此时，可指定一个未使用的通道，将其接着待测物的电源讯号，然后设定为 Aux 通道，使得待测电路电源讯号稳定之后，才启用触发功能，即可避免掉此类问题。

2. Error Trigger: 设定 SVID Parity Error 触发。

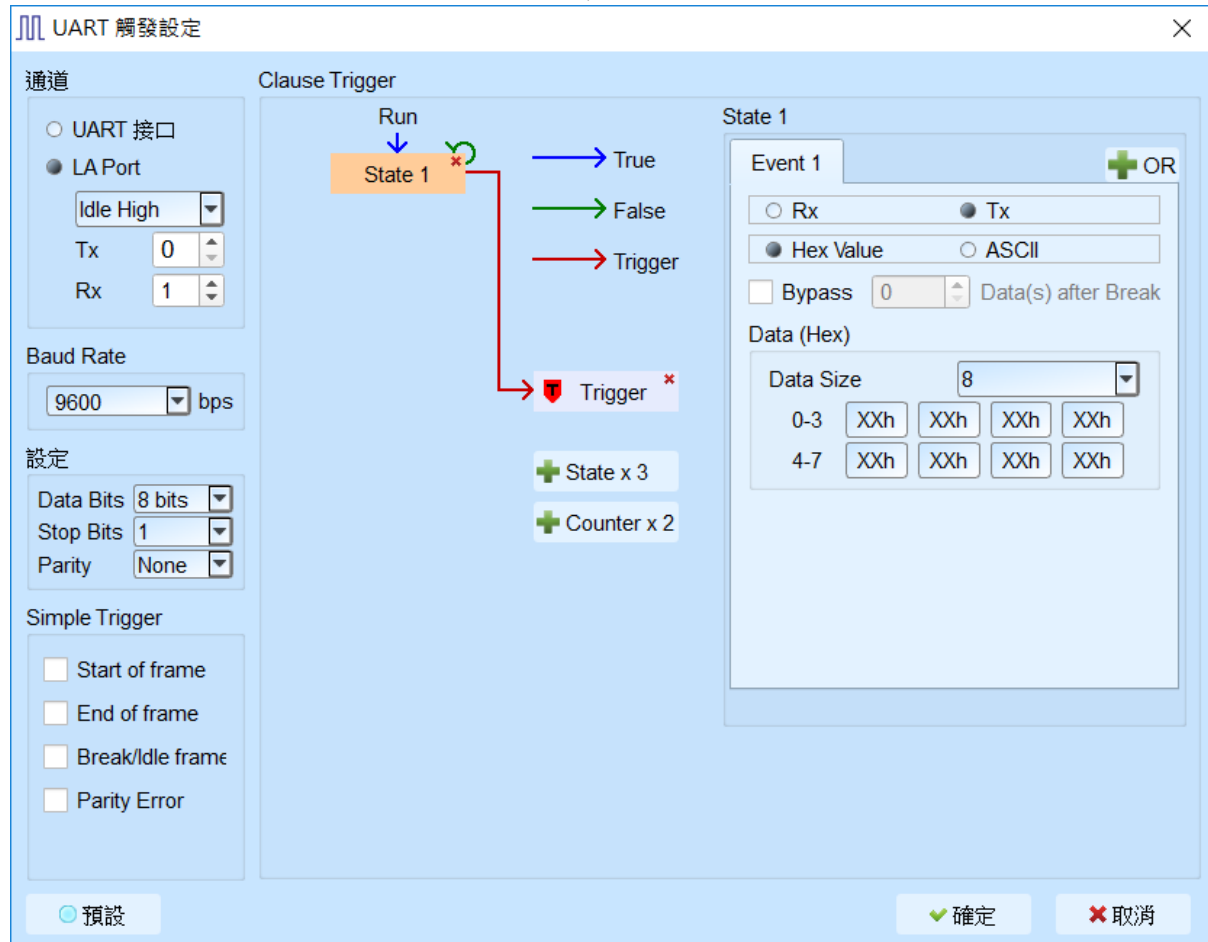
3. **Clause Trigger:** 请参考总线协议语句式触发说明。
4. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件, 于 Address, Command, Master Payload, ACK, Slave Payload 等字段输入指定的触发数值, 或是保留“X”代表任意值。

UART 触发

支持机种：TravelBus 全系列. TL3134E. TL3134B. TL3234B+. Logic Analyzer 全系列

触发参数设定

点击工具栏上的「UART 通讯协议触发」，会出现如下图所示。



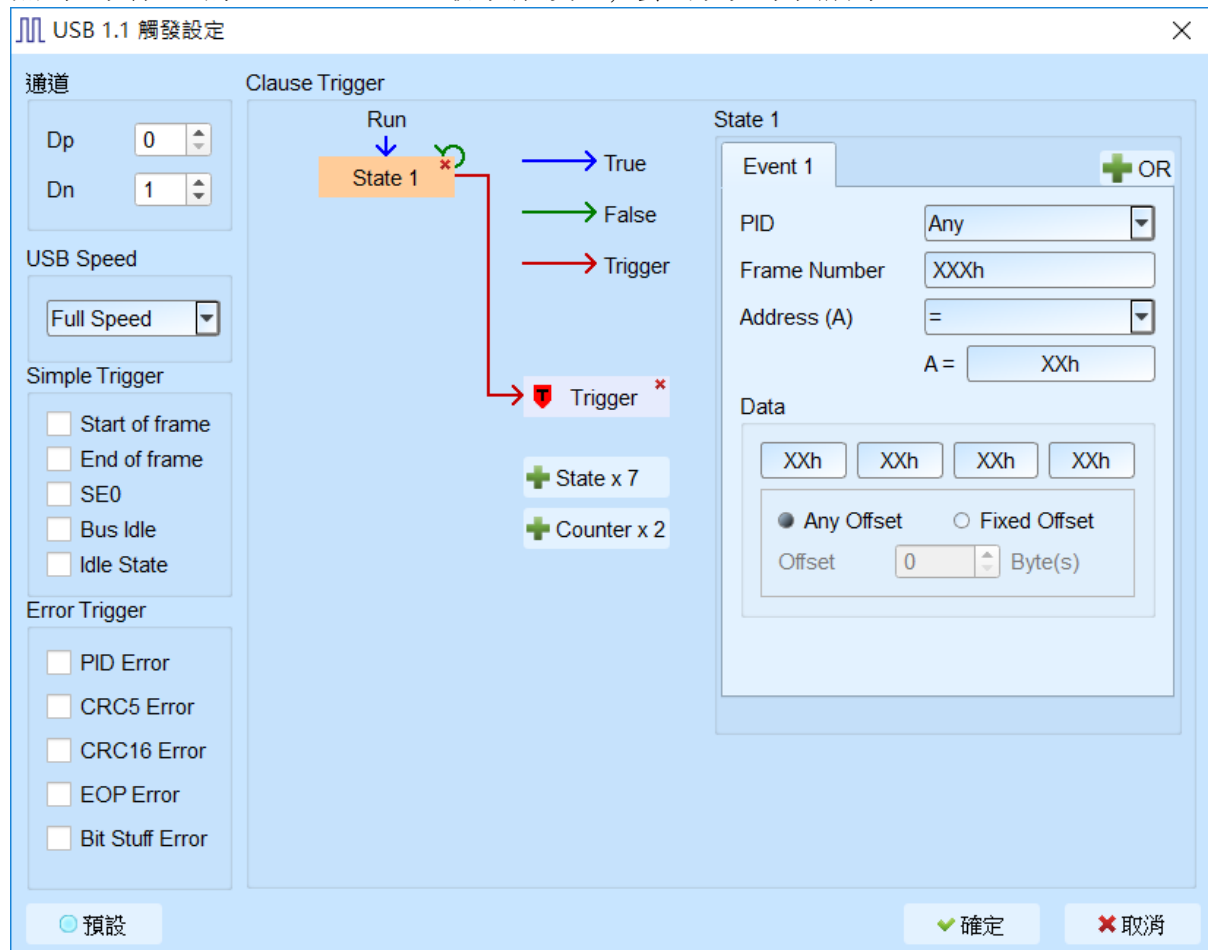
1. **通道:** 设定 UART 接口(仅 TravelBus B 系列机种支持)或是 LA 通道。
2. **Baud Rate:** 设定 UART Baud Rate 。
3. **Simple Trigger:** 设定 UART 特定 frame 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 Data 等字段输入指定的触发数值，或是保留“X”代表任意值。
Data 触发字段提供 16 Bytes data，所以若需指定触发 data 位置，需勾选 Bypass 并输入位移值。

USB 1.1 触发

支持机种：TB1016E. TB1016B. TB1016B+. TL3134B. TL3234B+. LA3068B. LA3136B

触发参数设定

点击工具栏上的「USB 1.1 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 USB 1.1 通道。
2. **Simple Trigger:** 设定 USB 1.1 特定 frame 触发。
3. **Error Trigger:** 设定 USB 1.1 error 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 USB 1.1 个封包等字段输入指定的触发数值，或是保留“X”代表任意值。
 - a. Data 字段允许最多设定 4 Bytes，未使用的字段请填写 XXh 表示该项目为任意值。
 - b. 设定字段可填入所需触发的 Data，亦可填入 X 代表任意值。在输入十六进制参数时需以 h 作为结尾，二进制参数时则需以 b 作为结尾，十进制时则不需要特别加

上结尾字符。

c. 触发 Data 偏移值 (Offset)

Any Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 不管偏移值为何就会触发。

Fixed Offset: 表示只要在 Data 字段中, 出现符合所设定条件的有效 Data 且必须符合所设定的偏移值才会触发。

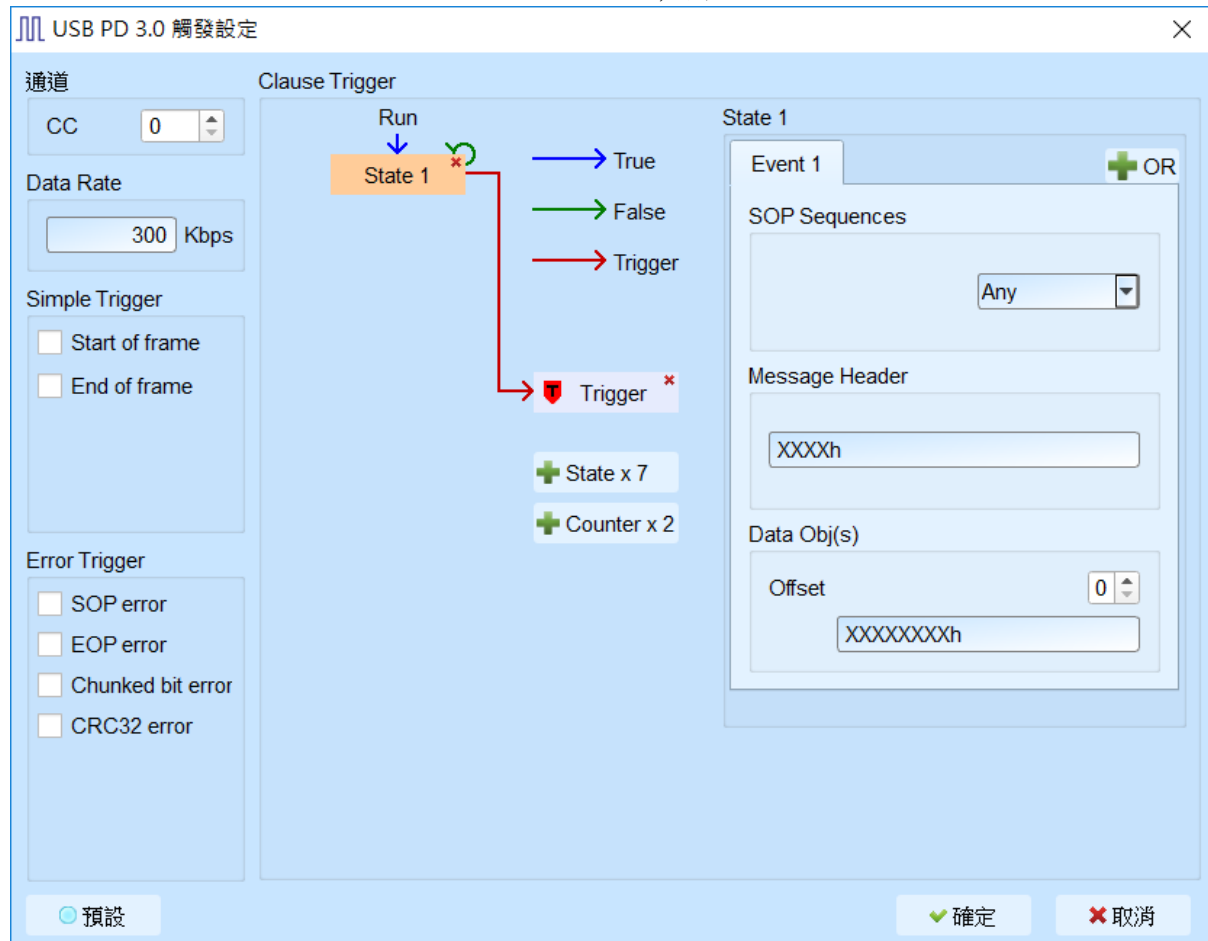
USB PD 3.0 触发

支持机种：TB1016E. TB1016B. TB1016B+. TL3134E. TL3134B. TL3234B+. Logic

Analyzer 全系列

触发参数设定

点击工具栏上的「USB PD 3.0 通讯协议触发」，会出现如下图所示。



1. **通道:** 设定 USB PD 3.0 CC 通道。
2. **Simple Trigger:** 设定 USB PD 3.0 特定 frame 触发。
3. **Error Trigger:** 设定 USB PD 3.0 error 触发。
4. **Clause Trigger:** 请参考总线协议语句式触发说明。
5. **触发条件设定区:** 此区会显示左方触发流程中各个阶层内所包含的详细触发条件，于 SOP Sequences, Message Header, Data Obj(s)等字段输入指定的触发数值，或是保留“X”代表任意值。Offset 提供 0~7 位移值可供输入。